

Aula 00

*Conhecimentos Específicos I p/ SSP-SE
Perícias (Perito-Engenharia Eletrônica,
Redes) - Pré-Edital*

Autor:

**Equipe Informática e TI, Mariana
Moronari, Samuel Carvalho**

01 de Dezembro de 2020

Sumário

1	DIODOS.....	5
1.1	INTRODUÇÃO.....	6
1.1.1	Características Elétricas dos Diodos.....	7
1.1.2	Modelagem do Diodo na Região de Polarização Direta.....	12
1.2	CARACTERÍSTICAS ELÉTRICAS DOS DIODOS ZENER.....	16
1.3	CARACTERÍSTICAS FÍSICAS BÁSICAS DOS DIODOS.....	19
2	TRANSISTORES.....	25
2.1	TRANSISTORES BIPOLARES DE JUNÇÃO (TBJ).....	26
2.1.1	Características de Corrente e Tensão.....	30
2.1.2	Modelos dos TBJ.....	36
2.1.3	Operação como Chave ON/OFF.....	43
2.1.4	Operação como Amplificador.....	43
2.2	TRANSISTORES DE EFEITO DE CAMPO MOS (MOSFET).....	57
2.2.1	Características de Corrente e Tensão.....	61
2.2.2	Modelos do MOSFET.....	63
2.2.3	Operação como Chave ON/OFF.....	69
2.2.4	Operação como Amplificador.....	70
3	AMPLIFICADORES OPERACIONAIS.....	83
3.1	CONSIDERAÇÕES INICIAIS.....	83
3.2	TERMINAIS DO AMPOP.....	84
3.3	COMPORTAMENTO DO AMPOP IDEAL.....	85
3.4	COMPORTAMENTO DO AMPOP REAL.....	86



3.5	MONTAGENS CLÁSSICAS DE AMPOPS	87
3.5.1	Amplificador Inversor.....	87
3.5.2	Amplificador Não-Inversor.....	88
3.5.3	Amplificador Somador.....	90
3.5.4	Amplificador de Diferença	91
3.5.5	Amplificador Integrador.....	95
3.5.6	Amplificador Diferenciador.....	96
3.5.7	Amplificador Comparador por Histerese	96
4	ELETRÔNICA DIGITAL	99
4.1	CONCEITOS INTRODUTÓRIOS	100
4.1.1	Bases Numéricas	100
4.1.2	Soma Aritmética com Números Binários.....	105
4.1.3	Variáveis Booleanas	107
4.1.4	Tabela-Verdade	107
4.1.5	Portas Lógicas.....	108
4.1.6	Teoremas Booleanos e de DeMorgan.....	110
4.2	CIRCUITOS DIGITAIS.....	114
4.2.1	Simplificação Algébrica	114
4.2.2	Projetos de Circuitos Lógicos Combinacionais	114
4.2.3	Mapas de Karnaugh.....	116
4.2.4	Multiplexadores e Demultiplexadores.....	119
4.2.5	Circuitos Sequenciais.....	121
4.2.6	Contadores.....	131



4.2.7	Famílias Lógicas.....	133
5	ELETRÔNICA DE POTÊNCIA.....	136
5.1	INTRODUÇÃO.....	136
5.1.1	Valores Médio, Valor Eficaz e Valor CA.....	136
5.1.2	Cálculos de Potência.....	138
5.2	O TIRISTOR.....	142
5.2.1	Funcionamento Básico.....	142
5.2.2	Outras Formas de Disparo.....	145
5.2.3	Exemplos de Tiristores.....	145
5.3	CONVERSORES CA-CC.....	149
5.3.1	Introdução.....	149
5.3.2	Retificador Monofásico Não Controlado.....	150
5.3.3	Retificador Não Controlado Trifásico.....	162
	QUESTÕES COMENTADAS.....	176
	BIBLIOGRAFIA.....	279



PARTE 01

ELETRÔNICA ANALÓGICA



1 DIODOS

Estudaremos nesta seção os **diodos**, elementos semicondutores de 2 terminais fundamentais para a **Eletrônica Moderna**.

Na Seção 1.1 estudaremos em especial os **diodos de junção pn**. Na seção 1.2 apresentaremos os **diodos zener**.

Na seção 1.2 iremos nos aprofundar um pouco mais nas **características** dos **diodos zener**, explicando seu funcionamento com um pouco mais de detalhes.

Na seção 1.3 veremos um pouco sobre a física por trás do funcionamento dos diodos em geral.



1.1 INTRODUÇÃO

Começamos nosso estudo de **Eletrônica** pelo assunto **diodo de junção**. Este é o **elemento não-linear fundamental** e, também, o **mais simples**. O símbolo do **diodo de junção** (ou somente **diodo**) em diagramas elétricos é o seguinte:



Figure 1 - Símbolo do diodo de junção.

O terminal **positivo** do **diodo** é chamado de **anodo**, enquanto o terminal **negativo** do **diodo** é chamado de **catodo**.

Há ainda outros tipos de **diodos**, como os **diodos de barreira Schottky** (ou simplesmente **Schottky**, muito usado em aplicações de alta frequência) e **Zener** (muito usado em aplicações de regulação de tensão), sendo os dois bastante utilizados em circuitos de **Eletrônica de Potência**, assunto que será abordado na **Aula 08** do nosso curso regular de **Engenharia Elétrica**. Os símbolos destes dois tipos de **diodo** em **diagramas elétricos** são os abaixo apresentados.



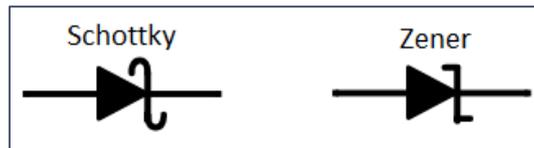


Figure 2 - Símbolo dos diodos Schottky e Zener.

Outros dois tipos de diodo são o **fotodiodo** e o **diodo emissor de luz** (ou simplesmente **LED**). O **fotodiodo**, **quando exposto à luz conduz corrente elétrica**. O **LED**, **quando conduz corrente elétrica emite luz**. Simples assim. Seus símbolos são os a seguir apresentados.

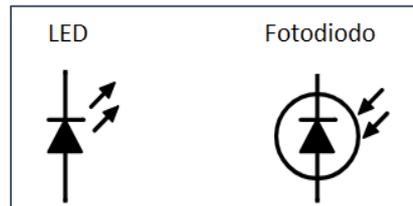


Figure 3 - Símbolo dos diodos emissores de luz (LED) e fotodiodos.

Ok, mas voltemos ao **diodo**... Como ele funciona? Bom, o **diodo** é um elemento de **eletrônica** que **conduz a corrente elétrica em somente um sentido**, e este sentido é **do anodo para o catodo**, ou seja, o sentido da "setinha" do símbolo que o representa indica o único sentido em que o diodo conduz **corrente elétrica**. A figura a seguir ilustra a explicação.

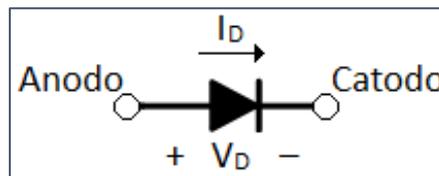


Figure 4 - Convenção de sentido da corrente e polaridade do diodo.

Mas em que condições o diodo conduz **corrente elétrica**? Na condição onde a tensão aplicada no anodo é **maior** que a tensão aplicada no catodo. Nesta condição o diodo fica **diretamente polarizado** e permite a passagem de corrente, se comportando, a grosso modo, como um **curto-circuito**.

Caso a tensão no anodo seja **menor** que a tensão no catodo, então o diodo não permite a passagem de corrente, ficando o diodo nesta condição **reversamente** (ou **inversamente**) **polarizado**, se comportando, a grosso modo, como um **circuito aberto**.

Frisa-se o termo "**a grosso modo**", uma vez que na prática não é tão trivial como a descrição sucinta acima pode sugerir. O **diodo** é um **elemento não-linear**, e desta forma, seu funcionamento depende de outros fatores que serão discutidos a seguir.

1.1.1 Características Elétricas dos Diodos

A curva característica $i-v$ (**corrente x tensão**) de um diodo é a apontada a seguir.



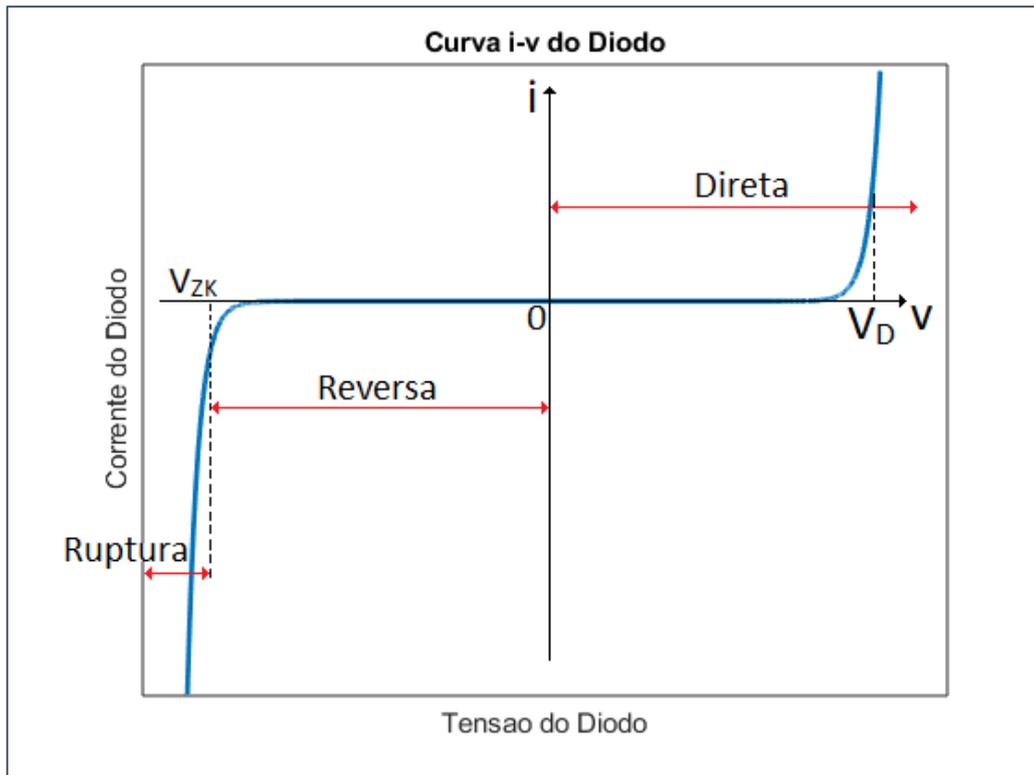


Figure 5 - Curva característica de funcionamento de um diodo de junção.

Esta curva, conforme você pode conferir, é dividida, para fins de melhor entendimento do funcionamento, em **3 regiões distintas**: região de polarização direta, região de polarização reversa e região de ruptura.

A **região de polarização direta** é determinada por $v > 0$; a **região de polarização reversa** é determinada por $V_{ZK} < v < 0$; a **região de ruptura** é determinada por $v < V_{ZK}$.

1.1.1.1 Região de Polarização Direta

Esta região, conforme já descrito, acontece em toda a faixa onde a tensão v sobre o diodo é maior que zero. Nesta região, a curva i-v do diodo é aproximada pela seguinte equação exponencial:

$$i = I_S \left(e^{\frac{v}{nV_T}} - 1 \right)$$

Onde I_S (chamado de **corrente de saturação**, ou **corrente de escala**) é um **valor específico de cada diodo**, que varia diretamente em relação à área da junção pn do diodo, além de variar também conforme a **temperatura ambiente** na qual o diodo está inserido (a cada 5°C seu valor praticamente dobra). Para diodos de pequena potência seu valor é da ordem de incríveis 10^{-15} A!

A tensão V_T que aparece na equação é chamada de **constante térmica**, sendo definida por outra equação:

$$V_T = \frac{kT}{q}$$



Onde k é a **constante de Boltzmann** (igual a $1,38 \times 10^{-23}$ J/K); T é a **temperatura absoluta** (em K) a qual o diodo está submetido e q é o **valor da carga de um elétron** (igual a $1,60 \times 10^{-19}$ C).



Para **fins práticos**, na temperatura ambiente de 20°C , $V_T \cong 25$ mV, sendo este o valor comumente utilizado em **análises mais rápidas**.

Ainda analisando a equação da corrente que circula pelo diodo em relação à tensão sobre ele, há ainda a constante n . Esta constante tem valor entre 1 e 2, dependendo da estrutura física do diodo.



Como regra geral, em **diodos montados em circuitos integrados** o valor de $n = 1$. Em **diodos discretos**, n assume o **valor de 2**.

O valor **mais comumente usado** em análises é $n = 1$.

Feita a descrição da equação que rege o diodo, passemos a analisar suas características. Verifica-se pelo gráfico i-v da página anterior que, uma vez que a **tensão sobre o diodo** atinge um determinado valor (chamado no gráfico de V_D), o **valor da corrente** que circula pelo diodo aumenta bruscamente, sem, no entanto, causar um aumento no valor da tensão sobre o diodo. Ou seja, para levar ao ponto em que uma corrente possa atravessar um diodo **efetivamente**, é necessário polarizar o diodo com uma tensão V_D .

Valores de tensão inferiores a V_D não causam uma condução de corrente perceptível para fins práticos. Aplicar valores acima de V_D sobre o diodo podem danificá-lo severamente, uma vez que a corrente tende ao infinito neste caso.

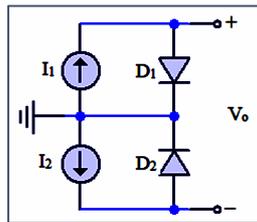
Convém lembrar que V_D é bastante dependente das características do diodo, dadas principalmente pelos valores de n , T e I_S , ou seja, nem sempre o valor de V_D será o mesmo para os diferentes tipos de diodos e condições de emprego do semiconductor.





(UFCG / UFCG - 2019)

O circuito da figura abaixo é um circuito básico de um sensor de temperatura. Os diodos D1 e D2 são iguais e estão na mesma temperatura T. Sabendo que $I_D = I_S \cdot e^{\frac{q \cdot V_D}{\eta \cdot k \cdot T}}$, em que I_D é a corrente no diodo, V_D é a tensão no diodo, T é a temperatura e I_S , η , k e q são constantes, é correto afirmar que a expressão de V_O é:



- a) $V_O = \frac{\eta \cdot k \cdot T}{q} \ln\left(\frac{I_1}{I_2}\right)$
- b) $V_O = \frac{\eta \cdot k \cdot T}{q} \ln\left(\frac{I_2}{I_1}\right)$
- c) $V_O = \frac{\eta}{q \cdot k \cdot T} \ln\left(\frac{I_1}{I_2}\right)$
- d) $V_O = \frac{q \cdot k \cdot T}{\eta} \ln\left(\frac{I_2}{I_1}\right)$
- e) $V_O = \frac{q \cdot k \cdot \eta}{T} \ln\left(\frac{I_1}{I_2}\right)$

Comentários:

A corrente I_1 passará pelo diodo D1, **polarizando-o diretamente**. O mesmo acontecerá com a corrente I_2 em relação ao diodo D2. A polarização irá gerar a seguinte condição no circuito:

A tensão V_O é formada por $V_O = V_{D1} - V_{D2}$.

Utilizando a equação da corrente no diodo (*fornecida pela questão*), devemos **isolar** o valor de V_D para **cada diodo** e depois somá-los.

$$V_{D1} = \ln\left(\frac{I_1}{I_S}\right) \cdot \frac{\eta \cdot k \cdot T}{q} \quad V_{D2} = \ln\left(\frac{I_2}{I_S}\right) \cdot \frac{\eta \cdot k \cdot T}{q}$$

Somando:

$$V_O = \ln\left(\frac{I_1}{I_S}\right) \cdot \frac{\eta \cdot k \cdot T}{q} - \ln\left(\frac{I_2}{I_S}\right) \cdot \frac{\eta \cdot k \cdot T}{q} \rightarrow V_O = \frac{\eta \cdot k \cdot T}{q} \left(\ln\left(\frac{I_1}{I_S}\right) - \ln\left(\frac{I_2}{I_S}\right) \right)$$

Empregando a **propriedade de divisão no argumento dos logaritmos**:

$$V_O = \frac{\eta \cdot k \cdot T}{q} (\ln(I_1) - \ln(I_S) - \ln(I_2) + \ln(I_S)) \rightarrow V_O = \frac{\eta \cdot k \cdot T}{q} (\ln(I_1) - \ln(I_2))$$

Utilizando **novamente** a **propriedade**, porém agora de **maneira inversa**, chegamos ao **resultado**.



$$V_o = \frac{\eta \cdot k \cdot T}{q} \ln\left(\frac{I_1}{I_2}\right)$$

Portanto, o gabarito é a letra A.

1.1.1.2 Região de Polarização Reversa

Para o diodo operar nesta região, é necessário que a tensão v sobre o diodo seja **menor que zero**. Embora a equação que rege o comportamento do diodo na região de polarização direta não se aplique na região de polarização reversa com o mesmo grau de precisão, ela serve ao menos para demonstrar a tendência de funcionamento do diodo nesta região. Vejamos a expressão novamente:

$$i = I_S \left(e^{\frac{v}{nV_T}} - 1 \right)$$

Se a tensão v for **menor que zero** e poucas vezes maior que V_T (que é da ordem de poucos milésimos de volts), o termo exponencial torna-se desprezível quando comparado com o "1" da equação, podendo aproximar o valor da corrente que circula pelo diodo quando a tensão sobre ele for negativa como sendo

$$i \cong -I_S$$

Ou seja, **de maneira prática**, o valor da corrente que circularia pelo diodo quando ele está polarizado na **região de polarização reversa** (ou seja, quando tensão do catodo > tensão no anodo) **seria** da ordem da corrente de saturação do diodo (lembra, aquele valor de 10^{-15} A que vimos na seção anterior? Pois é, aquele mesmo...).

Porém, **em diodos reais**, este valor fica na casa dos 10^{-9} A. Ainda muito pequeno, **porém é cerca de um milhão de vezes maior que a corrente de saturação do diodo!** Por isso que a equação que rege o diodo o descreve bem na região de polarização direta, e nem tão bem assim nas regiões de polarização reversa e de ruptura.

Uma última informação a respeito da corrente nesta região é que ela é bastante dependente temperatura. Nesta região, a corrente do diodo dobra a cada incremento de 10°C .

1.1.1.3 Região de Ruptura

Conforme o gráfico i-v apresentado, o **diodo** opera nesta região quando a **tensão** sobre ele é **negativa** e menor que um determinado limiar (que também é característico da construção de cada diodo), chamado de **tensão de ruptura** (ou V_{ZK} , como descrito no gráfico).

A título de curiosidade o subíndice "Z" vem de Zener (aquele mesmo do diodo Zener) e o subíndice "K" vem de knee (joelho em inglês).

Pode-se verificar que, **na região de ruptura**, a **corrente reversa aumenta subitamente após ultrapassar V_{ZK}** .



Embora o nome da região de operação seja meio "*catastrófico*", o diodo não necessariamente fica inutilizado ao atingir esta região, podendo voltar a operar nas demais regiões de polarização direta e inversa, desde que se respeite as **condições máximas** de operação na região de ruptura, normalmente informadas pelo fabricante.

1.1.2 Modelagem do Diodo na Região de Polarização Direta

Há pelo menos **quatro modelagens** largamente empregadas quando se analisa um **circuito eletrônico de corrente contínua** (*ditos modelos de grandes sinais*).

O primeiro deles é o modelo onde o **diodo, quando em condução**, é aproximado por **apenas uma fonte de tensão**, o chamado "*Modelo de Queda de Tensão Constante*".

Outro modelo, bastante empregado, é a aproximação do diodo, **quando em condução** pela **associação em série de uma fonte de tensão e um resistor**, o chamado "*Modelo por Segmentos Lineares*"

Já o terceiro é o próprio modelo ideal do diodo, onde o elemento semiconductor, **quando em condução, funciona como um curto-circuito**.

O quarto modelo é o exponencial (*já descrito na seção 1.2.1*). É o modelo mais preciso para operação de um diodo na região de polarização direta, como já foi dito anteriormente. Entretanto, por ser um modelo não-linear, torna-se de difícil utilização.

Em nossas análises serão usados **basicamente** o **primeiro** e o **segundo** modelos, visto que representam, com **relativo grau de precisão**, o comportamento dos diodos, a depender do tipo de análise que se queira fazer.

1.1.2.1 Modelo de Queda de Tensão Constante

Este modelo diz, basicamente, que o **diodo, na região de condução direta** exibe uma queda de tensão V_D constante. Este valor de V_D é **geralmente de 0,7 V** (*para diodos de silício*). Graficamente, pode ser representado como a figura a seguir.

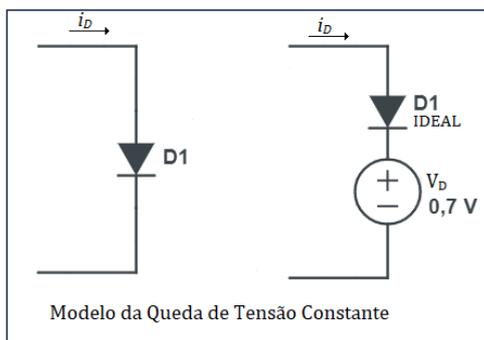


Figure 6 - Analogia Diodo vs. Modelo.

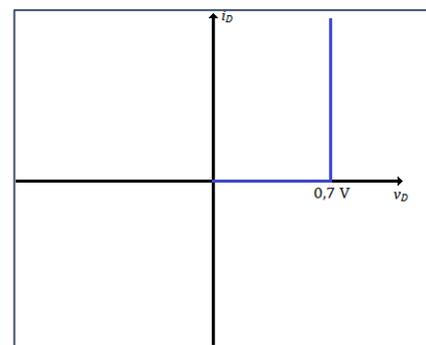


Figure 7 - Curva do Modelo de Queda Constante do Diodo.

1.1.2.2 Modelo por Segmentos Lineares

Uma **outra tentativa de aproximação do modelo exponencial** é a utilização de dois segmentos de reta, um com declividade igual a zero e outro com declividade dada por $1/r_D$.



Escolhe-se o valor de r_D , que seria na prática o valor de uma **resistência interna fictícia** do **diodo** para se ter declividade que se julgar adequada para o tipo de diodo que está sendo empregado. A seguir ilustra-se graficamente o modelo.

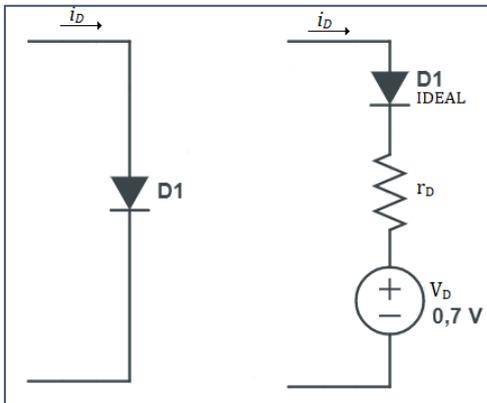


Figure 8 - Analogia Diodo vs. Modelo.

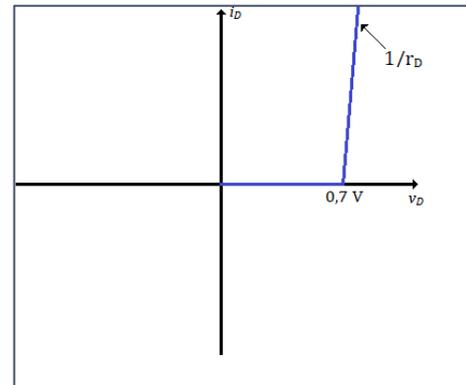


Figure 9 - Curva do Modelo de Segmento Linear.

Este modelo pode ser descrito pela seguinte equação:

$$i_D = \begin{cases} 0 & , \quad v_D < V_D \\ \frac{(v_D - V_D)}{r_D} & , \quad v_D \geq V_D \end{cases}$$

1.1.2.3 Modelo do Diodo Ideal

Nas aplicações **onde os níveis de tensão envolvidos são muito maiores que a queda de tensão no diodo** (em torno de 0,7 V), pode-se usar o **modelo de diodo ideal**, que despreza a queda de tensão no diodo. Graficamente pode ser assim representado.

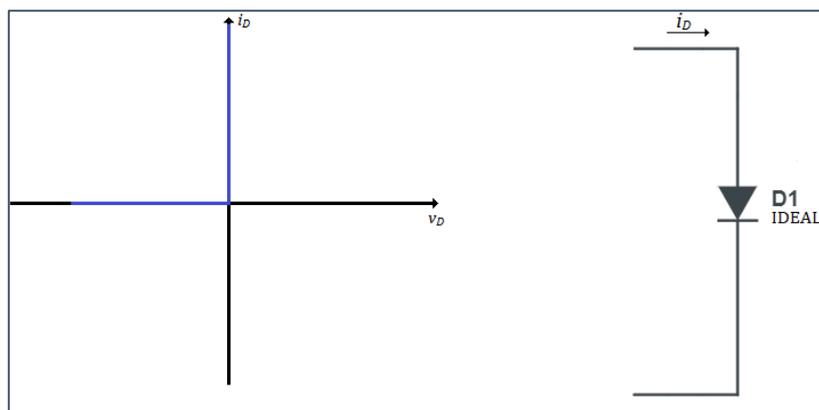


Figure 10 - Curva do Diodo Ideal.

Este modelo pode ser descrito pela seguinte equação:

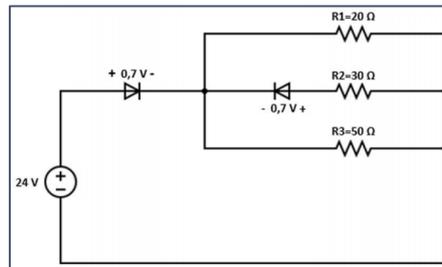
$$i_D = \begin{cases} 0 & , \quad v_D < V_D \\ i & , \quad v_D \geq V_D \end{cases}$$





(FUNDEP/Prefeitura de Uberlândia - 2019)

Considere o circuito a seguir.



Os valores, em modulo, das correntes que circulam por R1 e R3 são, respectivamente,

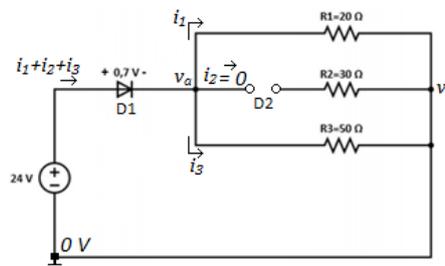
- a) 1,165 A e 466 mA.
- b) 1,165 A e 776,7 mA.
- c) 1,165 mA e 466 mA.
- d) 466 mA e 776,7 mA.

Comentários:

Quando o circuito envolve diodos, cabe a nós assumirmos algumas possibilidades de polarização destes elementos semicondutores do circuito.

Analisando a questão, é plausível que D1 esteja diretamente polarizado (ou seja, conduzindo corrente), uma vez que, assumindo que o polo negativo da fonte esteja conectado ao nó de referência do circuito (arbitrado como sendo igual a 0 V), o anodo de D1 (seu polo "positivo") está em um potencial mais alto que seu catodo (seu polo "negativo"), logo, conclui-se pela plausibilidade de que D1 esteja conduzindo.

Com esta informação em mãos (D1 conduzindo), o fluxo da corrente neste circuito acontece da "esquerda para a direita", ou seja, D2 não pode estar conduzindo, logo está cortado e não circula nenhuma corrente pelo seu ramo, ficando o circuito assim simplificado (Figura a seguir).



Cabe ressaltar que a banca apresenta uma queda de tensão sobre D2 que não existe e poderia levar o candidato a erro. Entretanto, do ponto de vista matemático, e levando em consideração a **LKT (Lei de Kirchhoff das Tensões)**, verifica-se que a queda de tensão sobre D2 inexistente.

E agora passamos à resolução do circuito. A questão quer saber os valores das correntes que circulam por R1 e R3, ou seja, as correntes que foram denominadas na figura como i_1 e i_3 . Tais valores podem ser assim determinados:



$$i_1 = \frac{v_a - v_b}{R1} \quad i_3 = \frac{v_a - v_b}{R3}$$

Onde $v_a = V_F - v_{D1}$ e $v_b = 0$. Sabendo que V_F é o valor da fonte de tensão (24 V) e v_{D1} é o valor da tensão de polarização do diodo D1 informado pela questão (0,7 V), então temos para as correntes i_1 e i_3 :

$$i_1 = \frac{\overbrace{(V_F - v_{D1})}^{v_a} - \underbrace{0}_{v_b}}{R1} \quad i_3 = \frac{\overbrace{(V_F - v_{D1})}^{v_a} - \underbrace{0}_{v_b}}{R3}$$

Substituindo pelos respectivos valores:

$$i_1 = \frac{24 - 0,7}{20} = \frac{23,3}{20} \quad i_3 = \frac{24 - 0,7}{50} = \frac{23,3}{50}$$

Utilizando agora potências de 10 para resolver a questão:

$$i_1 = \frac{233}{2} \times \frac{10^{-1}}{10^1} \quad i_3 = \frac{233}{5} \times \frac{10^{-1}}{10^1}$$

Dividindo 233 por 2 tem-se 116,5 e dividindo 233 por 5 tem-se 46,6. Então:

$$i_1 = 116,5 \times 10^{-2} \text{ A} \quad i_3 = 46,6 \times 10^{-2} \text{ A}$$

Sendo assim, temos os resultados da questão. Pelas alternativas, verifica-se que a correta é a **letra A**.

Por se tratar de uma resposta com base em uma premissa inicial, caso se queira uma certificação, pode-se aplicar **LKT** e **LKC** no circuito para verificação da resposta.

Na prática, **quando o diodo está diretamente polarizado**, pode-se dizer que ele funciona como uma "fonte de tensão", tal qual representado na figura a seguir.

O valor desta "fonte de tensão", para os diodos mais comumente empregados (*diodos de silício*) é, como já foi trazido no texto, **da ordem de 0,7 V**. A figura a seguir ilustra a diferença do comportamento de um diodo ideal e o modelo que efetivamente é o usado nas análises dos circuitos.

Perceba a **sutil diferença** entre o valor da corrente resultante no circuito quando se adota o modelo de um **diodo ideal** e quando se adota o modelo normalmente empregado na análise dos circuitos com diodos.

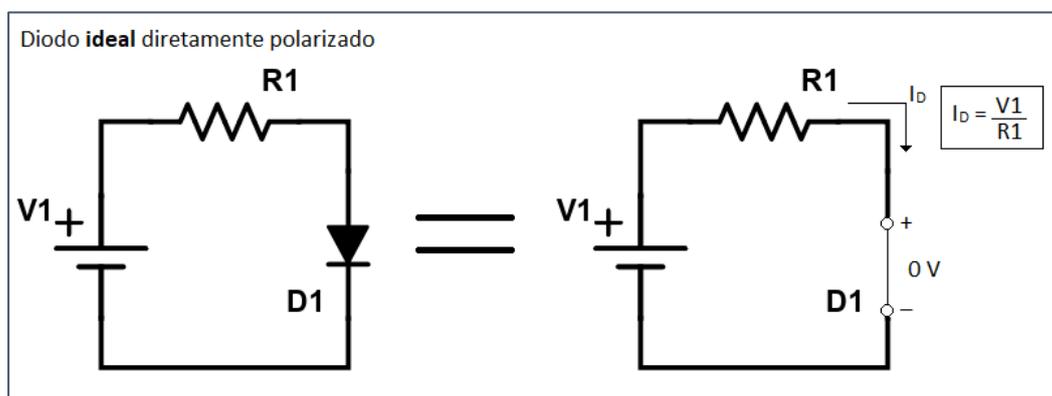


Figure 11 - Representação da Idealidade do Diodo de Junção quando em condução.



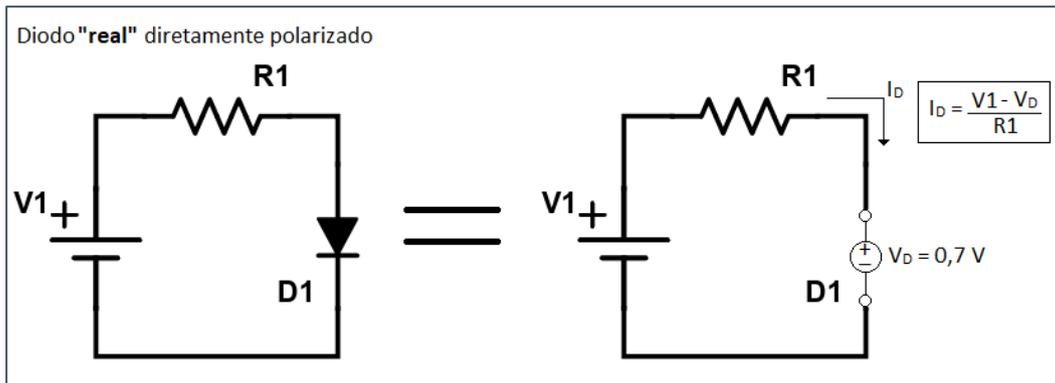


Figure 12 - Representação da não-idealidade do diodo de junção quando em condução.

1.2 CARACTERÍSTICAS ELÉTRICAS DOS DIODOS ZENER

Os **diodos Zener** são muito empregados em aplicações de **reguladores de tensão**. Mas o que são reguladores de tensão?

Reguladores de tensão são circuitos cujo objetivo é proporcionar uma **tensão constante nos seus terminais de saída**, não importando **uma certa faixa** de variações de corrente sobre a carga em que se aplica o regulador, **nem pequenas variações** na alimentação do circuito.

Como a **queda de tensão** sobre o diodo, quando diretamente **polarizado**, permanece praticamente constante em 0,7 V o tempo todo, tal propriedade é aproveitada nos reguladores de tensão, que veremos em seguida através de um exemplo.

Essa aplicação (**reguladores de tensão**) é bem importante e a indústria quis aproveitar a capacidade que os diodos possuem de impor uma queda de tensão constante no circuito, tanto na região de polarização direta, quanto na região de ruptura. Esses diodos especiais são conhecidos como diodos Zener (ou diodos de ruptura).

O diodo Zener, quando **polarizado diretamente** funciona como um **diodo comum**, com queda de tensão na faixa dos 0,7 V. Quando **polarizado inversamente**, ele também funciona, entretanto com uma tensão bem maior, a chamada tensão de Zener. O valor da tensão de Zener (e da tensão de condução na região de polarização direta) depende do tipo do **diodo Zener**.

A modelagem do diodo Zener é muito semelhante à do diodo comum e não entraremos em detalhes teóricos. Em vez disso partiremos para a prática.



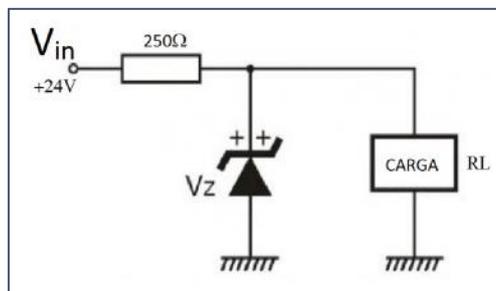


(IDECAN / IFPB - 2019)

Considere o Diodo Zener com as seguintes características fornecidas pelo fabricante:

- Máxima potência dissipada pelo encapsulamento $P_Z(\text{max}) = 500\text{mW}$.
- Corrente mínima de de Zener $I_Z = 0,5\text{mA}$.
- Tensão de Zener $V_Z = 12\text{V}$.

Supondo que o Diodo Zener esteja funcionando corretamente para a regulação de carga, calcule os valores aproximados de mínimo e máximo admissíveis para a carga resistiva R_L .



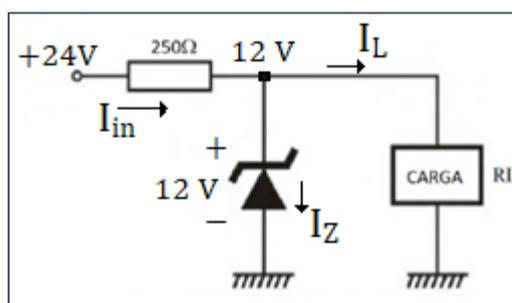
Os valores obtidos foram, respectivamente

- $250 \Omega < R_L < 24 \text{ k}\Omega$.
- $600 \Omega < R_L < 1,9 \text{ k}\Omega$.
- $253 \Omega < R_L < 600 \Omega$.
- $253 \Omega < R_L < 1,9 \text{ k}\Omega$.
- $1,9 \text{ k}\Omega < R_L < 24 \text{ k}\Omega$.

Comentários:

As **condições de contorno** impostas foram:

- Potência Máxima Dissipada pelo Diodo Zener: 500 mW;
- Corrente Mínima para o Zener: 0,5 mA;
- Tensão de Zener: 12 V;



Com isto, vamos redesenhar o circuito, inserindo as variáveis que interessam e os valores que já conhecemos:



Primeiramente definimos a corrente I_{in} , que será **constante** ao longo de toda a análise, uma vez que o **diodo Zener** deverá estar **funcionando sempre**, e funcionando sempre, a tensão de 12 V por ele imposta sempre estará presente no nó em que ele está conectado.

$$I_{in} = \frac{24 - 12}{250} = 48 \text{ mA}$$

Com esta corrente I_{in} em mãos, **arbitrando** que a **corrente mínima** do diodo Zener está passando por ele ($I_z = 0,5 \text{ mA}$), então "**sobra**" para a carga (pela LKC no nó do circuito) a corrente $I_L = 47,5 \text{ mA}$.

Passando pela carga 47,5 mA, e sabendo que ela está submetida a uma tensão de 12 V (pois está **em paralelo** com o diodo Zener), então o valor do resistor R_L será:

$$R_L = \frac{12}{47,5 \times 10^{-3}} \cong 253 \Omega$$

Arbitrando agora que a **máxima potência** está sendo dissipada pelo diodo Zener ($P_z = 500 \text{ mW}$). Para determinar que corrente passa pelo diodo Zener neste momento fazemos:

$$I_z = \frac{P_z}{V_z} = \frac{0,5}{12} \cong 41,67 \text{ mA}$$

Com esta corrente "**descendo**" para o diodo Zener, e sabendo que I_{in} é uma constante no circuito ($I_{in} = 48 \text{ mA}$), então "**sobra**" para a carga a corrente $I_L = 6,33 \text{ mA}$.

Da mesma maneira que calculamos o R_L para o caso de a corrente no diodo Zener ser a mínima, calculamos agora para o caso de a corrente no diodo Zener ser máxima:

$$R_L = \frac{12}{6,33 \times 10^{-3}} \cong 1896 \Omega$$

Portanto, a carga R_L **deve estar compreendida** entre aproximadamente 253 Ω e 1896 Ω para que o regulador de tensão funcione adequadamente.

Gabarito: Letra D



1.3 CARACTERÍSTICAS FÍSICAS BÁSICAS DOS DIODOS

O diodo é basicamente uma junção *pn*. *Mas que raios é uma junção pn?* Bom, dê uma olhada na figura a seguir.

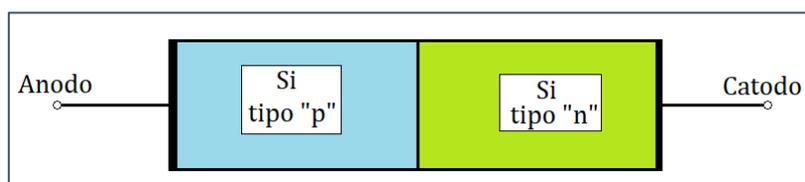


Figure 13 - Materiais dentro do diodo.

Conforme você pode ver, a junção *pn* consiste em colocar em contato um material do tipo "**p**" (**silício**) em contato com um material do tipo "**n**" (também **silício**).

Ok, e daí? Bom, o **silício** é o elemento de número 14 na tabela periódica e possui 4 elétrons em camada de valência.

Lembra das aulas de química? Camadas de valência? Não? Bom, deixa eu trazer de uma maneira bem resumida... Todo elemento classificado na **tabela periódica** possui um determinado número de *elétrons* que orbitam ao redor de um núcleo (formado por *prótons* e *nêutrons*). Estes *elétrons* ficam distribuídos em camadas, chamadas de **Camadas da Eletrosfera**.

Existem 7 camadas, designadas pelas letras **K, L, M, N, O, P** e **Q**. Cada uma delas suporta um número máximo de elétrons, conforme ilustra-se a seguir:

CAMADA	NÍVEL	NÚMERO MÁXIMO DE ELÉTRONS
K	1	2
L	2	8
M	3	18
N	4	32
O	5	32



P	6	18
Q	7	2

De acordo com a **Regra do Octeto**, a **camada de valência** precisa de **8 elétrons para se estabilizar**. Assim, os átomos adquirem estabilidade quando possuem 8 elétrons na sua camada de valência. Isto só acontece com os gases nobres. Os demais elementos precisam fazer ligações químicas para receber elétrons faltantes e alcançar os 8 elétrons na camada de valência.

Vamos pegar o silício e realizar sua distribuição eletrônica e verificar que ele realmente possui 4 elétrons na sua última camada (a chamada camada de valência). Para se determinar a camada de valência se faz uso do **Diagrama de Linus-Pauling**, descrito a seguir.

K	1s ²			
L	2s ²	2p ⁶		
M	3s ²	3p ⁶	3d ¹⁰	
N	4s ²	4p ⁶	4d ¹⁰	4f ¹⁴
O	5s ²	5p ⁶	5d ¹⁰	5f ¹⁴
P	6s ²	6p ⁶	6d ¹⁰	
Q	7s ²	7p ⁶		

Sabendo o número atômico do silício (14), fazemos a distribuição nas camadas seguindo o sentido das setas do Diagrama de Linus-Pauling, de cima para baixo, assim:

Distribuição Eletrônica do Silício: $1s^2 - 2s^2 - 2p^6 - 3s^2 - 3p^2$

O número da camada é o coeficiente da distribuição (*ou seja, o número que está à esquerda da letra*); o número de elétrons na respectiva camada é o somatório dos expoentes dentro da mesma camada.

Sendo assim, o silício possui: 2 elétrons na primeira camada, 8 elétrons na segunda camada e 4 elétrons da terceira camada. **Portanto, a camada de valência do silício é a terceira e nela estão orbitando 4 elétrons.**

Ok, mas e ter 4 elétrons na camada de valência quer dizer o quê? Bom, se a **camada de valência** do silício possui 4 elétrons, então ele precisa de mais 4 elétrons para se estabilizar (**Regra do Octeto**). *Voltemos agora aos diodos...*

Como vimos, o silício possui **4 elétrons** na **camada de valência**, e os **diodos** são feitos de **silício** (*em sua maioria...*).

O silício do tipo "**p**" é um **silício "dopado"** com elementos que possuem **3 elétrons na camada de valência** (em geral o elemento **índio**). Sendo assim, este silício se **combina** com o **índio** e fica com **7 elétrons na sua camada de valência**.



Já o silício do tipo "n" é um **silício "dopado"** com elementos que possuem **5 elétrons na sua camada de valência** (em geral o **fósforo**). Sendo assim, este silício se **combina** com o **fósforo** e fica com **1 elétron na sua camada de valência** (que agora passa a ser a quarta camada).



Percebe que teremos na junção "p" um material que está "precisando de 1 elétron" para fechar a sua camada de valência e atingir a estabilidade por ele almejada (8 elétrons na camada de valência)?

Percebe também que na junção "n" há um material que está "precisando se desfazer de 1 elétron" para fechar a sua camada de valência e atingir a estabilidade almejada (8 elétrons na camada de valência)? **É baseado nisto que o diodo funciona! Na troca entre excessos e lacunas de elétrons.**

Imaginemos agora os **dois materiais** ("p" e "n") isoladamente. Ambos estão neutros entre si, com nada ocorrendo internamente, conforme pode ser visto na Figura a seguir.

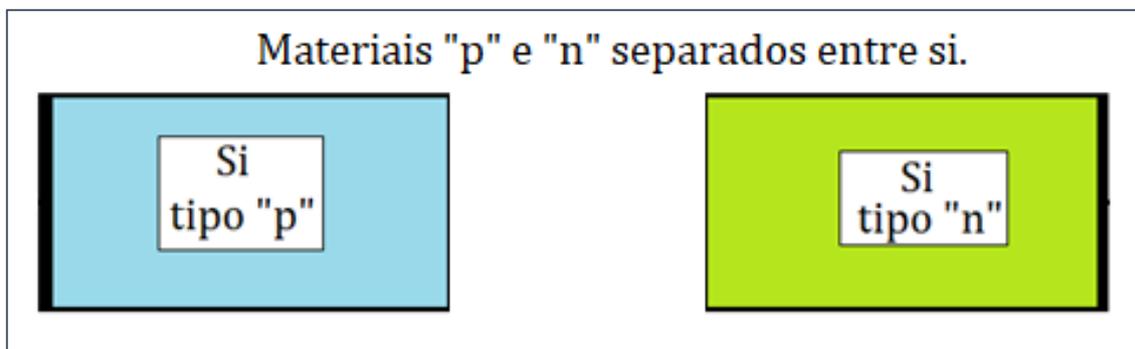


Figure 14 - Materiais do diodo, inicialmente separados entre si.

Agora imaginemos que ambos os materiais sejam **acoplados**. O que irá ocorrer? *Ora, uma corrente irá se estabelecer internamente, bem no local da junção entre os materiais!*

As **lacunas de elétrons do material "p"** irão *correr* para o lado do material "n", e os **elétrons "sobrando" do material "n"** irão *correr* para o material "p". A este movimento de elétrons se dá o nome de **corrente de depleção (I_D)**, e seu sentido é do lado "p" para o lado "n".

Com este **fluxo de elétrons** para lá e para cá, cria-se no lado "n", que *inicialmente era neutro*, uma pequena **deficiência de elétrons**, ficando este lado com **carga positiva**. E o lado "p", que *inicialmente também era neutro*, fica com uma pequena **sobra de elétrons**, ficando este outro lado com **carga negativa**.

Este acúmulo de **carga positiva** de um lado cria **íons positivos** neste lado, enquanto o acúmulo de **cargas negativas** no outro cria **íons negativos** no outro. Esta diferença de **cargas elétricas** cria entre ambos os lados um campo elétrico interno na junção, no sentido positivo para negativo, ou seja, do lado "n" para o



lado "p". Este campo elétrico gera uma corrente chamada **corrente de deriva (I_S)**, e seu sentido é do lado "n" para o lado "p".

Quanto maior for I_D , maior será I_S em sentido oposto, até que haja um **equilíbrio** entre elas, ou seja, não seja mais possível haver travessia por meio de difusão. Chegando ao equilíbrio, cessam as duas correntes e cria-se entre os dois materiais uma zona de cargas neutras, chamada **zona de depleção**.

Dê uma conferida na Figura a seguir. Perceba que se criou uma **diferença de potencial** entre o lado "n" e o lado "p", devido ao fato que temos agora um potencial positivo no lado "n" (*formado pelo conjunto de íons +*) e um potencial negativo no lado "p" (*formado pelo conjunto de íons negativos -*). Chamamos esta diferença de potencial de V_γ .

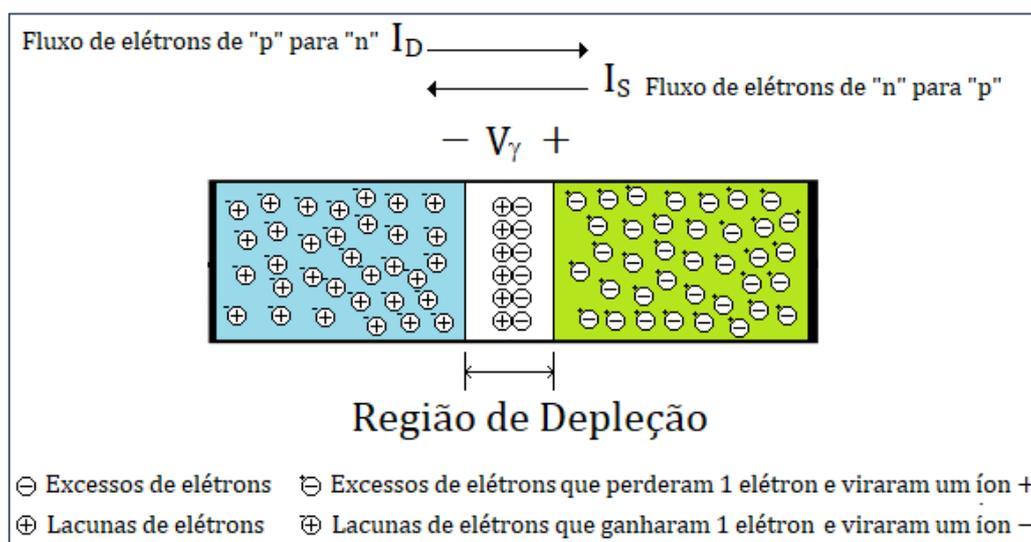


Figure 15 - Representação da conexão inicial entre os materiais do diodo.

Esta diferença de potencial V_γ **impede** que os elétrons do lado "n" fluam para o lado "p", e as lacunas do lado "p" fluam para o lado "n", uma vez que eles não possuem a energia necessária para fazer esta transposição.

Somente ao se aplicar uma diferença de potencial entre **anodo** e **catodo** que ocorrerá alguma modificação nesta condição.

Imaginemos agora que se aplique a esta *junção pn* uma tensão " V_F " sobre "p" e se conecte o "n" ao terra, do modo descrito a seguir. Imagine que num primeiro momento se aplique $V_F < V_\gamma$.



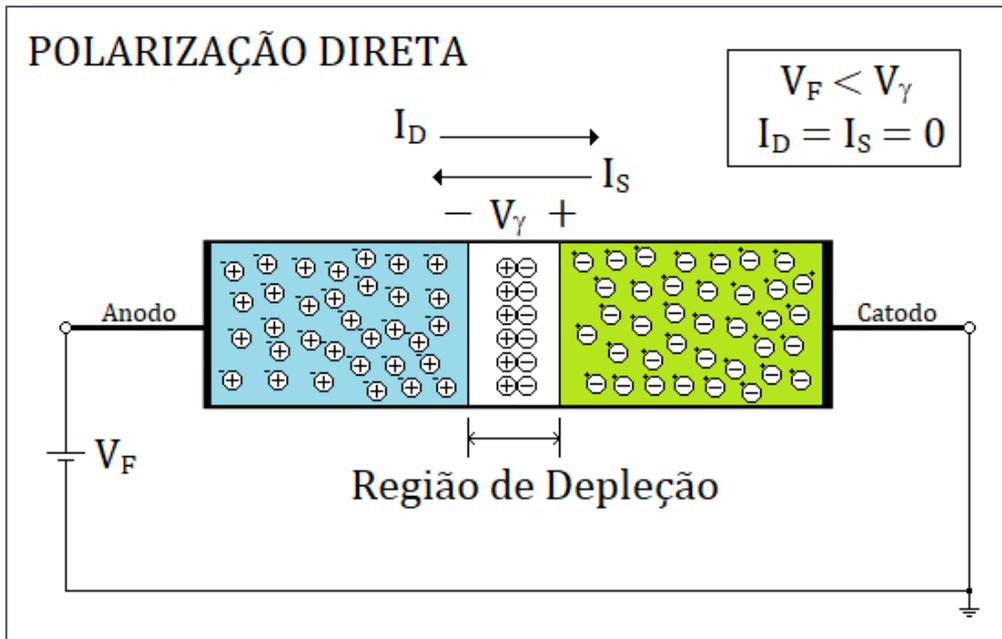


Figure 16 - Representação interna de um diodo em polarização direta.

Neste caso, como a tensão V_F ainda é **menor** que V_γ , ainda não há corrente circulando pela diodo (*na prática até há, mas para fins práticos e perceptíveis é insignificante...*). A tensão V_F ser **menor** que V_γ implica que ainda não se forneceu **energia** suficiente aos **íons negativos** de "p" conseguirem transpor a região de depleção e se combinarem com os **íons positivos** de "n".

Agora imaginemos que a tensão V_F **aumenta** e passa a ser **maior ou igual** a V_γ . A Figura a seguir ilustra esta situação.

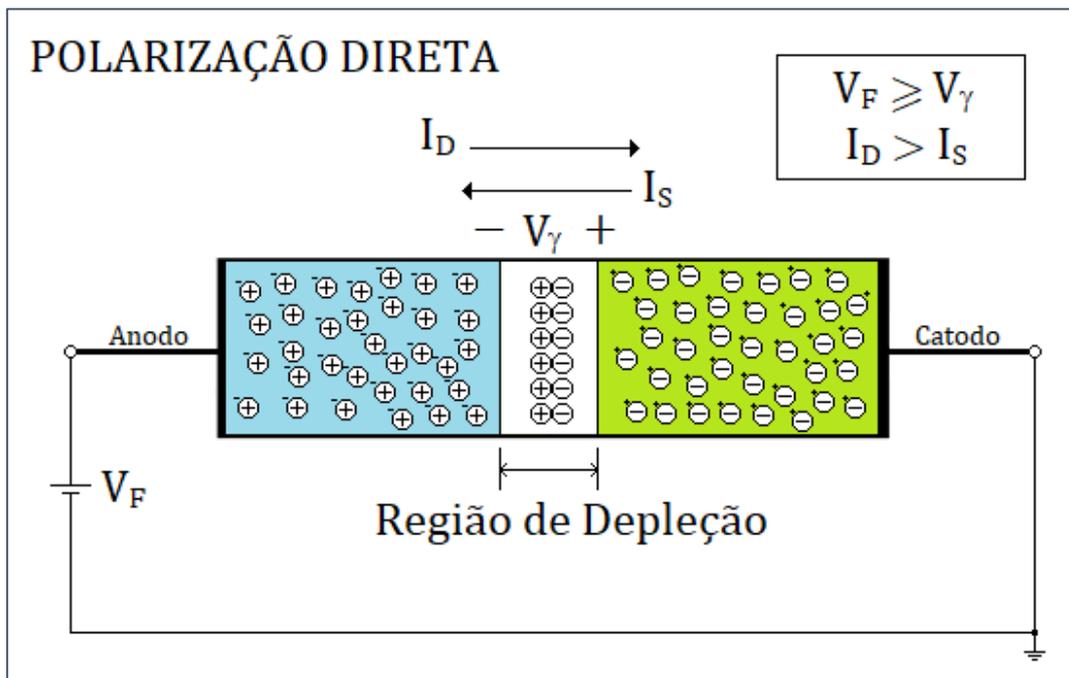


Figure 17 - Representação interna da polarização direta do diodo.



Neste caso, como V_F é maior ou igual a V_γ , os íons negativos de "p" foram energizados o suficiente para transporem a região de depleção. Isto implica no fato de que a corrente de difusão (I_D) será maior que a corrente de deriva (I_S), fazendo com que uma corrente consiga atravessar o diodo efetivamente.

Imaginemos agora que se aplique a esta junção pn uma tensão " V_F " sobre "n" e se conecte o "p" ao terra, do modo descrito a seguir. Imagine que num primeiro momento se aplique $V_F < V_\gamma$.

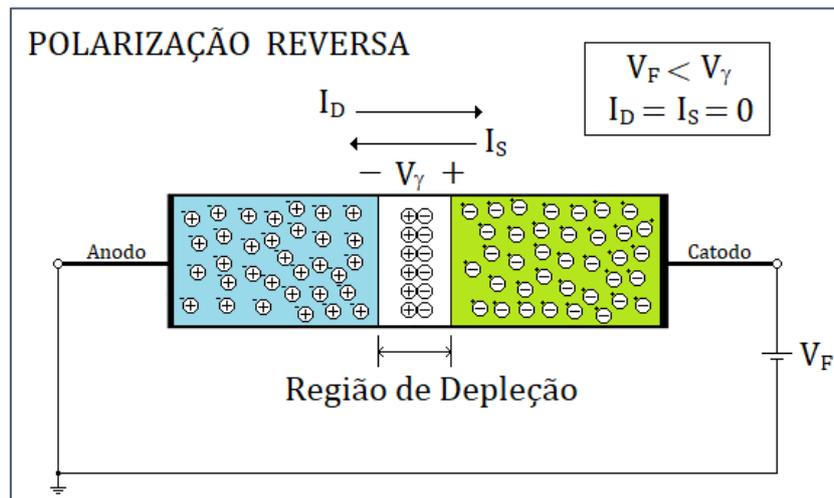


Figure 18 - Representação interna da polarização reversa no diodo.

Neste caso, como a tensão V_F é aplicada no lado dos íons positivos de "n", o que se faz na realidade é aumentar ainda mais o potencial V_γ , ocasionando que quanto maior for o potencial V_F , maior será a dificuldade de os íons negativos de "p" transporem a região de depleção. O mesmo já não pode ser dito em relação aos íons positivos de "n" transporem a região de depleção, como veremos a seguir.

Se seguirmos aumentando a tensão V_F , vai chegar um ponto em que os íons positivos de "n" conseguirão irromper a alta barreira criada na região de depleção, de modo que agora se consiga obter uma corrente tal que $I_S > I_D$, ou seja, haverá uma corrente no diodo, porém no sentido inverso ao do caso de polarização direta. Neste ponto o diodo opera na região de ruptura, e o potencial atingido pela fonte V_F é chamado de V_{ZK} .



2 TRANSISTORES

Sendo o **diodo de junção** um dos principais **dispositivos semicondutores** de **2 terminais**, agora passamos aos dispositivos semicondutores de **3 terminais**: os **transistores**.



O **princípio básico** dos **transistores** é o uso de uma tensão entre dois terminais para controlar o fluxo de corrente no terceiro terminal. **Transistores** podem ser configurados para operar como **chave** ou então como **amplificadores**.

Estudaremos nesta seção duas famílias de transistores: os **bipolares de junção (TBJ)** e os de **efeito de campo (FET)** do tipo MOS.



2.1 TRANSISTORES BIPOLARES DE JUNÇÃO (TBJ)

Abaixo podemos conferir como é a estrutura de um **TBJ**. Ela consiste em **3 regiões semicondutoras**: a **região do emissor** (tipo "n"), a **região da base** (tipo "p") e a **região do coletor** (tipo "n"). Esse transistor é conhecido como **TBJ de tipo npn**.

O seu dual é o **pnp**, que possui a **região do emissor** com tipo "p", a **região da base** com tipo "n" e a **região do coletor** com tipo "p". Nossa análise será focada majoritariamente sobre o **TBJ npn**, uma vez que a análise para o **pnp** é muito semelhante.

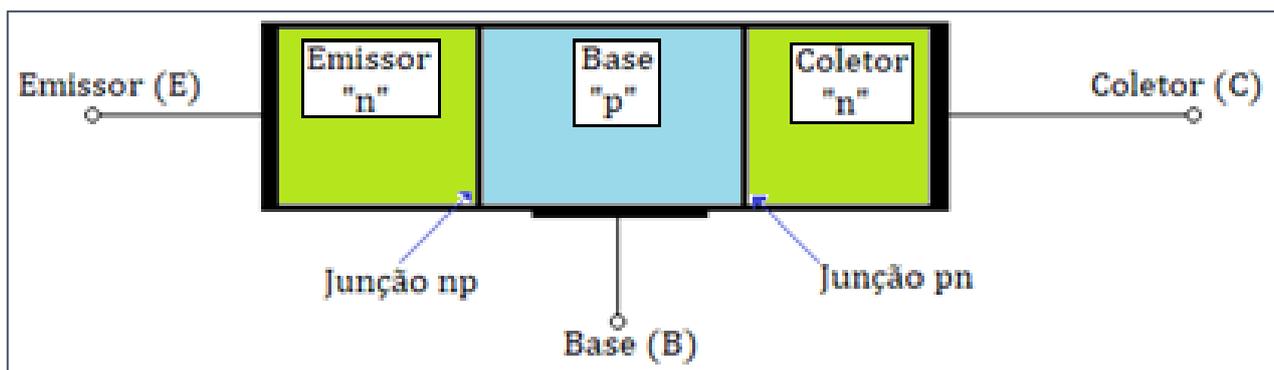


Figure 19 - Representação interna do TBJ NPN.

Olhando a figura ao lado no sentido "da esquerda para a direita", a junção "np" conecta o **emissor** à **base**, enquanto a junção "pn" conecta a **base** ao **coletor**.

Estas junções, assim como no caso do **diodo**, também podem estar polarizadas **diretamente** ou **reversamente**. Por falar em diodo, perceba que o **TBJ** pode ser visto como uma associação de **2 diodos**, visto que temos duas junções "pn".



Vamos inicialmente analisar a **física básica** do transistor. Vamos inserir uma fonte de tensão entre **base** e **emissor** e ver o que acontece.

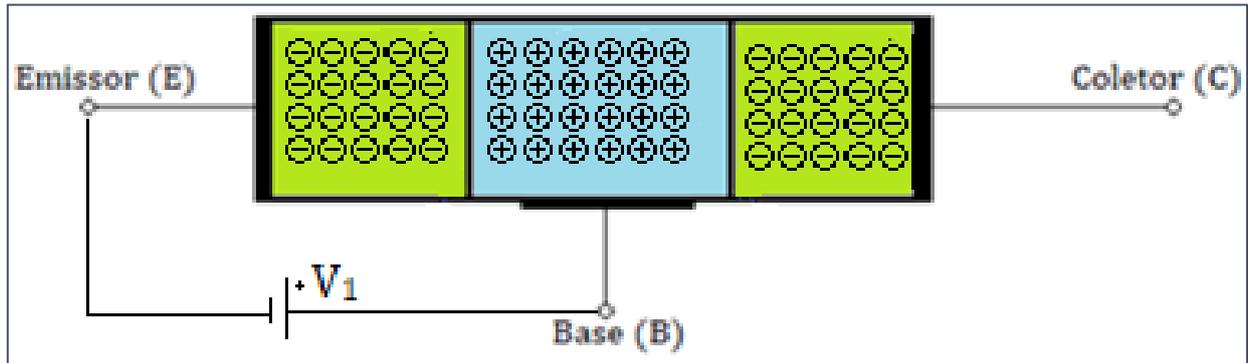


Figure 20 - Inserção de uma fonte de tensão V_1 entre Base e Emissor.

Ao se aplicar uma fonte de tensão V_1 , tal como apresentado na Figura ao lado, o potencial "+" de V_1 irá **repelir as lacunas da base**, pois ambos contam com potencial "+". O potencial "-" de V_1 irá **repelir os elétrons do emissor**, pois ambos contam com potencial "-".

Perceba que a aplicação de V_1 desta maneira fará com que a junção entre **base** e **emissor** fique **diretamente polarizada**.

Com isto, as **lacunas** do material "p" e os **elétrons** do material "n" serão **empurrados** uns contra os outros, reduzindo a **barreira de potencial** da **zona de depleção** existente na junção entre **emissor** e **base**, facilitando a recombinação de **elétrons** e **lacunas** nesta junção.

Agora vamos inserir outra fonte entre coletor e emissor e ver o que acontece.

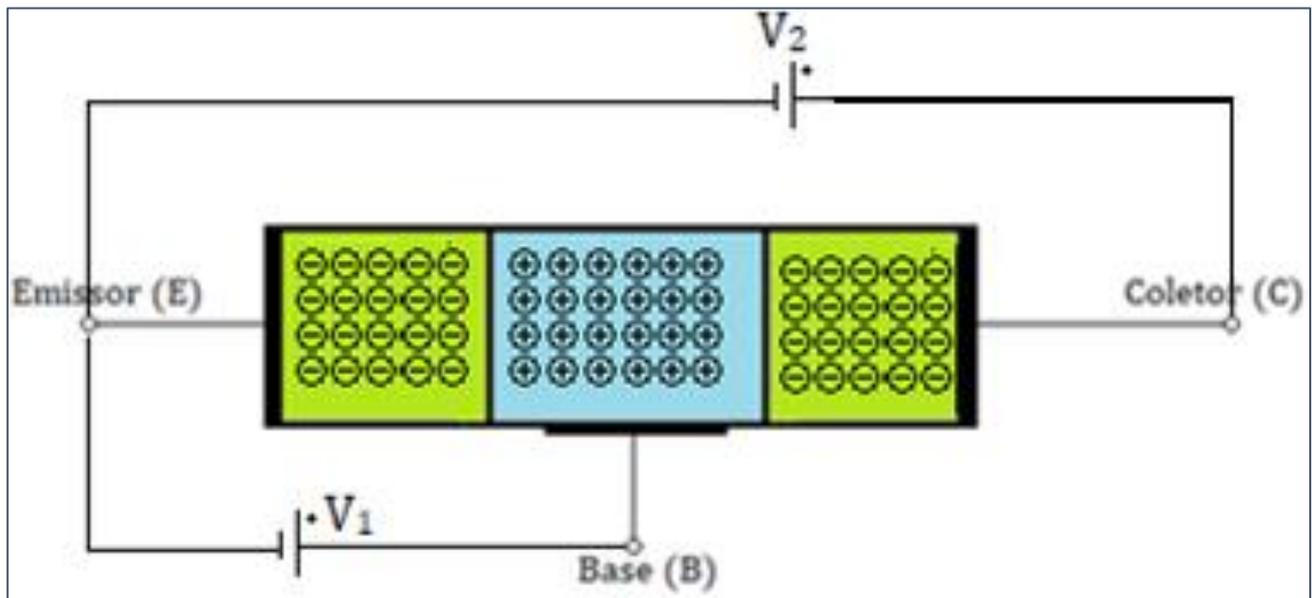


Figure 21 - Inserção de uma fonte V_2 entre Coletor e Emissor.

Perceba que da maneira como a fonte V_2 está conectada, seu terminal "+" irá **atrair os elétrons do coletor** e seu terminal "-" irá **repelir os elétrons do emissor**.



Isto fará com que os **elétrons** e **lacunas** que estão "espremidos" uns contra os outros (devido a V_1) agora serão "empurrados" em direção ao **coletor**, fechando o circuito através da ação de V_2 .

Com isto podemos ver que o **emissor** é quem "emite" os portadores para a **base**, o **coletor** é quem "coleta" estes portadores da base e a **base** é quem "facilita ou dificulta" o trabalho do **emissor** e do **coletor**.

A depender da combinação das **polarizações** das junções "n" e "p", o TBJ pode estar em até **4 modos distintos de operação**, a saber:



Modo de Operação	Junção "np" (Emissor-Base)	Junção "pn" (Base-Coletor)
Corte	Polarização Reversa	Polarização Reversa
Ativo Reverso	Polarização Reversa	Polarização Direta
Ativo	Polarização Direta	Polarização Reversa
Saturação	Polarização Direta	Polarização Direta

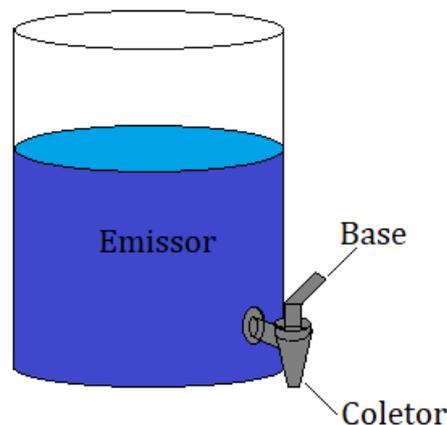
Em nossos estudos focaremos nos modos de operação **Corte**, **Ativo** e **Saturação**.



EXEMPLIFICANDO

Uma analogia recorrente nos estudos de transistores é com uma **torneira**. Imagine uma torneira completamente fechada. De um lado da torneira há a **tubulação da rede pública de distribuição de água**. Do outro lado da torneira está o **tanque da sua casa**.

Na nossa analogia, a **torneira** seria a **base** do transistor, o **coletor** do transistor seria a **saída da torneira** e o **emissor** do transistor seria o **reservatório acoplado à torneira**.



Imagine agora uma torneira **completamente fechada**, ou seja, **nenhuma corrente circula pela base do TBJ**. Com isto, nenhuma água do reservatório chegará à saída da torneira, assim como **nenhuma corrente** circulará do **emissor** para o **coletor**, pelo fato de a **base** estar igualmente sem corrente. Esta analogia serve para o **modo de operação em corte** do TBJ.



Imaginemos então que a torneira esteja agora **completamente aberta**, ou seja, **não há restrição para a passagem de água do reservatório para a saída da torneira**. De maneira análoga, uma corrente máxima circula pela **base** do transistor, fazendo com que a máxima corrente possível passe do **emissor** para o **coletor**. Este seria o **modo de operação em saturação** do TBJ.

Por último, imaginemos que a **torneira está entreaberta**. De maneira análoga, isto quer dizer que estamos controlando tanto o fluxo de água do reservatório a saída da torneira, quanto o fluxo de corrente do **coletor** para o **emissor**. A este estágio intermediário se dá o nome de **modo de operação ativo**.

Pode-se dizer que estamos inserindo um "**resistor fictício**" entre **coletor** e **emissor**. Aliás, é daqui que vem o nome do **transistor** (*transfer + resistor*, ou resistor de transferência).

Vamos agora praticar um pouco.



(FUNDEP/Prefeitura de Uberlândia - 2019)

Transistores são dispositivos semicondutores de três camadas e três terminais que foram responsáveis por impulsionar a indústria eletrônica após seu surgimento. Em relação a esses dispositivos, assinale a alternativa correta.

- a) Na configuração base-comum, a região ativa do transistor se caracteriza pela junção base-emissor polarizada reversamente.
- b) Para a configuração base-comum, a região de corte se caracteriza pelas junções base-emissor e base-coletor polarizadas reversamente.
- c) Para a configuração base-comum, a região de saturação é caracterizada pela polarização reversa nas junções base-emissor e base-coletor.
- d) Na região ativa de uma configuração emissor-comum, a junção base-coletor é polarizada diretamente, enquanto a junção base-emissor é polarizada reversamente.

Comentários:

Analisemos as alternativas. A questão busca a **alternativa correta**.

Alternativa A: **Incorreta**, pois a **região ativa** de um TBJ (*assume-se que seja um TBJ pois a questão menciona base e emissor*), seja a configuração que for (*base-comum, emissor-comum ou coletor-comum*), se caracteriza pela junção **base-emissor polarizada diretamente** (ou seja, $V_{BE} > 0$) e pela junção **base-coletor polarizada reversamente** (ou seja, $V_{BC} < 0$).

Alternativa B: **Correta**, pois a **região corte** de um TBJ, seja a configuração que for, se caracteriza pela junção **base-emissor polarizada reversamente** (ou seja, $V_{BE} < 0$) e pela junção **base-coletor polarizada reversamente** (ou seja, $V_{BC} < 0$).



Alternativa C: **Incorreta**, pois a **região de saturação** de um TBJ, seja a configuração que for, se caracteriza pela junção **base-emissor polarizada diretamente** (ou seja, $V_{BE} > 0$) e pela junção **base-coletor polarizada diretamente** (ou seja, $V_{BC} > 0$).

Alternativa D: **Incorreta**, pois a **região ativa** de um TBJ, seja a configuração que for, se caracteriza pela junção **base-emissor polarizada diretamente** (ou seja, $V_{BE} > 0$) e pela junção **base-coletor polarizada reversamente** (ou seja, $V_{BC} < 0$).

2.1.1 Características de Corrente e Tensão

O TBJ pode ser representado graficamente em circuitos através dos seguintes símbolos.

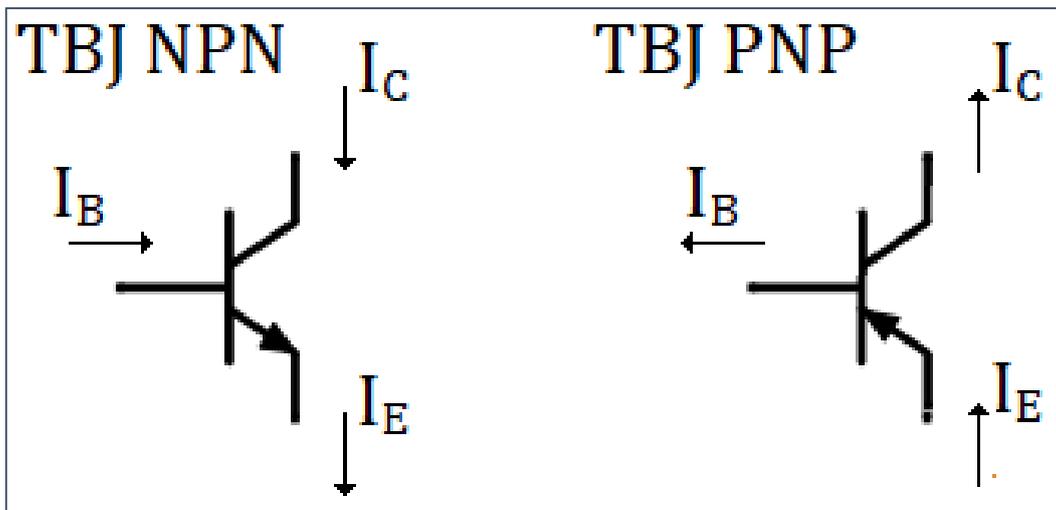


Figure 22 - Simbologia dos TBJ NPN e PNP.

Em ambos os símbolos, o **emissor** é representado pelo terminal com uma "setinha", assim como a **base** é representada pelo terminal central. O **coletor** é, por óbvio, o terminal restante.

A **base** é quem controla a corrente entre **emissor** e **coletor**. O **coletor** é quem "coleta" os portadores (**elétrons** ou **lacunas**) do **emissor**. E o **emissor** é quem "emite" os portadores (**elétrons** ou **lacunas**) para o **coletor**.

No **TBJ NPN**, a **setinha aponta para fora da base**. Já no **TBJ PNP**, a **setinha aponta para a base**. O sentido das correntes em cada um dos TBJ, bem como as tensões relevantes à sua análise são as apresentadas na Figura a seguir.



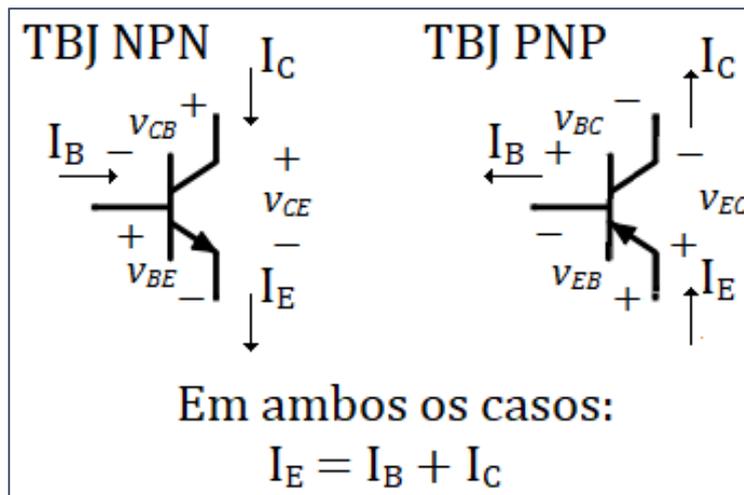


Figure 23 - Sentidos das correntes e polaridade das quedas de tensão nos TBJ.

A equação das correntes ao lado vale para **qualquer condição do TBJ** (saturação, corte, ativo etc.). As demais equações a seguir são válidas **somente** para a **condição de operação no modo ativo**.

A **teoria** por trás das equações de relação entre as correntes **de emissor (i_E)**, **de base (i_B)** e **de coletor (i_C)** no **modo ativo** serão omitidas do nosso estudo, pelo fato de que **são assuntos muito específicos** e que não acrescentariam muito para o entendimento do **TBJ** para o fim a que este curso se propõe.



As equações que definem as relações entre as 3 correntes que interessarão à nossa análise são: $i_B = \frac{i_C}{\beta}$ e $i_C = \alpha i_E = \frac{\beta}{\beta+1} i_E$. Percebe a correlação entre os parâmetros α e β ($\alpha = \frac{\beta}{\beta+1}$).

O β (ou h_{FE}) é o **ganho de corrente de emissor comum**. É um parâmetro que depende de características construtivas do transistor, e geralmente fica na faixa de 50 a 200.

Já o parâmetro α é o **ganho de corrente em base comum**. O α é um parâmetro muito próximo de 1. Como se pode perceber, pequenas variações no α geram grandes variações no β .

Com relação às tensões, para o caso de operação na **região ativa**, as seguintes condições devem ser verdadeiras:

$$v_B > v_E \text{ (para TBJ NPN) e } v_B < v_C \text{ (para TBJ NPN).}$$

$$v_B < v_E \text{ (para TBJ PNP) e } v_B < v_C \text{ (para TBJ PNP).}$$

Para o caso de operação na **região de saturação**, as seguintes condições devem ser verdadeiras:



$$v_B > v_E \text{ (para TBJ NPN) e } v_B > v_C \text{ (para TBJ NPN)}.$$

$$v_B < v_E \text{ (para TBJ PNP) e } v_B < v_C \text{ (para TBJ PNP)}.$$

Para o caso de operação na **região de corte**, as seguintes condições devem ser verdadeiras:

$$v_B < v_E \text{ (para TBJ NPN) e } v_B < v_C \text{ (para TBJ NPN)}.$$

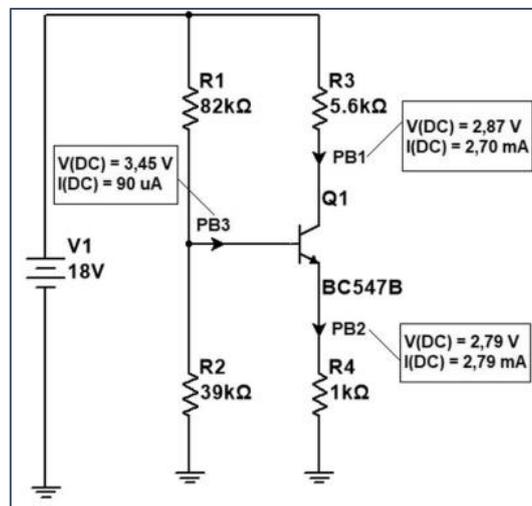
$$v_B > v_E \text{ (para TBJ PNP) e } v_B > v_C \text{ (para TBJ PNP)}.$$

Vamos fazer um exemplo de fixação agora.



(FUNDEP/Prefeitura de Lagoa Santa - 2019)

Analise o circuito a seguir em que três pontas de prova (PB) foram inseridas para medidas de tensão e corrente.



Após análise desse circuito, é correto afirmar:

- a) A configuração emissor comum define uma $I_C = 2,79 \text{ mA}$.
- b) A região de corte de Q1 caracteriza-se por $V_{BE} = 0,66 \text{ V}$.
- c) O transistor Q1 opera na região de saturação.
- d) Operando na região linear, Q1 apresenta $V_{CE} = 0 \text{ V}$.



Comentários:

A questão não nos deixa claro isso, entretanto, é **plausível** de se assumir que as **medidas de tensão** das pontas de prova PB₁, PB₂ e PB₃ sejam medidas de tensão em relação à **terra**.

Considerando esta premissa, **podemos dizer que o transistor opera na região de saturação**, uma vez que, tratando-se de um TBJ NPN, a tensão entre base e coletor é maior que zero ($3,45 - 2,87 = 0,58$ V) e a tensão entre base e emissor também é maior que zero ($3,45 - 2,79 = 0,66$ V). Sendo assim, a afirmativa C é a correta para esta questão. **O gabarito é a alternativa C.**

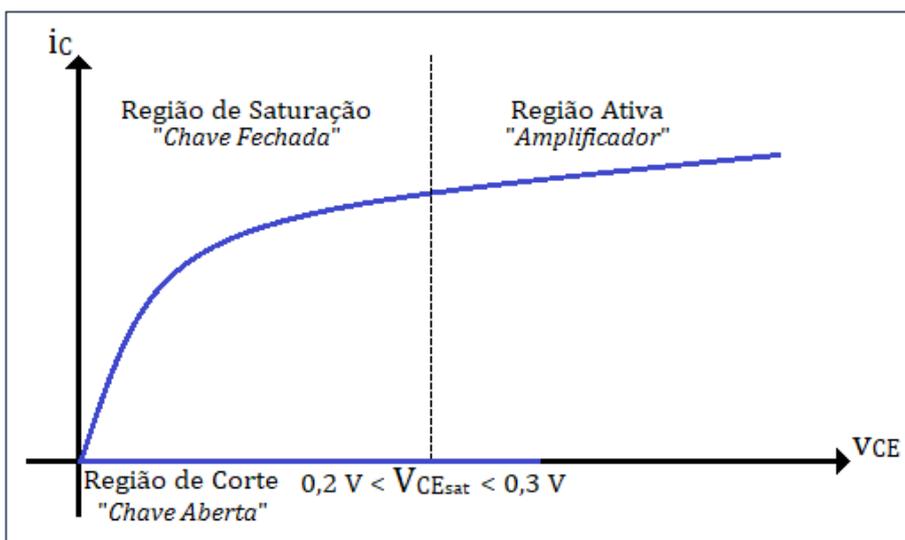
Vejamos agora por que as demais alternativas estão **erradas**.

A alternativa A está **errada** porque a corrente de coletor é igual a 2,70 mA.

A alternativa B está **errada** porque a tensão V_{BE} é igual 0,66 V e o transistor está na região de saturação, e não de corte.

A alternativa D está **errada** porque o transistor está na região linear (ou região ativa), porém a tensão entre coletor e emissão é igual a 0,08 V.

Vejamos agora a **curva característica** de corrente de saída (i_C) vs. tensão de saída (v_{CE}) do TBJ.



Quando o TBJ está operando à **direita** de V_{CEsat} (ou seja, com $v_{CE} > 0,3$ V), e $i_C > 0$, diz-se que o TBJ está na **região ativa**.

Na **região ativa**, a característica de i_C é *praticamente* constante em relação a v_{CE} . Isto quer dizer que nesta região o TBJ também pode ser visto como uma fonte de corrente.

Quando o TBJ está operando à **esquerda** de V_{CEsat} (ou seja, com $v_{CE} < 0,2$ V), e $i_C > 0$, diz-se que o TBJ está na **região de saturação**.

Quando $i_C = 0$, diz-se que o TBJ está na **região de corte**.



A **corrente de coletor** (i_C) não é tão dependente da **tensão v_{CE}** , mas ela é bastante dependente da tensão v_{BE} (*veremos esta dependência na parte de análise gráfica*). Esta dependência é dada pela seguinte equação exponencial:

$$i_C = I_S e^{v_{BE}/V_T}$$



O que já era esperado, visto que a corrente no diodo, na região de **polarização direta**, é dada por uma exponencial, lembra? Mais adiante voltaremos a tratar desta curva de i_C , quando formos tratar de análise gráfica.

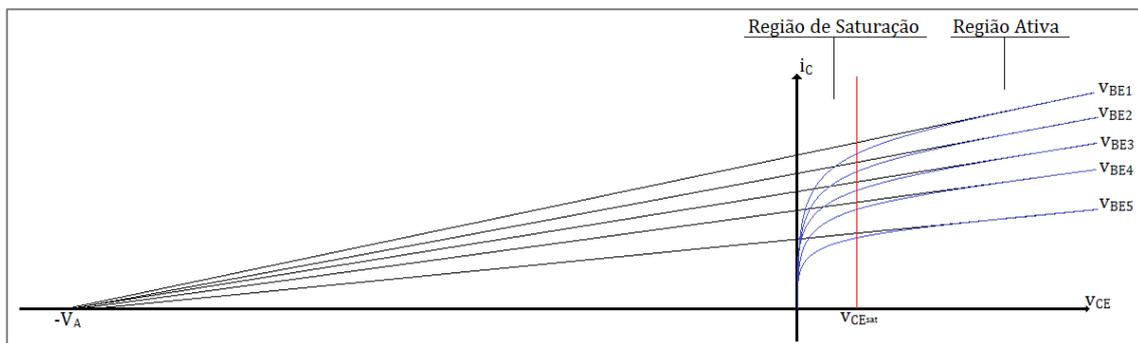
Uma característica que podemos ressaltar nos TBJ é o chamado **Efeito Early**. Retomemos a curva $i_C \times v_{CE}$ que já foi apresentada anteriormente.



A **corrente de coletor** é praticamente constante em relação a v_{CE} .

Entretanto, se traçarmos uma **reta tangente** ao segmento aparentemente constante de i_C , veremos que ele **converge** para um ponto distante no eixo das ordenadas, **o ponto V_A** . Este ponto V_A é chamado de **Tensão de Early**, e esta leve inclinação de i_C em relação a v_{CE} é chamado de **Efeito Early**.

O nome **Efeito Early** é dado porque este ponto V_A é comum entre todas as curvas possíveis de i_C em relação a v_{CE} , conforme podemos conferir a seguir no gráfico.



Este **efeito linear** pode ser inserido na equação de $i_C = I_S e^{v_{BE}/V_T}$ através do acréscimo de um termo $\left(1 + \frac{v_{CE}}{V_A}\right)$, desta maneira:

$$i_C = I_S e^{v_{BE}/V_T} \left(1 + \frac{v_{CE}}{V_A}\right)$$

Sendo **retas tangentes** às curvas $i_C \times v_{CE}$ (para um dado v_{BE} constante), podemos calcular a **derivada** para encontrarmos a inclinação destas, certo? Vamos fazer isto.

Calculemos a **derivada parcial** da equação $i_C = I_S e^{v_{BE}/V_T} \left(1 + \frac{v_{CE}}{V_A}\right)$, em relação a v_{CE} , mantendo v_{BE} como uma constante.

$$\left. \frac{\partial i_C}{\partial v_{CE}} \right|_{v_{BE}=cte} = \frac{\partial i_C}{\partial v_{CE}} \left[I_S e^{v_{BE}/V_T} \left(1 + \frac{v_{CE}}{V_A}\right) \right]$$



$$\left. \frac{\partial i_C}{\partial v_{CE}} \right|_{v_{BE}=cte} = \frac{\partial i_C}{\partial v_{CE}} \left[I_S e^{v_{BE}/V_T} + \frac{v_{CE}}{V_A} I_S e^{v_{BE}/V_T} \right]$$

$$\left. \frac{\partial i_C}{\partial v_{CE}} \right|_{v_{BE}=cte} = \underbrace{\frac{\partial i_C}{\partial v_{CE}} [I_S e^{v_{BE}/V_T}]}_{\text{Derivada de Constante: Igual a 0}} + \frac{\partial i_C}{\partial v_{CE}} \left[\frac{v_{CE}}{V_A} I_S e^{v_{BE}/V_T} \right]$$

$$\left. \frac{\partial i_C}{\partial v_{CE}} \right|_{v_{BE}=cte} = \frac{I_S e^{v_{BE}/V_T}}{V_A} \underbrace{\frac{\partial i_C}{\partial v_{CE}} [v_{CE}]}_{=1} \quad \therefore \quad \boxed{\left. \frac{\partial i_C}{\partial v_{CE}} \right|_{v_{BE}=cte} = \frac{I_S e^{v_{BE}/V_T}}{V_A}}$$

Como sabemos, a corrente i_C sem a influência do Efeito Early é dada por $i_C = I_S e^{v_{BE}/V_T}$. Para evitar confusão nas nomenclaturas, chamaremos agora esta corrente i_C sem influência do **Efeito Early** de I_C' , portanto $I_C' = I_S e^{v_{BE}/V_T}$. Desta maneira, podemos reescrever a derivada como

$$\left. \frac{\partial i_C}{\partial v_{CE}} \right|_{v_{BE}=cte} = \frac{I_C'}{V_A}$$

A unidade da expressão acima é a **condutância** (ou seja, o **inverso da resistência**, e é dada em **A/V**). Se tomarmos o inverso da equação acima teremos, portanto, uma **resistência**. Assim,

$$\boxed{\left(\left. \frac{\partial i_C}{\partial v_{CE}} \right|_{v_{BE}=cte} \right)^{-1} = \frac{V_A}{I_C'} = r_o}$$

Esta **resistência** deve ser acrescentada nos *modelos de grandes sinais* (a serem vistos em breve), entre os terminais de **coletor** e o **emissor**.



(IDECAN / IFPB - 2019)

Para as curvas características de transistores, a respeito do Efeito Early podemos afirmar que

- trata-se da tensão reversa responsável pelo mecanismo de avalanche nos semicondutores.
- trata-se da Tensão V_{CE} Limite na região ativa da Reta de carga de um transistor quando I_C tende a zero.
- trata-se do efeito cumulativo de aumento no ganho $\beta_t = \beta_1 \cdot \beta_2$ associado a configuração Darlington de transistores.
- trata-se do efeito resultante da inclinação da curva I_B de polarização de um transistor que ao extrapoladas se interceptam em um ponto em comum do eixo negativo de V_{CE} .
- trata-se da carga armazenada em ambos os lados da camada de depleção em uma junção semicondutora PN.

Comentários:



Analisemos as alternativas:

Alternativa A: **Errada**. A tensão reversa responsável pelo mecanismo de avalanche nos semicondutores é chamada de **tensão de ruptura** (ou **Zener**).

Alternativa B: **Errada**. A tensão V_{CE} limite na reta de carga é o valor da tensão aplicada no próprio coletor e nada tem a ver com o **Efeito Early**.

Alternativa C: **Errada**. O efeito produzido pela configuração **Darlington** em **TBJs** nada tem a ver com o Efeito Early.

Alternativa D: **Gabarito**. O **Efeito Early** é exatamente isto.

Alternativa E: **Errada**. Pura viagem...

2.1.2 Modelos dos TBJ

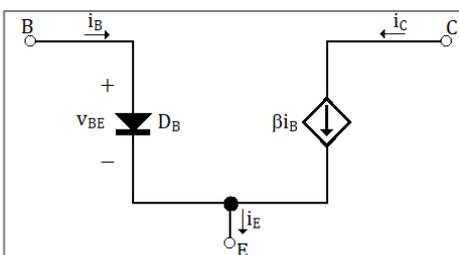
Os **transistores** podem ser representados por **elementos discretos e únicos** (*tais como vimos no início desta seção*) que carregam em si todo o seu modo de comportamento, cabendo ao analisador saber e empregar suas características próprias.

Mas também podem ser representados por **modelos que descrevem seu comportamento** de maneira um pouco mais pormenorizada, por meio de **fontes controladas, resistores e diodos**, por exemplo. É isto que veremos nesta subseção.

Os modelos de **TBJ** normalmente são divididos em **duas partes**: **modelos de grandes sinais** e **modelos de pequenos sinais**. Para os efeitos de nossos estudos, os "*grandes sinais*" serão sempre os **sinais de corrente contínua**, enquanto os "*pequenos sinais*" serão sempre os **sinais de corrente alternada e de baixa amplitude**.

2.1.2.1 Modelos de Grandes Sinais

Como foi dito, os chamados "*grandes sinais*", para o que estamos estudando, são os **sinais de corrente contínua**. A seguir é apresentado o modelo simplificado de grandes sinais de um **TBJ**.

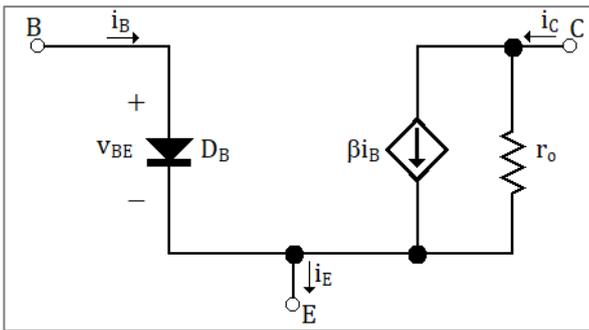


Onde:

$$i_B = \left(\frac{I_S}{\beta}\right) e^{v_{BE}/V_T} \quad i_C = I_S e^{v_{BE}/V_T} \quad i_E = i_C + i_B$$

Este modelo, como foi dito, é simplificado, visto que não traz o **Efeito Early**. Vamos incluir agora o **Efeito Early** no modelo.





Onde:

$$i_B = \left(\frac{I_S}{\beta}\right) e^{\frac{v_{BE}}{V_T}}$$

$$i_C = I_S e^{\frac{v_{BE}}{V_T}} \left(1 + \frac{v_{CE}}{V_A}\right)$$

$$i_E = i_C + i_B$$

$$r_o = \frac{V_A}{I_S e^{\frac{v_{BE}}{V_T}}}$$

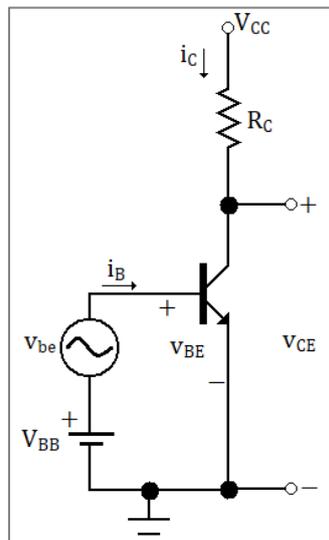
2.1.2.2 Modelos de Pequenos Sinais

Como foi dito, os chamados "pequenos sinais", para o que estamos estudando, **são os sinais de corrente alternada de baixa amplitude.**

Mas o que seria baixa amplitude?

Sinais de *baixa amplitude* seriam sinais **cujo valor de pico é muito inferior ao valor de V_T** (aquele dado por $V_T = kT/q$, que usualmente utilizamos como sendo igual a 25 mV, lembra?).

A seguir é apresentada a obtenção do **modelo de pequenos sinais**. Imagine que um pequeno sinal v_{be} é aplicado na base do **TBJ** conforme a Figura a seguir.



Iremos analisar a seguir as correntes envolvidas nas aplicações de pequenos sinais e suas implicações na geração dos modelos.

2.1.2.2.1 Corrente de Coletor para Pequenos Sinais e Implicações

De acordo com o nosso circuito de exemplo, teremos $v_{BE} = V_{BB} + v_{be}$, com uma **corrente de coletor** i_C , desconsiderando-se o **Efeito Early**, dada por:



$$i_C = I_S e^{v_{BE}/V_T} = I_S e^{(V_{BB} + v_{be})/V_T} \quad \therefore \quad i_C = \underbrace{I_S e^{V_{BB}/V_T}}_{\text{Componente CC de } i_C} \times \underbrace{e^{v_{be}/V_T}}_{\text{Componente CA de } i_C}$$

Se chamarmos a **componente CC** de i_C de I_C , então teremos

$$i_C = I_C e^{v_{be}/V_T}$$

Agora vamos pensar que o **pequeno sinal** $v_{be} \ll V_T$ (ou seja, $v_{be} \leq 10$ mV). A equação que acabamos de definir para i_C poderá ser aproximada por Série de Taylor por

$$i_C \cong I_C \left(1 + \frac{v_{be}}{V_T} \right)$$

Assim, a **corrente total no coletor** fica sendo

$$i_C = I_C + v_{be} \frac{I_C}{V_T}$$

Este fator $\frac{I_C}{V_T}$ é uma **constante** e possui unidade de **condutância** (A/V). Este fator será chamado de **transcondutância** g_m , e é uma das implicações (ou seja, um parâmetro que decorre da análise) do nosso **modelo de pequenos sinais**.

$$g_m = \frac{I_C}{V_T}$$

2.1.2.2.2 Corrente de Base para Pequenos Sinais e Implicações

Sabe-se, ainda, que a **corrente de base** i_B é dada por

$$i_B = \frac{i_C}{\beta}$$

Como já definimos uma expressão para i_C , dada por

$$i_C = I_C + v_{be} \frac{I_C}{V_T}$$

Fica que:

$$i_B = \underbrace{\frac{I_C}{\beta}}_{\text{Componente CC de } i_B} + \underbrace{\frac{1}{\beta} v_{be} \frac{I_C}{V_T}}_{\text{Componente CA de } i_B}$$

Já definimos que $g_m = \frac{I_C}{V_T}$, então



$$i_B = \frac{I_C}{\beta} + \frac{g_m}{\beta} v_{be}$$

Chamando de i_b o termo $\frac{g_m}{\beta} v_{be}$, e de I_B o termo $\frac{I_C}{\beta}$, podemos escrever:

$$i_b = \frac{g_m}{\beta} v_{be} \rightarrow \frac{v_{be}}{i_b} = \frac{\beta}{g_m} \quad \therefore \quad \boxed{r_b = \frac{v_{be}}{i_b} = \beta \frac{V_T}{I_C} = \frac{V_T}{I_B}}$$

Onde r_b é a **resistência da base**, e é outro parâmetro do nosso **modelo de pequenos sinais**.

2.1.2.2.3 Corrente de Emissor para Pequenos Sinais e Implicações

Tendo definido i_B e i_C , podemos definir agora a corrente total i_E no emissor. Sabe-se que

$$i_E = i_B + i_C$$

E já definimos que $i_C = I_C + v_{be}g_m$ e que $i_B = \frac{I_C}{\beta} + \frac{g_m}{\beta} v_{be}$, portanto:

$$i_E = \frac{I_C}{\beta} + \frac{1}{\beta} \frac{I_C}{V_T} v_{be} + I_C + v_{be} \frac{I_C}{V_T} \rightarrow i_E = I_C \left[\frac{1}{\beta} + 1 + \frac{v_{be}}{V_T} \left(\frac{1}{\beta} + 1 \right) \right]$$

Reorganizando os termos, teremos:

$$i_E = I_C \frac{\beta + 1}{\beta} + I_C \frac{v_{be}}{V_T} \left(\frac{\beta + 1}{\beta} \right) \rightarrow \frac{1}{\alpha} = \frac{\beta + 1}{\beta} \quad \therefore \quad \boxed{i_E = \underbrace{\frac{I_C}{\alpha}}_{\text{Componente CC de } i_E} + \underbrace{\frac{I_C v_{be}}{\alpha V_T}}_{\text{Componente CA de } i_E}}$$

Chamando de I_E a componente $\frac{I_C}{\alpha}$ e de i_e a componente $\frac{I_C v_{be}}{\alpha V_T}$, podemos escrever:

$$i_e = \frac{I_C v_{be}}{\alpha V_T} \rightarrow \boxed{r_e = \frac{v_{be}}{i_e} = \alpha \frac{V_T}{I_C} = \frac{V_T}{I_E}}$$

Onde r_e é a resistência do emissor (*outro parâmetro do modelo de pequenos sinais*), que também pode ser escrita como:

$$\boxed{r_e = \frac{v_{be}}{i_e} = \alpha \frac{V_T}{I_C} = \alpha \frac{1}{g_m}}$$

E, como α é um **número muito próximo de 1**, visto que $\alpha = \beta / (\beta + 1)$, pode-se aproximar para $r_e =$

$$\frac{1}{g_m}$$



2.1.2.2.4 O Ganho de Tensão CA

Vimos que um **pequeno sinal de tensão** v_{be} gera uma **corrente no coletor** dada por $i_c = g_m v_{be}$. Utilizando ainda o circuito definido na subseção 2.1.2.2, a **tensão de saída no coletor**, dada por $v_{CE} = v_{out}$, será dada por:

$$v_{out} = V_{CC} - i_c R_C$$

Como já definimos uma expressão para i_c (dada por $i_c = I_C + i_c$), vamos inseri-la aqui:

$$v_{out} = V_{CC} - (I_C + i_c)R_C \rightarrow v_{out} = \underbrace{V_{CC} - I_C R_C}_{\text{Componente CC de } v_{out}} + \underbrace{-i_c R_C}_{\text{Componente CA de } v_{out}}$$

Como já definimos $i_c = v_{be} \frac{I_C}{V_T}$ e $g_m = \frac{I_C}{V_T}$, temos então que a componente CA de v_{out} será:

$$v_{out_{CA}} = -(g_m R_C) v_{be}$$

E o **ganho CA** deste **amplificador** (outro parâmetro do modelo de pequenos sinais) será:

$$A_v = \frac{v_{out}}{v_{in}} = -\frac{(g_m R_C) v_{be}}{v_{be}} = -(g_m R_C)$$

2.1.2.2.5 O Modelo π -Híbrido

Retomemos o **circuito** tomado como exemplo para a **definição dos parâmetros de pequenos sinais**, apenas tomando o cuidado para **anularmos completamente** o efeito de todas as **fontes de corrente contínua** que estavam presentes naquele circuito, ou seja, devemos trocar as fontes por curtos-circuitos.

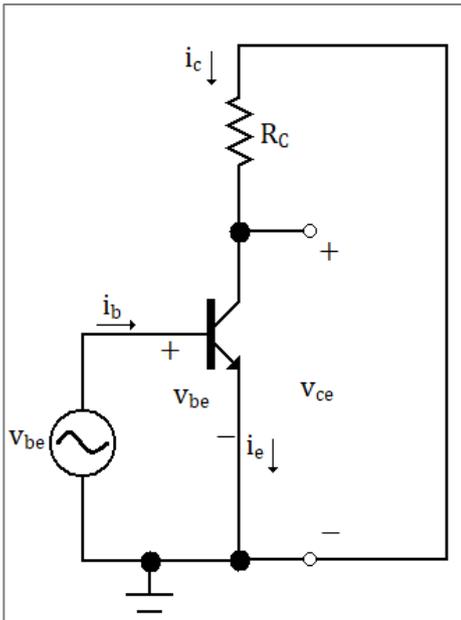
Precisamos fazer isto pois estamos interessados **somente nos efeitos do sinal CA**. O **sinal CC** já foi analisado (*modelo de grandes sinais*) e, pelo **princípio da superposição**, podemos separar o sinal de entrada, sem com isso causar uma distorção nos resultados, bastando que ao final de tudo se somem todos os efeitos.



Aliás, outro motivo para querermos sempre usar **modelo lineares** é este:

Poder utilizar o **princípio da superposição**! Ele facilita **e muito** a análise de circuitos!

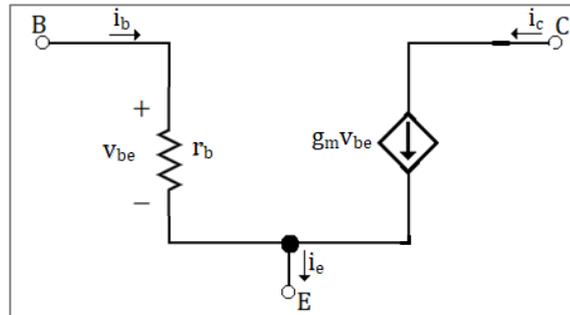




As correntes podem ser definidas por

$$i_b = \frac{v_{be}}{r_b} \quad i_c = g_m v_{be} \quad i_e = \frac{v_{be}}{r_e}$$

Com base nisto, iremos agora desenvolver o modelo π -Híbrido para **pequenos sinais** do nosso transistor bipolar de junção.



Ok... Interessante... mas o que aconteceu com o resistor r_e ? Por que ele não aparece no modelo π -Híbrido?

Excelente pergunta! E a resposta é: **porque não é necessário**, uma vez que as expressões de i_c e i_b já criam o efeito de r_e !

Quer ver? Acompanhe... No **nó do emissor** temos $i_e = i_b + i_c$. Vamos inserir as expressões de i_b e de i_c que já definimos:

$$i_e = \frac{v_{be}}{r_b} + g_m v_{be} = \frac{v_{be}}{r_b} (1 + g_m r_b)$$

Como $g_m = \frac{i_c}{v_T}$ e $r_b = \beta \frac{v_T}{i_C}$, então pode-se dizer que $r_b = \beta / g_m$. Sendo assim,

$$i_e = \frac{v_{be}}{\beta / g_m} \left(1 + g_m \frac{\beta}{g_m} \right) = v_{be} \frac{(1 + \beta) g_m}{\beta}$$

Definimos $r_e = \alpha \frac{1}{g_m} = \frac{\beta}{(\beta + 1) g_m}$. Se fizermos o inverso, teremos

$$\frac{1}{r_e} = \frac{(\beta + 1) g_m}{\beta}$$

Vamos agora olhar de novo para a equação de i_e que acabamos de desenvolver:

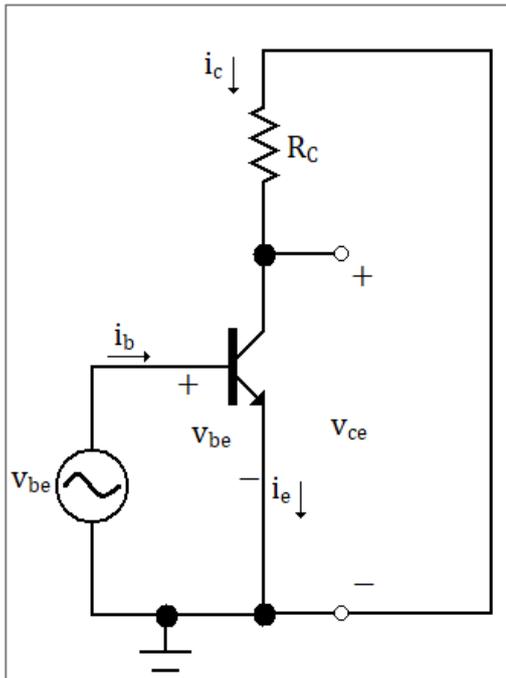
$$i_e = v_{be} \underbrace{\frac{(1 + \beta) g_m}{\beta}}_{= \frac{1}{r_e}} \quad \therefore \quad i_e = \frac{v_{be}}{r_e} \quad \text{c. q. d.}$$



Viu? Somente com os parâmetros de i_b e i_c conseguimos criar o efeito de r_e !

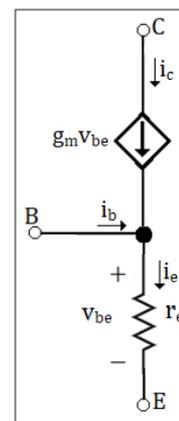
2.1.2.2.6 O Modelo T

Se no modelo π -Híbrido as expressões de i_b e i_c **automaticamente** criam o efeito de r_e , no modelo T, as expressões de i_e e i_c **automaticamente** criam o efeito de i_b . Vamos trazer o circuito exemplo novamente, junto com as expressões das correntes e então definir o modelo T



$$i_b = \frac{v_{be}}{r_b} \quad i_c = g_m v_{be} \quad i_e = \frac{v_{be}}{r_e}$$

Com base nisto, iremos agora desenvolver o modelo T para **pequenos sinais** do nosso transistor bipolar de junção.



Vamos equacionar o nó da base para demonstrar o efeito que descrito. Na base teremos $i_b = i_e - i_c$, ou seja, $i_b = \frac{v_{be}}{r_e} - g_m v_{be}$. Utilizando um **pouco de álgebra** conseguimos escrever que

$$i_b = \frac{v_{be}}{r_e} (1 - g_m r_e)$$

Como $g_m = \frac{I_C}{V_T}$ e $r_e = \alpha \frac{V_T}{I_C}$, então pode-se dizer que $r_e = \alpha / g_m$. Sendo assim,

$$i_b = \frac{v_{be}}{\alpha / g_m} \left(1 - g_m \frac{\alpha}{g_m} \right) = v_{be} \frac{(1 - \alpha) g_m}{\alpha}$$

Definimos $r_b = \beta \frac{1}{g_m} = \frac{\alpha}{(1 - \alpha) g_m}$. Se fizermos o inverso, teremos

$$\frac{1}{r_b} = \frac{(1 - \alpha) g_m}{\alpha}$$

Vamos agora olhar de novo para a equação de i_b :

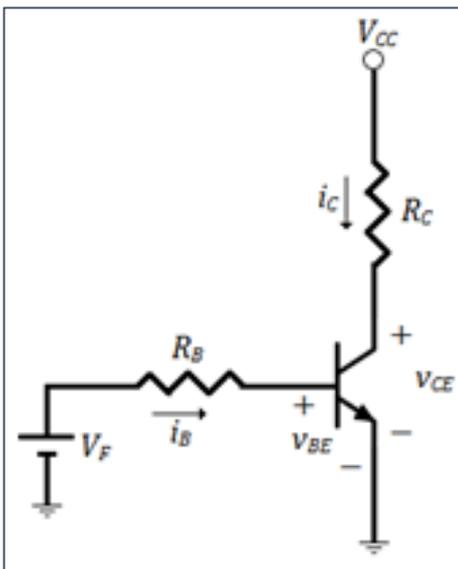


$$i_e = v_{be} \underbrace{\frac{(1-\alpha)g_m}{\alpha}}_{=\frac{1}{r_b}} \quad \therefore \quad i_b = \frac{v_{be}}{r_b} \quad \text{c. q. d.}$$

Viu? Somente com os parâmetros de i_e e i_b conseguimos criar o efeito de r_b !

2.1.3 Operação como Chave ON/OFF

Para operar como **chave**, o TBJ deve estar ou em **saturação** (caso de **chave ON**), ou então em **corte** (caso de **chave OFF**). Vamos analisar o seguinte circuito e tirar as conclusões em seguida.



Para que o TBJ do circuito ao lado esteja **em corte**, é necessário que $i_b = i_c = i_e = 0$ A.

Sabendo que a **tensão de saída** do nosso circuito é $v_{CE} = V_{CC} - i_c R_C$, e que, como vimos, $i_c = 0$, logo, a tensão $v_{CE} = V_{CC}$.

Para estar em **corte**, tanto a junção **emissor-base** quanto a junção **base-coletor** devem estar na **região de polarização inversa**, ou seja, $v_B < v_E$ e $v_B < v_C$.

Para que o TBJ do circuito ao lado esteja **em saturação** $v_{CE} = 0$ V (idealmente, pois como já vimos, há uma pequena queda de tensão de v_{CEsat} de 0,2 V a 0,3 V). Com isto, idealmente, circula por R_C uma corrente $i_c = V_{CC}/R_C$.

Para estar em **saturação**, tanto a junção **emissor-base** quanto a junção **base-coletor** devem estar na **região de polarização direta**, ou seja, $v_B > v_E$ e $v_B > v_C$.

2.1.4 Operação como Amplificador

Quando o TBJ está no **modo ativo**, sua atuação lembra a de uma **fonte de corrente controlada pela tensão**: variações na tensão v_{BE} desencadeiam mudanças na corrente i_c .

Em Engenharia, normalmente o que nos interessa é trabalhar na **região de operação linear dos componentes**, de modo que o controle sobre ele seja intuitivo e relativamente mais simples. Para se utilizar o **transistor como amplificador** é necessário que tal amplificação seja **linear**.

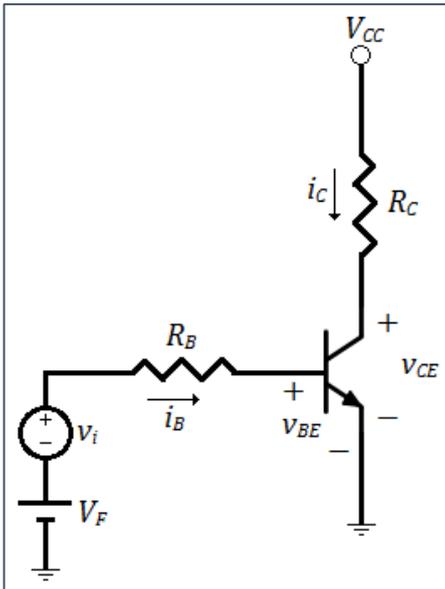
Mas antes de qualquer coisa, primeiramente precisa-se **polarizar** o transistor em uma **tensão constante v_{BEQ}** e em uma correspondente **corrente constante I_{CQ}** , de modo que o transistor fique alocado na **região ativa**.

Em tempo, o subíndice "Q" vem da palavra "quiescente", que significa um ponto de operação "tranquila" para o transistor.

Com o TBJ polarizado em um **ponto quiescente**, se incluirmos, em série com a polarização, um **signal variável** entre **base** e **emissor** (v_{be}), ao passo que este signal variável resultante oscile pouco em torno do



ponto v_{BEQ} , obteremos uma pequena (*e linearmente proporcional*) variação na corrente I_{CQ} , obtendo-se a nossa tão-senhada **fonte de corrente controlada por tensão!**



Vamos demonstrar através de um exemplo. Suponha o circuito da Figura ao lado.

Considerando que se quer que o **TBJ** esteja na **região ativa** (ou seja, $v_B > v_E$ e $v_B < v_C$), qual o valor das correntes i_B , i_C , i_E e v_{CE} que levam o **TBJ** ao seu **ponto quiescente**? Dados: $R_B = 10k\Omega$; $R_C = 1k\Omega$; $V_{CC} = +5V$; $V_F = 1V$; $\beta = 100$.

Para resolver este exemplo, primeiro eliminamos o efeito da fonte de sinal de tensão v_i , deixando apenas a fonte V_F e a fonte V_{CC} alimentando o circuito. Para eliminar o efeito de v_i , trocamos ela por um curto-circuito. Calculamos então a corrente i_B :

$$i_B = \frac{V_F - v_{BE}}{R_B}$$

O **TBJ** deve estar na **região ativa**, e nesta região a junção **emissor-base** tem valor de tensão $v_{BE} = 0,7V$, então:

$$i_B = \frac{1 - 0,7}{10k} \rightarrow \boxed{i_B = 30 \mu A}$$

Se o **TBJ** está na **região ativa**, então a relação $i_B = i_C/\beta$ é válida. Sendo assim, a **corrente no coletor** será:

$$i_B = \frac{i_C}{\beta} \rightarrow i_C = \beta i_B \rightarrow i_C = 100 \times 30 \times 10^{-6} \rightarrow \boxed{i_C = 3 \text{ mA}}$$

E assim, considerando que $i_E = i_B + i_C$, a corrente no emissor será:

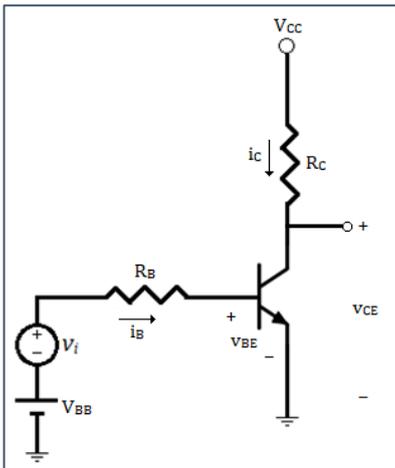
$$i_E = 30 \mu A + 3 \text{ mA} \rightarrow \boxed{i_E = 30 \times 10^{-6} + 3 \times 10^{-3} = 3,03 \text{ mA}}$$

Por último, a tensão v_{CE} será o resultado do valor da **fonte V_{CC} subtraída** da **queda de tensão sobre R_C** :

$$v_{CE} = V_{CC} - i_C R_C \rightarrow \boxed{v_{CE} = 5 - 3,03 \times 10^{-3} \times 10^3 = 1,97 \text{ V}}$$



2.1.4.1 Retas de Carga - Análise Gráfica



Métodos gráficos, embora tenham pouca utilização em análises práticas de circuitos transistorizados, frequentemente caem em **provas de concursos públicos**. Por isso este tipo de análise está inclusa no nosso curso.

Vamos começar tomando como base o **circuito ao lado**, que é o mesmo empregado para a análise feita na seção anterior.

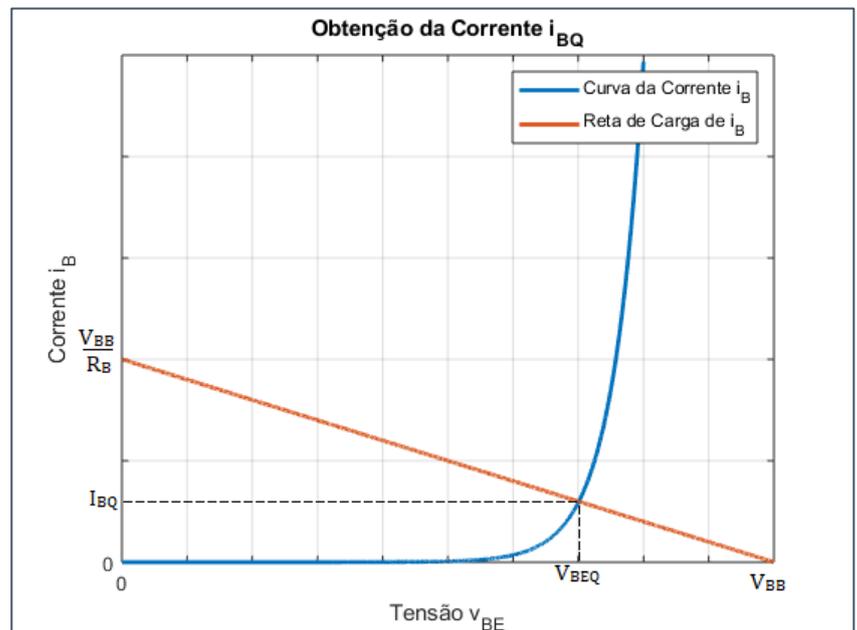
A **análise gráfica** deste circuito pode ser realizada da seguinte maneira:

1) Determinar o ponto quiescente de i_{BQ} .

Para isto, fixa-se $v_i = 0$ e se estabelece a **reta de carga da base**.

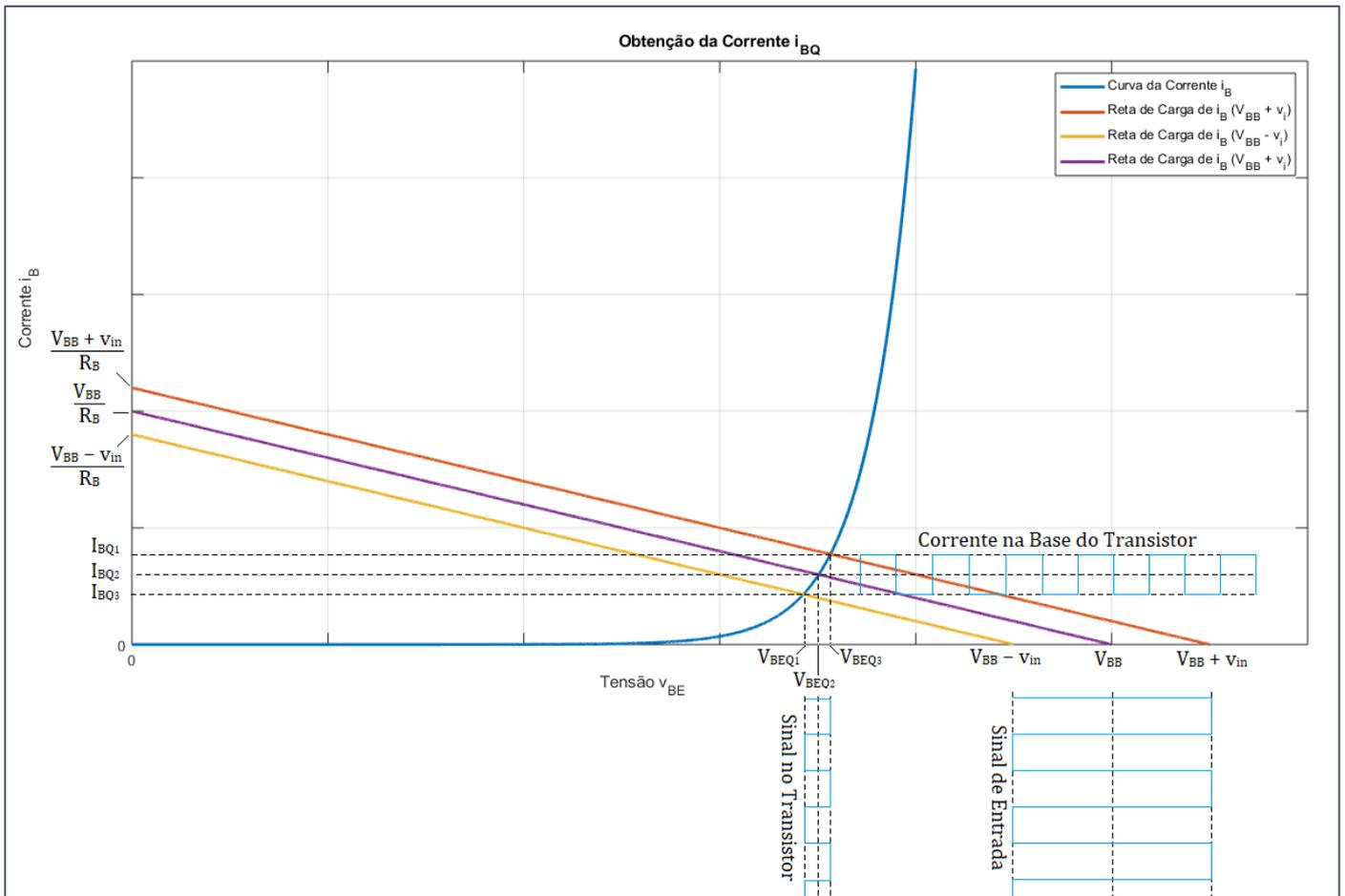
Tal reta é dada pela declividade igual a $-\frac{1}{R_B}$, com o cruzamento pelo **eixo das ordenadas** dado pelo ponto $v_{BE} = 0$ e $i_B = \frac{V_{BB}}{R_B}$, e o cruzamento pelo **eixo das abscissas** dado pelo ponto $i_B = 0$ e $v_{BE} = V_{BB}$. Junto a esta reta, plota-se a curva que rege o comportamento da corrente da base no transistor.

O ponto de cruzamento entre a curva e a reta será o ponto quiescente da base, dado pelo ponto (v_{BEQ}, i_{BQ}) .



Ao se inserir a fonte v_i no circuito novamente, considerando que v_i seja uma fonte de tensão de onda retangular (por exemplo), o comportamento das **tensões** e **correntes** na **base** do transistor será conforme a Figura a seguir.





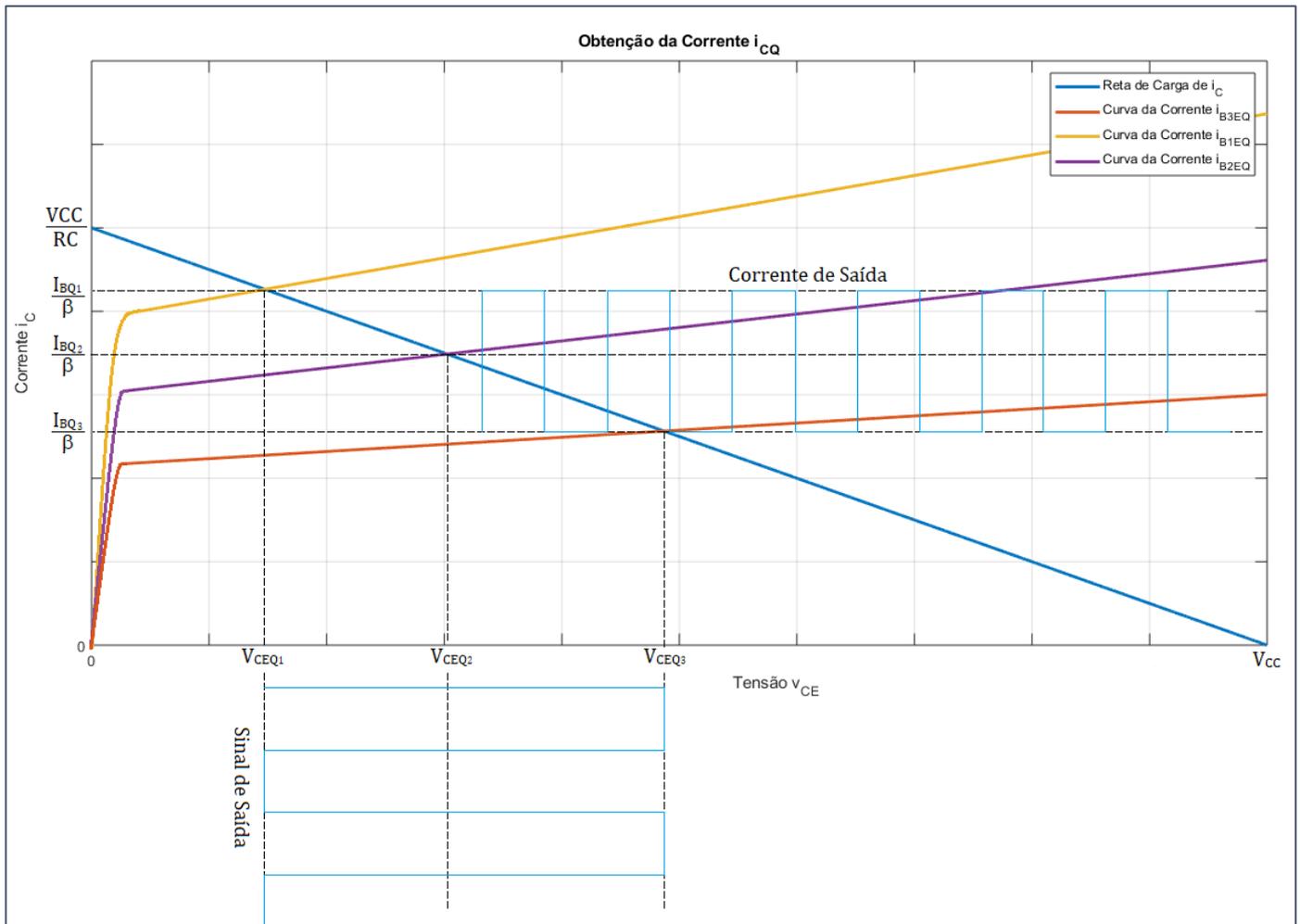
Na Figura acima você pode ver que a **amplitude** do sinal aplicado entre **base** e **emissor** ("Sinal no Transistor") é muito menor que o valor efetivamente aplicado ao circuito ("Sinal de Entrada"). Em tempo, a corrente i_B foi determinada com base nas relações $i_B = \frac{i_C}{\beta}$ e $i_C = I_S e^{v_{BE}/V_T}$ (por simplicidade desprezou-se o Efeito Early).

2) Determinar o ponto quiescente de i_{CQ} .

Para se encontrar a **reta de carga do coletor**, traça-se uma reta possui declividade dada por $-1/R_C$, com o cruzamento pelo **eixo das ordenadas** dado pelo ponto $v_{CE} = 0$ e $i_C = V_{CC}/R_C$, e o cruzamento pelo **eixo das abscissas** dado pelo ponto $i_C = 0$ e $v_{CE} = V_{CC}$.

Junto à reta de carga traçamos o comportamento das correntes de coletor em função das tensões constantes V_{BEQ1} , V_{BEQ2} e V_{BEQ3} (definidas no passo 1) e em função da faixa de variação de v_{CE} .





Com isto, encontramos a excursão do sinal de **tensão de saída** (v_{CE}) e de **corrente de saída** (i_C) e a excursão do **sinal de entrada** $V_{BB} + v_{in}$, do **sinal aplicado na entrada** do TBJ (v_{BE}) e da **corrente de entrada na base** do TBJ (i_B).

Passemos agora aos circuitos clássicos de polarização dos TBJ.

2.1.4.2 Circuitos de Polarização

Como já foi dito, para trabalhar com **amplificadores** precisamos fazer duas análises: uma **análise CC** e outra **análise CA**.

A **análise CC** consiste em **polarizar** o **TBJ**, de modo que ele possa estar localizado na **região de operação ativa**.

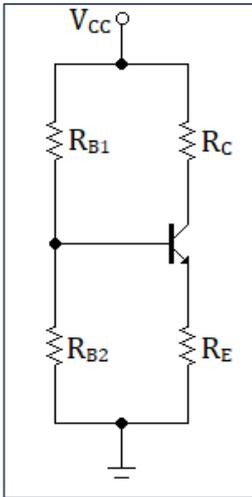
A **análise CA** consiste em se verificar o **comportamento do sinal de saída com relação à entrada**, dado que o **TBJ** já foi polarizado na **região ativa**.

Apresentamos aqui duas técnicas de **polarização** de **TBJ** muito comuns em provas: a primeira é a polarização por meio de **divisor de tensão** e a segunda é a polarização por meio de **fonte de corrente**.



2.1.4.2.1 Polarização por Divisor de Tensão

Para **polarizar** por meio de **divisor de tensão**, tomemos por base o seguinte circuito:



Na **análise CC** queremos descobrir as tensões na **base**, no **coletor** e no **emissor** do TBJ. Para isto, neste circuito podemos aplicar o conceito de **Equivalente Thévenin**.

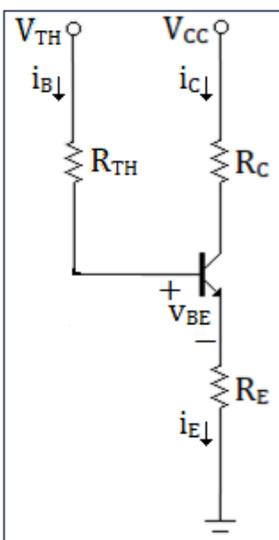
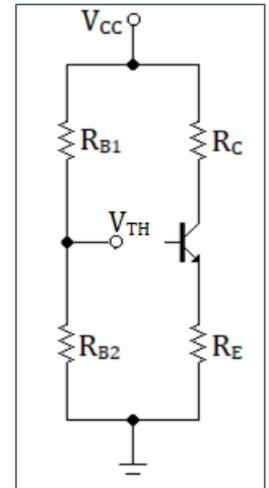
Primeiramente, abre-se o circuito na base do TBJ e verificamos qual é a tensão equivalente que o TBJ irá "enxergar".

Chamemos a tensão equivalente de V_{TH} . Verifica-se que a tensão equivalente que a **base** do TBJ enxerga é dada pelo **divisor de tensão** de V_{CC} entre R_{B1} e R_{B2} :

$$V_{TH} = \frac{V_{CC}}{R_{B1} + R_{B2}} \times R_{B2}$$

E o **resistor equivalente** pode ser encontrado ao se anular a fonte V_{CC} . Isto irá resultar em deixar em paralelo R_{B1} e R_{B2} . Desta maneira, o resistor equivalente R_{TH} será:

$$R_{TH} = \frac{R_{B1} \times R_{B2}}{R_{B1} + R_{B2}}$$



Agora vamos redesenhar o circuito com o **Equivalente Thévenin**.

Agora ficou fácil... A corrente i_B será:

$$V_{TH} - R_{TH}i_B - v_{BE} - R_E i_E = 0$$

Sabendo que, na região ativa, $i_E = (\beta + 1)i_B$:

$$V_{TH} - R_{TH}i_B - v_{BE} - R_E(\beta + 1)i_B = 0$$

$$-i_B(R_E + \beta R_E + R_{TH}) = -V_{TH} + v_{BE} \rightarrow \boxed{i_B = \frac{V_{TH} - v_{BE}}{R_E + \beta R_E + R_{TH}}}$$

Com isto, a tensão da **base** v_B em função de i_B será: $\boxed{V_B = V_{TH} - R_{TH}i_B}$

A tensão de **coletor** v_C em função de i_B será:



$$V_{CC} - i_C R_C = v_C \quad \overset{i_C = \beta i_B}{\Rightarrow} \quad V_{CC} - \beta i_B R_C = v_C \quad \rightarrow \quad v_C = V_{CC} - \beta R_C \left(\frac{V_{TH} - v_{BE}}{R_E + \beta R_E + R_{TH}} \right)$$

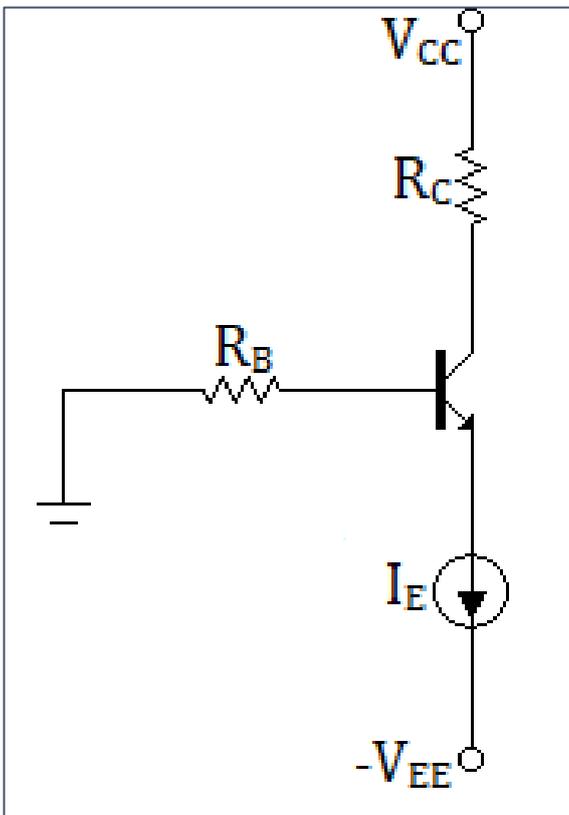
E a tensão de **emissor** v_E em função de i_B será:

$$v_E = i_E R_E \quad \overset{i_E = (\beta + 1) i_B}{\Rightarrow} \quad v_E = R_E (\beta + 1) \frac{V_{TH} - v_{BE}}{R_E + \beta R_E + R_{TH}}$$

Pronto! Terminamos a **polarização** do TBJ via **divisor de tensão**. Passemos agora ao circuito de **polarização** por **fonte de corrente constante no emissor**.

2.1.4.2.2 Polarização por Fonte de Corrente

Consideremos o seguinte circuito.



Agora nós temos uma **fonte de corrente constante direto no emissor**. Com isto, já sabemos de cara qual a corrente I_E , sem precisar calculá-la. A corrente na **base** então valerá:

$$i_B = \frac{i_E}{(\beta + 1)} \quad \rightarrow \quad i_B = \frac{I_E}{(\beta + 1)}$$

A corrente no **coletor** valerá:

$$i_C = \alpha I_E \quad \rightarrow \quad i_C = \frac{\beta}{\beta + 1} I_E$$

De posse das correntes, calculemos agora as **tensões**. A tensão v_B na **base** será dada por:

$$v_B = i_B R_B \quad \rightarrow \quad v_B = \frac{I_E}{(\beta + 1)} R_B$$

A tensão v_C no **coletor** será:

$$v_C = V_{CC} - i_C R_C \quad \rightarrow \quad v_C = V_{CC} - \frac{\beta}{\beta + 1} I_E R_C$$

E, por fim, a tensão v_E no **emissor** será:

$$v_E = v_B - v_{BE} \quad \rightarrow \quad v_E = \frac{I_E}{(\beta + 1)} R_B - v_{BE}$$

Já definimos até aqui os **modos de operação** do TBJ, as **características de corrente vs. tensão** ($i_C \times v_{CE}$, $i_C \times v_{BE}$ e $i_B \times v_{BE}$), tanto na **região ativa**, quanto nas **regiões de saturação e de corte**.



Percebeu que sempre utilizamos o **emissor** como **ponto comum** entre **entrada (base do TBJ)** e **saída (coletor do TBJ)**?

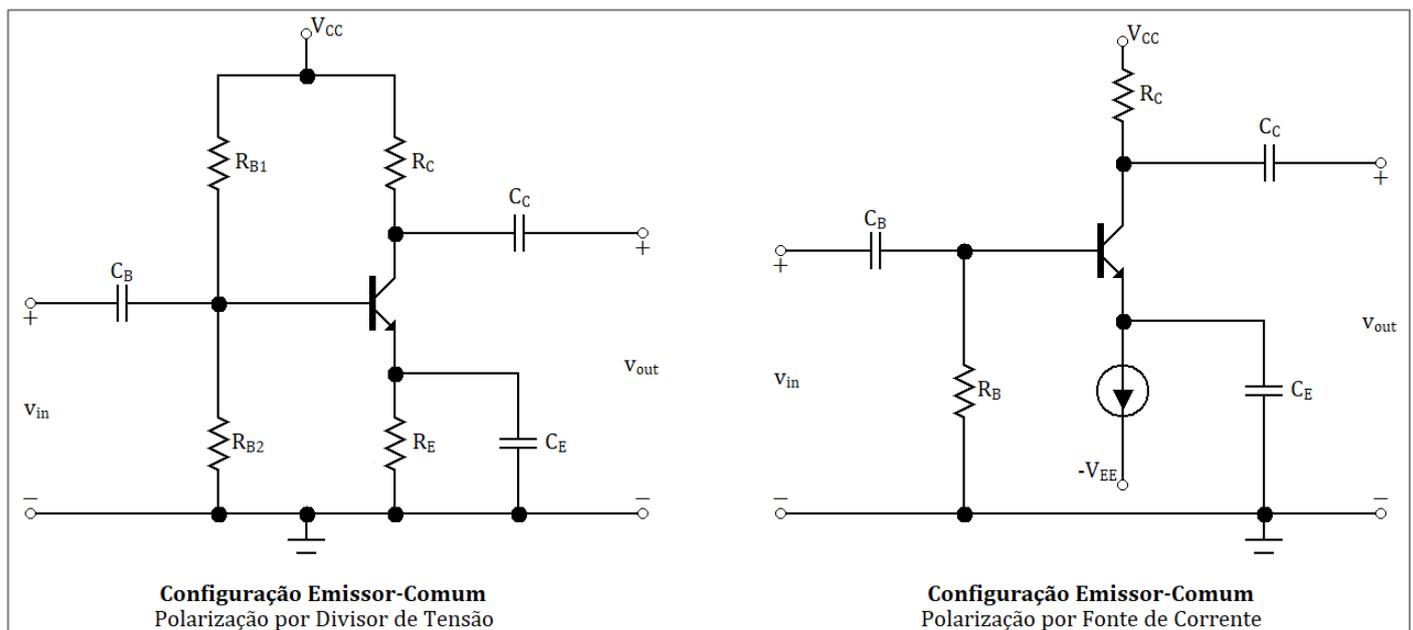
Acontece que nem sempre isso é utilizado. Podemos utilizar como **entrada** do TBJ tanto a **base**, quanto o **emissor**. E a **saída** pode ser utilizada tanto no **coletor**, quanto no **emissor**.

E modificar estes locais de entrada e saída nos fornecerá circuitos amplificadores com características bem diferentes entre si.

A saber, existem **3 configurações básicas** para ligação de um TBJ: **Emissor Comum**, **Base Comum** e **Coletor Comum**. Veremos as três a seguir.

2.1.4.3 O Modelo Emissor Comum

Na configuração **emissor-comum**, o **emissor** é **aterrado**, o **signal de entrada** é aplicado na **base** e a **saída** é pelo **coletor**. A Figura a seguir ilustra esta configuração.



Optou-se por demonstrar as **duas configurações para polarização** do TBJ que trabalhamos no decorrer do PDF, de modo que você se **familiarize** com estas montagens e não leve um susto na hora de resolver as questões.

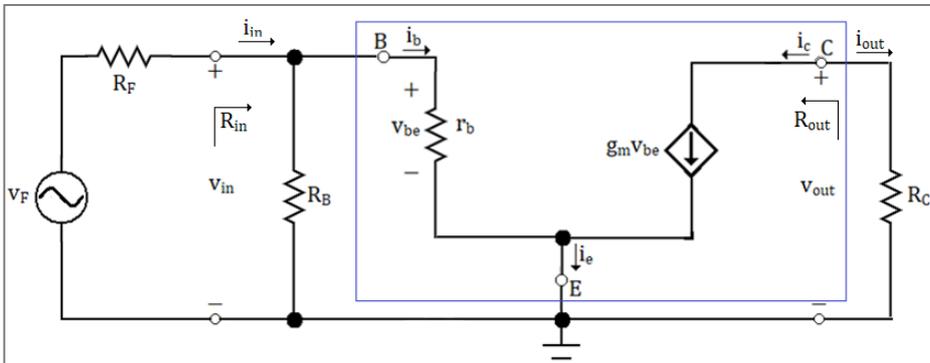
Os capacitores incluídos nos circuitos acima são para **acoplamento CA** e **desacoplamento CC**, ou seja, para o **signal CC** (de polarização do TBJ) o capacitor age como um **circuito aberto**, ou seja, não permite a passagem de **corrente CC** e, para o **signal CA**, o capacitor age como um **curto-circuito**, ou seja, **não interfere no funcionamento do circuito** (desde que sejam bem dimensionados para a frequência a que se destinará o circuito, claro).

O intuito de **não se querer** que **sinais CC** cheguem ao TBJ é **impedir** que uma eventual **componente CC** do sinal aplicado na entrada interfira na **polarização** do TBJ.



Como estamos interessados em **amplificar o sinal CA**, vamos adotar o **modelo de pequenos sinais** para chegarmos às conclusões relativas ao **ganho do amplificador** e às **resistências de entrada e de saída**.

Adotemos o modelo de pequenos sinais π -Híbrido e a polarização por fonte de corrente nas análises.



Troquemos agora o **TBJ** pelo modelo de pequenos sinais π -Híbrido.

Iremos também **substituir** os capacitores por **curtos-circuitos** e **excluir** as fontes CC do circuito (*fonte de tensão substitui-se por um curto-circuito e fontes de corrente substitui-se por um*

circuito aberto).

Analisando o circuito resultante, verifica-se que a **resistência de entrada R_{in}** do amplificador **emissor-comum** é dada por:

$$R_{in} = \frac{v_{in}}{i_{in}} = \frac{v_{in}}{\frac{v_{in}}{R_B} + i_B} = \frac{v_{in}}{\frac{v_{in}}{R_B} + \frac{v_{in}}{r_b}} = \frac{1}{\frac{1}{R_B} + \frac{1}{r_b}} = \frac{R_B r_b}{R_B + r_b} = R_B \parallel r_b$$

Já a **resistência de saída R_{out}** é dada por:

$$R_{out} = \frac{v_{out}}{i_{out}} = \frac{-i_c R_C}{-i_c} = R_C$$

O **ganho de tensão A_v** é dado por:

$$A_v = \frac{v_{out}}{v_{in}} = \frac{-i_c R_C}{v_{be}} = -\frac{g_m v_{be} R_C}{v_{be}} = -g_m R_C$$

O **ganho de corrente A_i** é dado por:

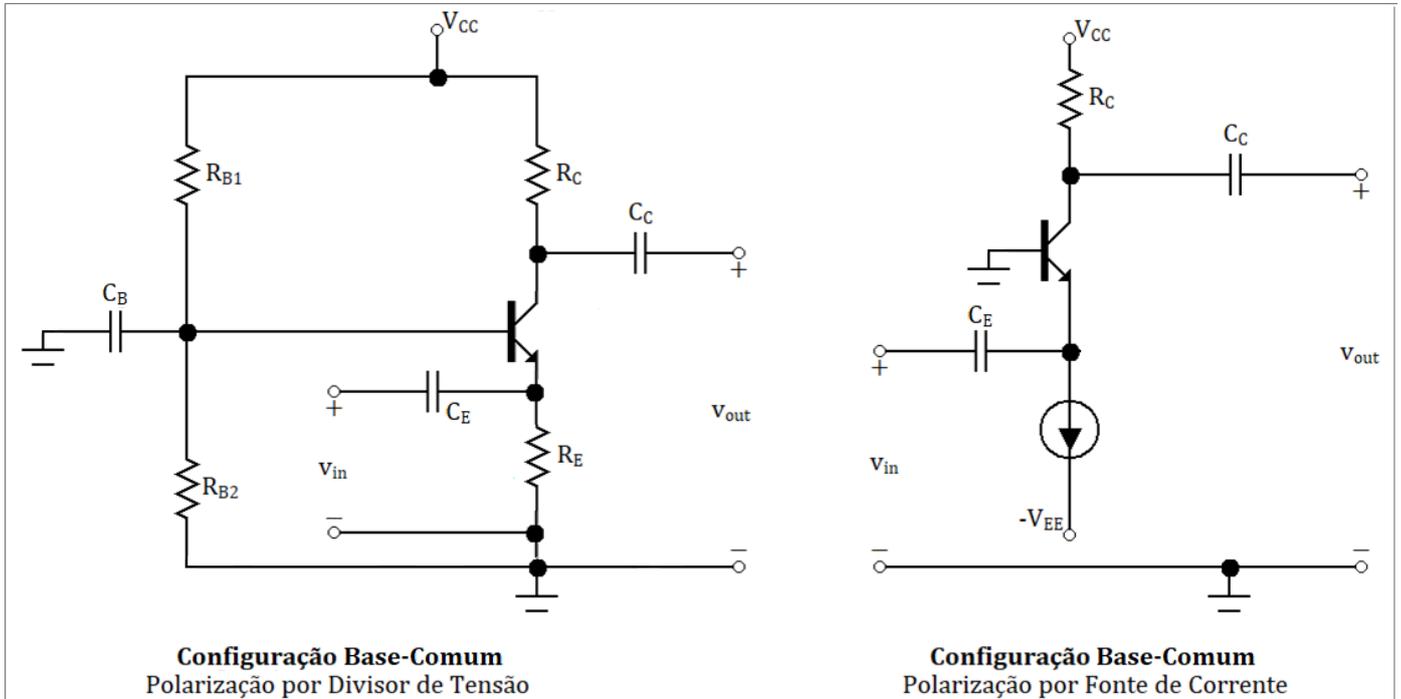
$$A_i = \frac{i_{out}}{i_{in}} = \frac{-i_c}{i_{in}} = -\frac{\beta i_b}{\frac{v_{in}}{R_{in}}} = -\frac{\beta \frac{v_{be}}{r_b}}{v_{be}/(R_B \parallel r_b)} = \frac{-\beta/r_b}{R_B \parallel r_b} \rightarrow R_B \gg r_b \rightarrow A_i \cong -\beta$$

Obtém-se com esta configuração um **ganho de tensão** que **inverte o sinal e relativamente grande**, um **ganho de corrente igual ao próprio β do transistor** (*por isto que ele recebe o nome de ganho de corrente de emissor comum*) e a **resistência de entrada** é razoavelmente alta, porém uma **resistência de saída que ainda é alta**.

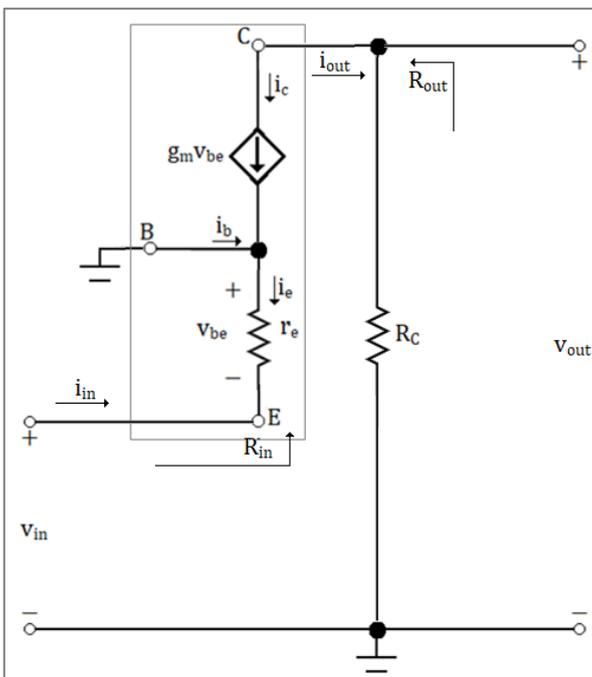


2.1.4.4 O Modelo Base Comum

Na configuração **base-comum**, a **base** é aterrada, o **sinal de entrada** é aplicado no **emissor** e a **saída** é pelo **coletor**. A Figura a seguir ilustra esta configuração.



Adotemos o modelo de pequenos sinais T e a polarização por fonte de corrente nas análises.



O ganho de tensão A_v é dado por:

Troquemos agora o **TBJ** pelo modelo de pequenos sinais T. Iremos também **substituir** os capacitores por **curtos-circuitos** e **excluir** as fontes CC do circuito (*fonte de tensão substitui-se por um curto-circuito e fontes de corrente substitui-se por um circuito aberto*).

Analisando o circuito resultante, verifica-se que a **resistência de entrada R_{in}** do amplificador **base-comum** é dada por:

$$R_{in} = \frac{v_{in}}{i_{in}} = \frac{-v_{be}}{-i_e} = \frac{i_e r_e}{i_e} = r_e$$

Já a **resistência de saída R_{out}** é dada por:

$$R_{out} = \frac{v_{out}}{i_{out}} = \frac{-i_c R_C}{-i_c} = R_C$$



$$A_v = \frac{v_{out}}{v_{in}} = \frac{-i_c R_C}{-v_{be}} = \frac{-g_m v_{be} R_C}{-v_{be}} = g_m R_C$$

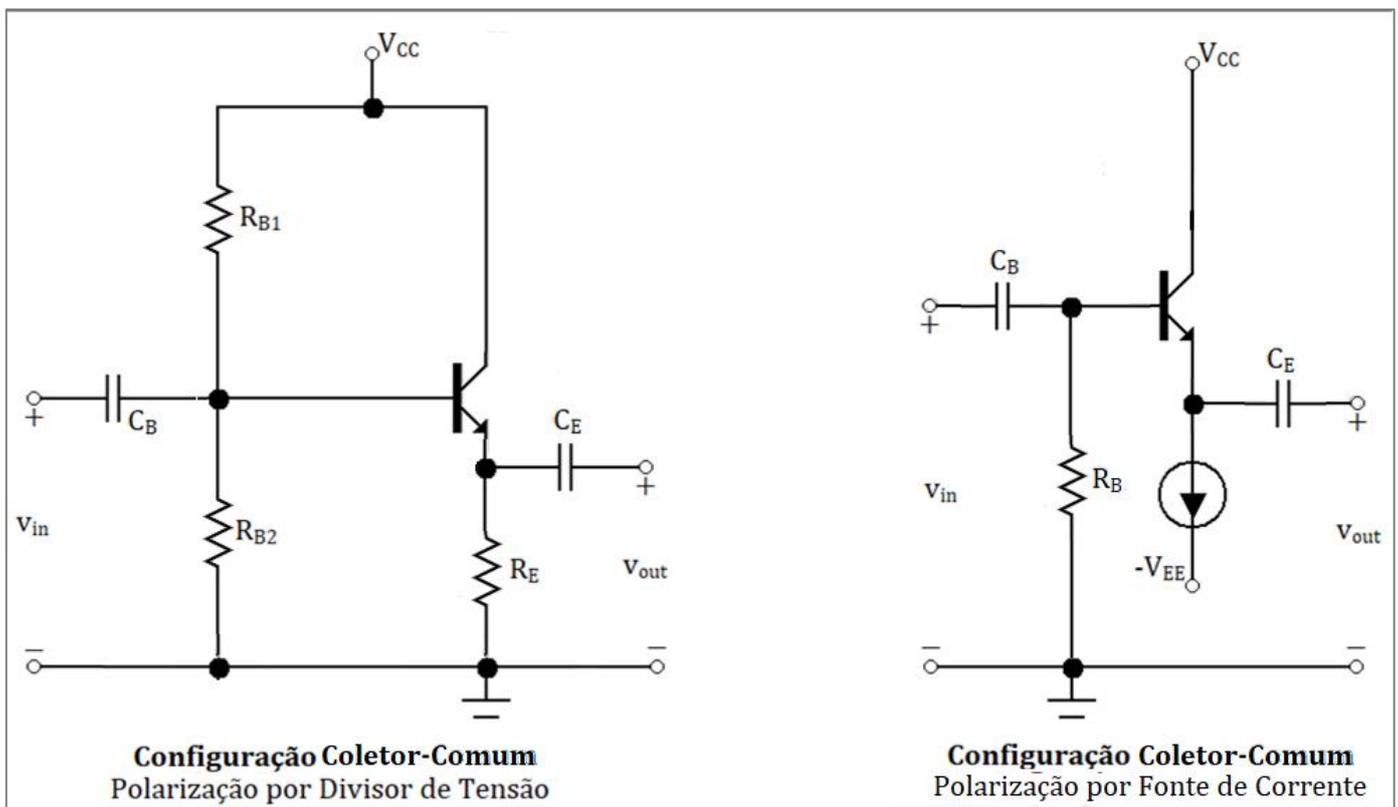
O ganho de corrente A_i é dado por:

$$A_i = \frac{i_{out}}{i_{in}} = \frac{-i_c}{-i_e} = \frac{i_c}{i_b + i_c} = \frac{i_c}{(i_c/\beta) + i_c} = \frac{i_c}{i_c(1 + 1/\beta)} = \frac{1}{\left(\frac{\beta + 1}{\beta}\right)} = \frac{\beta}{\beta + 1} = \alpha$$

Obtém-se com esta configuração uma **resistência de entrada muito baixa**, um **alto ganho de tensão** (e idêntico ao ganho de tensão do emissor-comum, porém sem inverter o sinal), um **baixo ganho de corrente** (igual ao α do TBJ - por isso este ganho recebe o nome de ganho de corrente de base comum) e uma **resistência de saída elevada** (e também igual ao do emissor-comum).

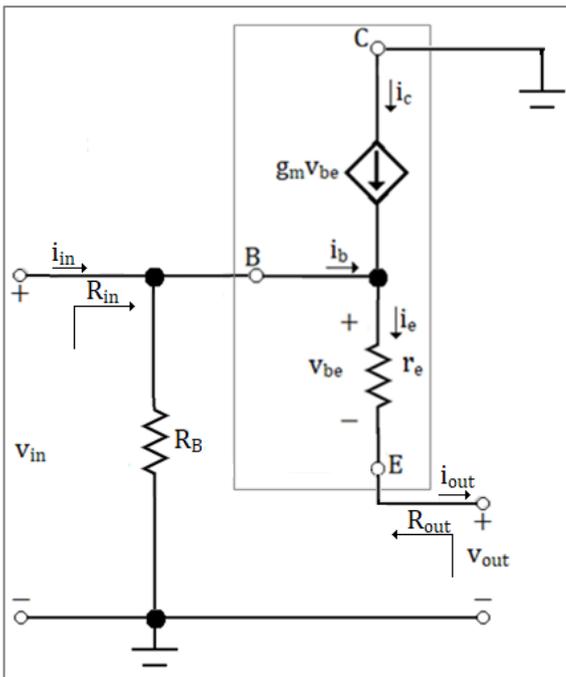
2.1.4.5 O Modelo Coletor Comum (ou Seguidor de Emissor)

Na configuração **coletor-comum** (ou **seguidor de emissor**), o **coletor é aterrado**, o **signal de entrada** é aplicado na **base** e a **saída** é pelo **emissor**. A Figura a seguir ilustra esta configuração.



Adotemos o modelo de pequenos sinais T e a polarização por fonte de corrente nas análises.





Troquemos agora o **TBJ** pelo modelo de pequenos sinais T. Iremos também **substituir** os capacitores por **curtos-circuitos** e **excluir** as fontes CC do circuito (*fonte de tensão substitui-se por um curto-circuito e fontes de corrente substitui-se por um circuito aberto*).

Analisando o circuito resultante, verifica-se que o amplificador para funcionar depende diretamente de uma carga a ele acoplada, pois do contrário nenhuma corrente circula por r_e , e sem corrente por r_e , $v_{be} = 0$, e com $v_{be} = 0$, a corrente i_c é zero também, e nosso amplificador nem funciona (*fica sendo v_i alimentando o resistor R_B e era isso...*).

Desta forma vamos ter que inserir uma carga R_L no circuito ao lado para prosseguir nossa análise.

Com isto, podemos dizer que a resistência de entrada pode ser escrita como:

$$R_{in} = \frac{v_{in}}{i_{in}} = \frac{v_{in}}{\frac{v_{in}}{R_B} + i_b} = \frac{v_{in}}{\frac{v_{in}}{R_B} + i_e - i_c} = \frac{v_{in}}{\frac{v_{in}}{R_B} + \frac{v_{in}}{r_e + R_L} - i_c}$$

Em vez de escrevermos $i_c = g_m v_{be}$, iremos escrever i_c em função de i_e e em seguida i_e em função de v_{in} , para que possamos cancelar em seguida o termo v_{in} em toda nossa equação.

$$R_{in} = \frac{v_{in}}{\frac{v_{in}}{R_B} + \frac{v_{in}}{r_e + R_L} - \alpha i_e} = \frac{v_{in}}{\frac{v_{in}}{R_B} + \frac{v_{in}}{r_e + R_L} - \alpha \frac{v_{in}}{r_e + R_L}}$$

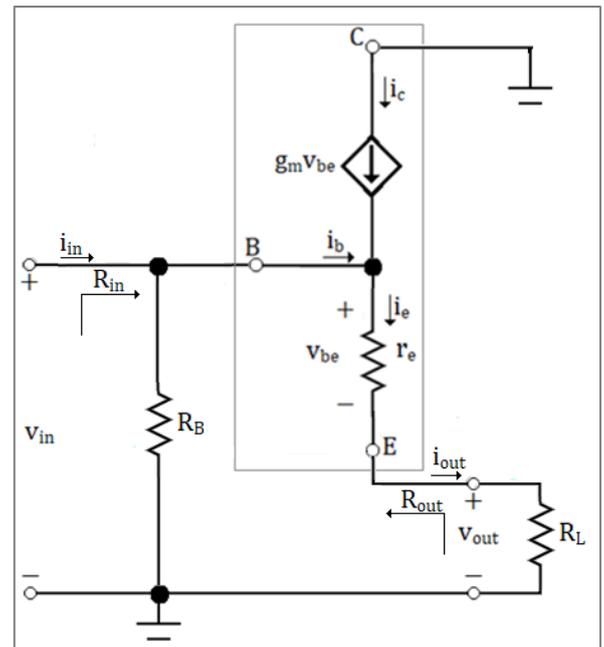
$$= \frac{v_{in}}{\frac{v_{in}}{R_B} + (1 - \alpha) \left(\frac{v_{in}}{r_e + R_L} \right)}$$

Cancelando o termo v_{in} , temos:

$$R_{in} = \frac{1}{\frac{1}{R_B} + \frac{1 - \alpha}{r_e + R_L}} = \frac{1}{\frac{(r_e + R_L) + (1 - \alpha)R_B}{R_B(r_e + R_L)}} = \frac{R_B(r_e + R_L)}{(r_e + R_L) + (1 - \alpha)R_B}$$

Como se vê, este amplificador é dependente da carga. Se não houver carga, ou seja, R_L for na verdade um circuito aberto (e circuito aberto é representado como uma resistência infinita), então, utilizando a **Regra de L'Hôpital** na equação de R_{in} , teremos que $R_{in} = R_B$, como já havíamos previsto!

Já a **resistência de saída** R_{out} é dada por:



$$R_{out} = \frac{v_{out}}{i_{out}} = \frac{i_e R_L}{i_e} = R_L$$

O ganho de tensão A_v é dado por:

$$A_v = \frac{v_{out}}{v_{in}} = \frac{v_{out}}{v_{be} + v_{out}} = \frac{i_e R_L}{i_e r_e + i_e R_L} = \frac{R_L}{r_e + R_L}$$

O ganho de corrente A_i é dado por:

$$A_i = \frac{i_{out}}{i_{in}} = \frac{i_e}{\frac{v_{in}}{R_B} + i_b} = \frac{i_e}{\frac{i_e(r_e + R_L)}{R_B} + \frac{i_e}{\beta + 1}} = \frac{1}{\frac{r_e + R_L}{R_B} + \frac{1}{\beta + 1}} = \frac{1}{\frac{(\beta + 1)(r_e + R_L) + R_B}{R_B(\beta + 1)}} = \frac{R_B(\beta + 1)}{(\beta + 1)(r_e + R_L) + R_B}$$

Como normalmente $R_B \gg r_e + R_L$, então $A_i \cong (\beta + 1)$.

Obtém-se com esta configuração um **alto ganho de corrente**, uma **alta resistência de entrada** e uma **resistência de saída bem baixa** e um **ganho de tensão muito próximo de 1**. Uma boa utilização desta configuração é como **buffer de tensão**.



(FUNDEP/Prefeitura de Uberlândia - 2019)

Transistores são dispositivos semicondutores de três camadas e três terminais que foram responsáveis por impulsionar a indústria eletrônica após seu surgimento. Em relação a esses dispositivos, assinale a alternativa **correta**.

- a) Na configuração base-comum, a região ativa do transistor se caracteriza pela junção base-emissor polarizada reversamente.
- b) Para a configuração base-comum, a região de corte se caracteriza pelas junções base-emissor e base-coletor polarizadas reversamente.
- c) Para a configuração base-comum, a região de saturação é caracterizada pela polarização reversa nas junções base-emissor e base-coletor.
- d) Na região ativa de uma configuração emissor-comum, a junção base-coletor é polarizada diretamente, enquanto a junção base-emissor é polarizada reversamente.

Comentários:

Analisemos as alternativas. A questão busca a alternativa **correta**.

Alternativa A: **Incorreta**, pois a **região ativa** de um TBJ (*assume-se que seja um TBJ pois a questão menciona base e emissor*), **seja a configuração que for** (base-comum, emissor-comum ou coletor-comum), se caracteriza pela junção **base-emissor polarizada diretamente** (ou seja, $V_{BE} > 0$) e pela **junção base-coletor polarizada reversamente** (ou seja, $V_{BC} < 0$).



Alternativa B: **Correta**, pois a **região corte** de um TBJ, **seja a configuração que for**, se caracteriza pela junção **base-emissor polarizada reversamente** (ou seja, $V_{BE} < 0$) e pela **junção base-coletor polarizada reversamente** (ou seja, $V_{BC} < 0$).

Alternativa C: **Incorreta**, pois a **região de saturação** de um TBJ, **seja a configuração que for**, se caracteriza pela junção **base-emissor polarizada diretamente** (ou seja, $V_{BE} > 0$) e pela **junção base-coletor polarizada diretamente** (ou seja, $V_{BC} > 0$).

Alternativa D: **Incorreta**, pois a **região ativa** de um TBJ, **seja a configuração que for**, se caracteriza pela junção **base-emissor polarizada diretamente** (ou seja, $V_{BE} > 0$) e pela **junção base-coletor polarizada reversamente** (ou seja, $V_{BC} < 0$).



2.2 TRANSISTORES DE EFEITO DE CAMPO MOS (MOSFET)

O **transistor de efeito de campo** (FET - *Field Effect Transistor*) é também um dispositivo de **3 terminais** utilizado em aplicações semelhantes às de um TBJ. Seu nome origina-se no princípio físico associado à sua operação.

O conceito básico dos FETs foi descoberto em meados dos anos 1930, entretanto só passou a ser implementado a partir de 1960, com a evolução da própria tecnologia, que possibilitou sua fabricação.

Entretanto, uma diferença fundamental entre **FET** e **TBJ** é que o **FET controla** a variável de saída (corrente i_D) através de um **valor de tensão** (V_{GS}), enquanto o **TBJ controla** a variável de saída (corrente i_C) através de um **valor de corrente** (i_B).

Diferentemente do **TBJ**, o **FET** possui altíssima impedância de entrada, com valores que podem chegar a até centenas de $M\Omega$. Outra diferença bastante notável é que o **ganho de tensão** dos **TBJ** é muito maior que o ganho de tensão dos **FET**.

Os **FETs** também são **mais estáveis** em relação a **variações de temperatura** que os **TBJ**. Em compensação, os **TBJs toleram melhor descargas elétricas decorrentes do manuseio** do que os **FETs**.

Existem atualmente três tipos de **FETs**:

- os **JFETs** (*transistores de efeito de campo de junção*);
- os **MOSFETs** (*transistores de efeito de campo metal-óxido-semicondutor*); e
- os **MESFETs** (*transistores de efeito de campo metal-semicondutor*).

Os **MOSFETs** podem ser desmembrados ainda em duas categorias: **de depleção** e **de intensificação**. Em nossos estudos trataremos apenas dos **MOSFETs** (*por serem, dentre os FETs, os que mais caem em provas de concursos públicos*).

O **MOSFET** é um dos **mais importantes** componentes de projeto da microeletrônica atual. Possui **boa estabilidade térmica**, o que é excelente para o emprego em circuitos de computadores. Entretanto, sua **alta sensibilidade a pequenas descargas elétricas** exige muito cuidado no seu manuseio.

Um outro nome (já em desuso) para os **MOSFETs** é **IGFET** (*Insulated Gate Field Effect Transistor*), ou FET de porta isolada. O fato de a porta ser isolada será visto a seguir.

O princípio fundamental envolvido aqui é o uso de uma tensão entre dois terminais para se controlar o fluxo de corrente no terceiro terminal, podendo ser empregado como uma fonte de corrente, ou então como uma chave aberta (nenhuma corrente) ou como uma chave fechada (máxima corrente).

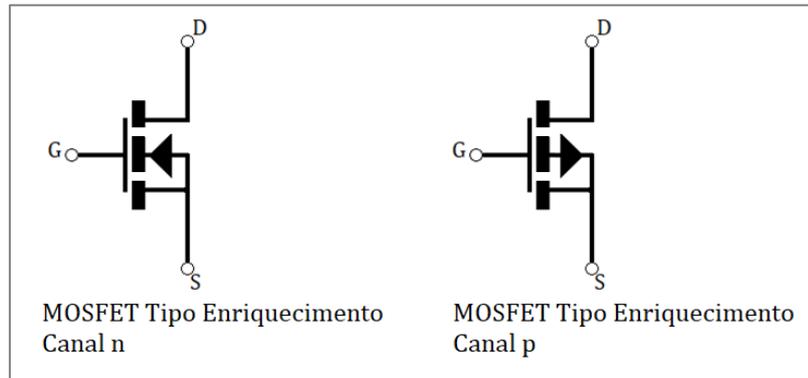
Segundo SEDRA e SMITH (2005), em comparação ao **TBJ**, o **MOSFET** pode ser fabricado em escala minúscula, empregando um processo relativamente simples, o que proporciona instalar um número gigantesco de **MOSFETs** (acima de 200 milhões) em pastilhas de circuitos integrados em **VLSI** (*Very Large Scale Integration*). O **MOSFET** também necessita de uma potência muito pequena para funcionar.



O **MOSFET** possui dois tipos: **de depleção** e **de enriquecimento**. Estes nomes indicam o modo de operação do **MOSFET**. O de depleção possui um canal pré-estabelecido com material do tipo n, que liga dreno e fonte. O de intensificação não conta com este canal pré-estabelecido, necessitando que se induza sua formação para que o transistor funcione.

Como o de tipo **enriquecimento** é o **mais comum**, e mais cobrado em provas, estudaremos apenas este tipo.

Vejamos agora os símbolos utilizados para este **MOSFET** no emprego em diagramas eletrônicos.



O símbolo do **MOSFET tipo enriquecimento** caracteriza-se pela **linha grossa tracejada**, de onde partem os terminais **D (Dreno)** e **S (Fonte)**. Normalmente o **terminal SS (substrato)** vem ligado diretamente a **S**, tal como indicado na figura.

O terminal **G (porta)** é conectado na parte fina e se nota uma separação dos demais



(CEBRASPE/SLU-DF - 2019)

Uma das vantagens dos transistores MOS é a sua integração com a tecnologia MEMS (*micro-electro-mechanical system*).

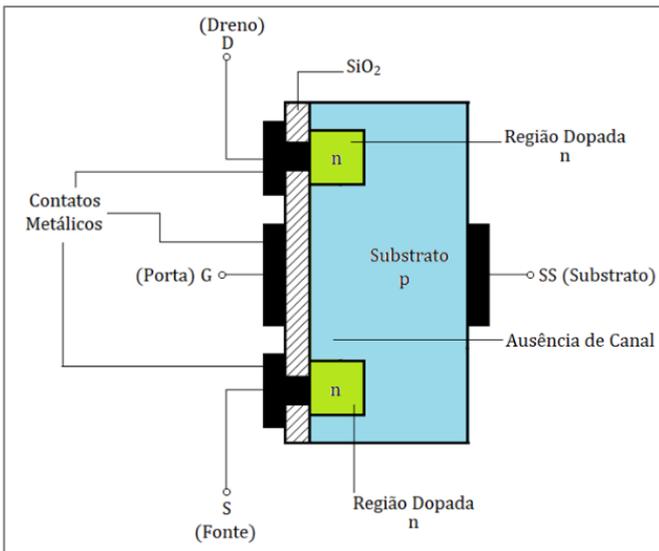
Comentários:

Primeiramente, **MEMS** é o nome dado à tecnologia que integra elementos mecânicos, sensores e eletrônicos em um único e pequeno chip. Esta tecnologia está presente em carros equipados com *airbags*, na medicina, em cirurgias robóticas onde se precisa de movimentos muito precisos.

Sendo assim, pelo fato de os transistores **MOS (Metal-Oxide Semiconductor)** serem empregados na fabricação de circuitos integrados, possibilitando o emprego de inúmeros transistores em um pequeno espaço físico, **a afirmativa está correta**. Os transistores de tecnologia MOS são chamados transistores de efeito de campo (ou FETs).

Vejamos a estrutura básica do **MOSFET de canal n tipo enriquecimento**.





Uma **grossa camada** de **material do tipo p** é formada a partir de uma base de silício (*chamada de **substrato***), sobre a qual o dispositivo é construído.

Em geral, este **substrato** é conectado diretamente à fonte, porém há casos em que este terminal fica disponível, fazendo com que o **MOSFET** fique com 4 terminais.

Os terminais de **dreno** e de **fonte** são conectados por meio de pequenos contatos metálicos às **regiões dopadas** com **material do tipo n**.

A porta também é conectada a uma superfície metálica de contato, **mas permanece isolada do substrato** por meio de uma **fina camada de dióxido de silício** (SiO_2), **um material isolante**, que estabelece campos elétricos opostos quando submetido a um campo externo.

Isto nos leva a duas **importantes constatações**: 1) **não há conexão direta entre o terminal de porta e o canal do MOSFET** e 2) a **camada isolante de SiO_2** é a responsável pela alta impedância de entrada do dispositivo.

Vejamos agora o seu funcionamento. Vamos começar fazendo $V_{GS} = 0 \text{ V}$, $V_{SS} = 0 \text{ V}$ e $V_{DD} = 0 \text{ V}$ entre **dreno** e **fonte**.

Sem uma tensão aplicada à **porta**, há o *equivalente* a **dois diodos série**, com os **anodos** (**material p**) conectados entre si e o **dreno** sendo um catodo (**material n**) e a **fonte** sendo o outro catodo (**material n**).

Por estarem ligados desta maneira, fica claro que nenhuma corrente circula pelo interior do transistor (*a resistência entre dreno e fonte nestas condições é da ordem de $10^{12} \Omega$*).

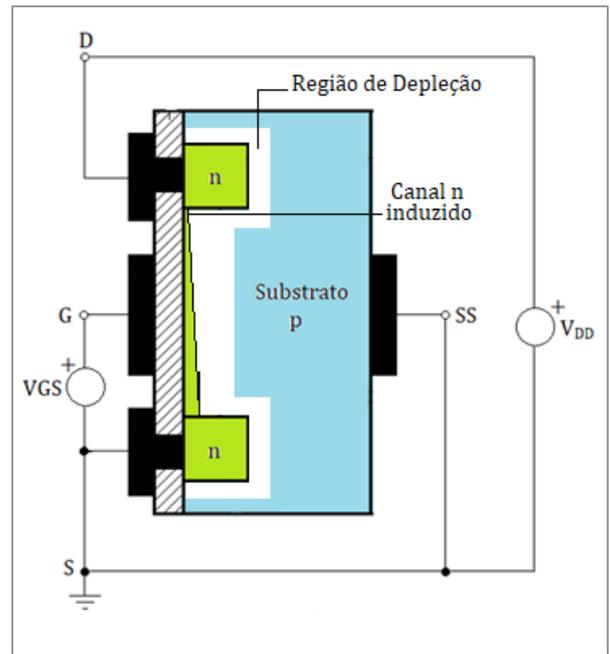
Imaginemos agora que a tensão sobre a **porta** (V_G) comece a aumentar de valor. A tensão sobre a **fonte** permanece sendo 0 V pois ela está ligada ao terra, assim como o **substrato**.



O **potencial positivo** na **porta** irá **repelir** as **lacunas do substrato**, criando uma **região de depleção de lacunas**, ou seja, as **lacunas** irão se afastar das proximidades da porta.

Também o **potencial positivo** na **porta** irá **atrair** os **poucos elétrons** que estão presentes no **substrato** até a **camada isolante de SiO₂**. Com isso, começa a tomar forma uma espécie de **canal** (ou *um caminho, se preferir*) de portadores do **tipo n** entre **dreno** e **fonte**, formado apenas pelos poucos elétrons **atraídos** do **substrato**.

Conforme V_G for **aumentando ainda mais**, maior fica a **região de depleção** (ou seja, mais lacunas são repelidas das proximidades da porta), e mais **elétrons** são **atraídos** do **substrato** para esta **região de depleção**, até que chegará um ponto em que um **canal de tipo n será efetivamente induzido**, o que possibilitará o fluxo de uma corrente entre **dreno** e **fonte**. Este ponto em que o **canal n fica induzido** e é chamado de **tensão de limiar** (*threshold, em inglês*), ou V_T .



Guarde que este **canal n** possui um **comprimento L** e uma **largura W**, pois mais adiante veremos como estas dimensões serão importantes no comportamento da corrente I_D .

Mas, chega de aumentar o V_G . Vamos mantê-lo **constante** agora e aumentar **somente** V_D , através da fonte V_{DD} .

Como o **canal n** está criado, ao se introduzir $V_D > 0$, uma corrente I_D passa a circular entre **dreno** e **fonte**. Eventualmente esta corrente atingirá seu **valor de saturação e não mais aumentará**. Isto acontecerá porque uma vez que o V_D começa a aumentar, vai chegar o ponto em que ele será maior que o V_G .

A decorrência disto será que, ao longo do comprimento do **canal n** haverá uma **gradual diminuição** da diferença de potencial resultante entre V_D e V_G , que é quem *ao final das contas* modula a formação do **canal**.

Esta **gradual diminuição** tem como efeito o estreitamento, também gradual, no **comprimento do L canal**, ficando ele cada vez mais estreito à medida que se aproxima do **dreno**, conforme pode ser visto na Figura ao lado.

Esta **diminuição na largura W** chegará a tal ponto onde não será mais possível aumentar a I_D , uma vez que os **elétrons** atraídos pelo **potencial "+"** no **dreno** encontrarão um **limite físico** para conseguirem passar por esta estreita faixa (*lembra da Batalha das Termópilas?*), e passará por ali um fluxo fixo de elétrons que não mais poderá aumentar a cada incremento de V_D .



A esta **máxima corrente de dreno** se dá o nome de **corrente de saturação de dreno** (I_{Dsat}). Este ponto de **máxima** I_D é também chamado de *pinch-off*.

Este **estreitamento gradual** pode ser controlado, de modo que se possa fazer deste efeito como se fosse algo como um **resistor variável**, criado entre **dreno** e **fonte**.

Na prática, o valor da tensão V_D onde I_D satura (V_{DSsat}) é dado por

$$V_{DSsat} = V_{GS} - V_T \rightarrow \text{Válido para } V_{GS} \geq V_T$$

Por esta equação, podemos verificar que V_{DSsat} é função do valor da tensão aplicada entre **porta** e **fonte** (V_{GS}). Já o valor de V_T é uma **constante do transistor**. Sendo assim, quanto maior o valor de V_{GS} , maior será o ponto onde ocorrerá V_{DSsat} .

Mas, e se V_{GS} for menor que V_T ? A tensão de saturação fica sendo negativa?

Não, pois nesta condição **o canal nem terá sido induzido ainda!** Se o canal não foi ainda induzido, então **nenhuma corrente circula** pelo **dreno**. E se **nenhuma corrente circula** pelo **dreno**, não há nem que se falar na tensão em que ela satura, *não é verdade?*

2.2.1 Características de Corrente e Tensão

A corrente I_D , portanto, possui **três comportamentos distintos**:

- **em um deles é igual a zero**, e ocorre quando $V_{GS} \leq V_T$ (ou seja, o canal nem se formou ainda);
- **em outro quando a corrente começa a circular pelo canal já induzido**, e ocorre quando $V_{GS} > V_T$ e $V_{DS} < V_{GS} - V_T$;
- **e no último quando a corrente I_D não mais varia**, e ocorre quando $V_{GS} > V_T$ e $V_{DS} \geq V_{GS} - V_T$.

O processo de obtenção destas equações não irá agregar muito ao nosso estudo. Desta forma, apresentaremos diretamente tais relações para você. A corrente I_D no **MOSFET tipo enriquecimento** é então:

$$I_D = \begin{cases} k'_n \frac{W}{L} \left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2 \right], & \text{para } V_{DS} < (V_{GS} - V_T) \\ \frac{1}{2} k'_n \frac{W}{L} (V_{GS} - V_T)^2, & \text{para } V_{DS} \geq (V_{GS} - V_T) \end{cases}$$

Lembra que foi dito que as dimensões W e L do canal seriam importantes? Aqui estão elas!

A constante k'_n é igual ao produto $\mu_n C_{ox}$, onde μ_n representa a mobilidade de elétrons e C_{ox} a capacitância do óxido.

Quando $V_{DS} < (V_{GS} - V_T)$ dizemos que o **MOSFET tipo enriquecimento** está na **região de triodo**, ou seja, nesta região o **MOSFET** se comporta como um **resistor variável**. Perceba que para pequenos valores de V_{DS} , a equação se reduz a



$$I_D \cong k'_n \frac{W}{L} [(V_{GS} - V_T)V_{DS}]$$

E que com isto, podemos definir o resistor variável que comentamos através de:

$$r_{DS} = \frac{V_{DS}}{I_D} = \frac{1}{k'_n \frac{W}{L} (V_{GS} - V_T)}$$

Quando $V_{DS} \geq (V_{GS} - V_T)$ dizemos que o **MOSFET tipo enriquecimento** está na **região de saturação**, ou seja, nesta região o **MOSFET** se comporta como uma **fonte de corrente contínua controlada** por V_{GS} .



Não confunda a região de saturação do **TBJ** com a região de saturação do **MOSFET tipo enriquecimento**!

Embora os nomes sejam iguais, eles se referem apenas ao ponto em que os transistores atingiram a máxima corrente possível para aquelas condições.

Na região de saturação do **TBJ** ele serve para atuar como **chave fechada**.

Já no **MOSFET tipo enriquecimento**, a região de saturação do serve para atuar como **amplificador**.

A região equivalente à de saturação do **MOSFET tipo enriquecimento** no **TBJ** é a **região ativa**.

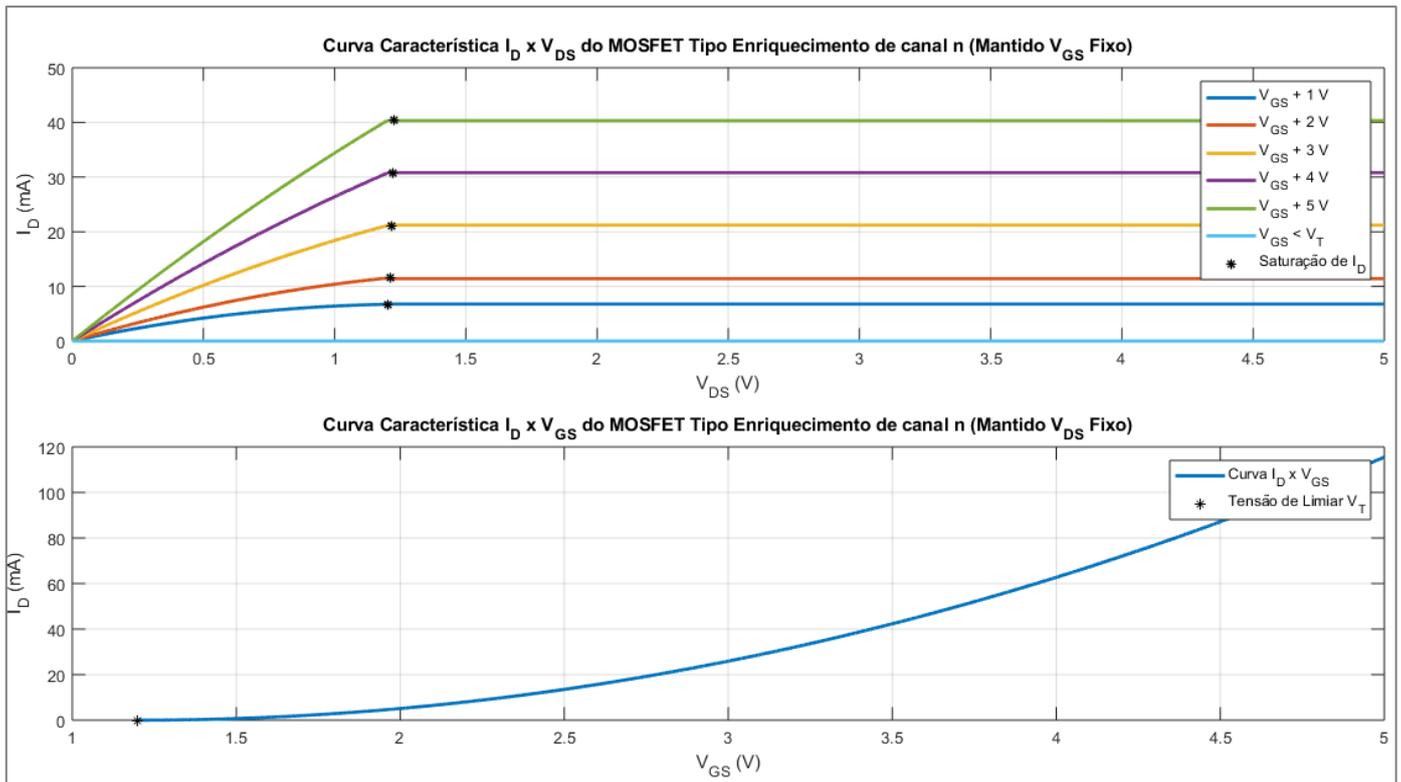
Vejamos agora o gráfico da corrente do **MOSFET tipo enriquecimento**.

No **primeiro gráfico**, vemos que quando V_{GS} **ainda não atingiu o limiar** V_T , o **MOSFET tipo enriquecimento** tem como corrente I_D o valor de zero ampère, para qualquer valor de V_{DS} aplicado.

Na **curva azul**, **definimos** um valor $V_{GS} = V_T + 1$ (ou seja, V_{GS} está 1 V acima do da tensão de limiar V_T) e **o mantivemos fixo** enquanto **variamos a tensão** V_{DS} .

Perceba que para **valores pequenos** de V_{DS} o comportamento é **aproximadamente uma reta**, ou seja, pode-se dizer que nesta região (*denominada região de triodo*), o **MOSFET tipo enriquecimento** se comporta como um **resistor controlado por** V_{DS} .





Quando V_{DS} atinge V_{DSsat} (ponto demonstrado pelo "*"), o comportamento passa a ser de uma **corrente constante** nesta região (denominada *região de saturação*), ou seja, pode-se dizer que aqui o **MOSFET** se comporta como uma **fonte de corrente constante de valor I_{Dsat}** , independentemente do valor aplicado em V_{DS} . Perceba que I_{Dsat} é constante desde que mantido constante o valor de V_{GS} .

As demais curvas possuem características semelhantes à descrição do parágrafo anterior.

No **segundo gráfico** vemos o comportamento da **corrente** I_D em função da **tensão** V_{GS} , caso **mantenhamos** a **tensão** V_{DS} fixa.

Note que somente há corrente a partir do ponto onde V_{GS} atinge minimamente o valor V_T (indicado pelo "*" no gráfico). E esta corrente se forma em função de uma **parábola**, ou seja, um comportamento **não linear**.

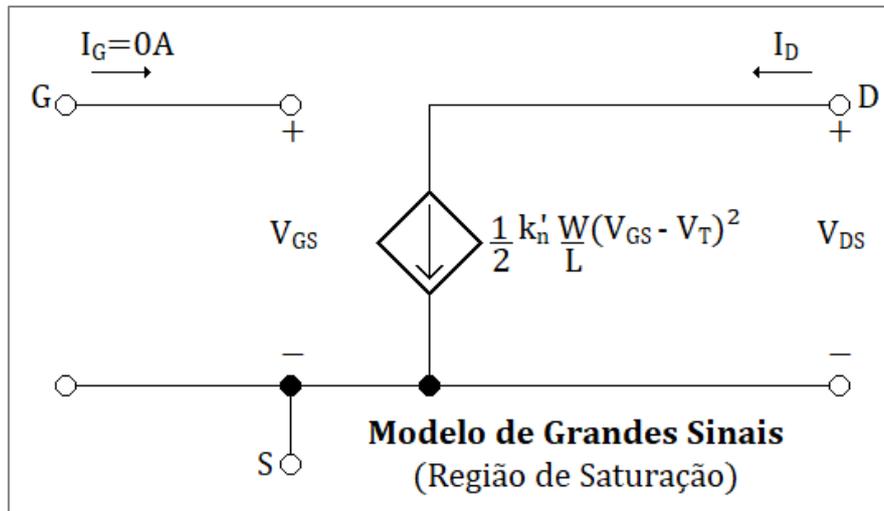
2.2.2 Modelos do MOSFET

Assim como no TBJ, teremos aqui também **modelos de grandes sinais** e de **pequenos sinais**. Começemos pelo modelo de grandes sinais.

2.2.2.1 Modelo de Grandes Sinais

O modelo de grande sinais do **MOSFET tipo enriquecimento** é o seguinte:

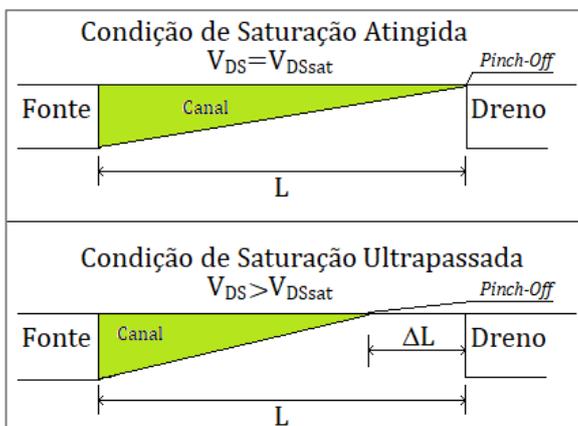




2.2.2.2 Efeito da Modulação do Comprimento do Canal

Quando opera em saturação, o **MOSFET tipo enriquecimento** é independente da tensão entre dreno e fonte (V_{DS}). Isto, entretanto, é uma condição ideal. Na prática, há o que se chama de efeito da modulação de canal.

Quando o canal atinge o ponto de *pinch-off*, a tensão V_{DS} atingiu V_{DSsat} , e se diz que o canal está saturado (e por consequência o **MOSFET**). Se seguirmos aumentando V_{DS} além de V_{DSsat} , o ponto de *pinch-off* começa a se mover gradualmente em direção à fonte, conforme ilustra a Figura a seguir.



Perceba que o comprimento do canal que era igual a L , após V_{DS} ultrapassar V_{DSsat} passa a ser de $(L - \Delta L)$. Este fenômeno é conhecido como modulação de comprimento do canal.

Vamos então substituir L por $(L - \Delta L)$ na equação correspondente à condição de saturação do MOSFET:

$$I_D = \frac{1}{2} k'_n \frac{W}{(L - \Delta L)} (V_{GS} - V_T)^2 = \frac{1}{2} k'_n \frac{W}{L} \frac{1}{(1 - \Delta L/L)} (V_{GS} - V_T)^2$$

Caso $(\Delta L/L) \ll 1$, então podemos reescrever I_D como

$$I_D \cong \frac{1}{2} k'_n \frac{W}{L} \left(1 + \frac{\Delta L}{L} \right) (V_{GS} - V_T)^2$$

Como ΔL é proporcional a V_{DS} , podemos escrever ΔL como:

$$\Delta L = \lambda' V_{DS}$$

Onde λ' é a constante de proporcionalidade entre ΔL e V_{DS} . Vamos então reescrever a equação de I_D .



$$I_D \cong \frac{1}{2} k'_n \frac{W}{L} \left(1 + \frac{\lambda'}{L} V_{DS} \right) (V_{GS} - V_T)^2$$

Podemos simplificar a equação acima, chamando λ'/L de λ , ficando então:

$$I_D \cong \frac{1}{2} k'_n \frac{W}{L} (1 + \lambda V_{DS}) (V_{GS} - V_T)^2$$

O efeito da inclusão da modulação do comprimento do canal é semelhante à inclusão do Efeito Early nos TBJ.

Lembra do Efeito Early?

O **Efeito Early** era aquele que nos demonstrava que a corrente de saturação i_C dos TBJ não era exatamente constante para qualquer valor de V_{CE} acima de V_{CEsat} . A inclusão do efeito Early era por meio de uma parcela $(1+V_{CE}/V_A)$ na equação da corrente do TBJ, onde V_A era a tensão de Early representava um ponto de cruzamento no eixo das abscissas de toda a família de curva $i_C \times V_{CE}$.

No **MOSFET**, a inclusão do efeito da modulação do comprimento do canal é feito por meio da inclusão da parcela $(1+ \lambda V_{DS})$. Aqui também podemos chamar de V_A o ponto de encontro de toda a família de curva $I_D \times V_{DS}$. Este ponto é calculado como sendo o inverso de λ .

E assim como também calculamos no TBJ a resistência de saída r_o que surge em paralelo à fonte de corrente controlada daquela classe de transistores, podemos fazer o mesmo com a classe dos MOSFETs.

Para isto, fazemos um processo semelhante, ou seja, tomamos a derivada parcial da corrente de saída (I_D) em relação à tensão de saída (V_{DS}), mantendo a tensão de entrada (V_{GS}) constante:

$$\frac{\partial I_D}{\partial V_{DS}} = \frac{1}{2} k'_n \frac{W}{L} (V_{GS} - V_T)^2 \frac{\partial}{\partial V_{DS}} [(1 + \lambda V_{DS})]$$

$$\frac{\partial I_D}{\partial V_{DS}} = \frac{1}{2} k'_n \frac{W}{L} (V_{GS} - V_T)^2 \lambda$$

Tomando o inverso de $\frac{\partial I_D}{\partial V_{DS}}$ chegamos à resistência r_{DS} :

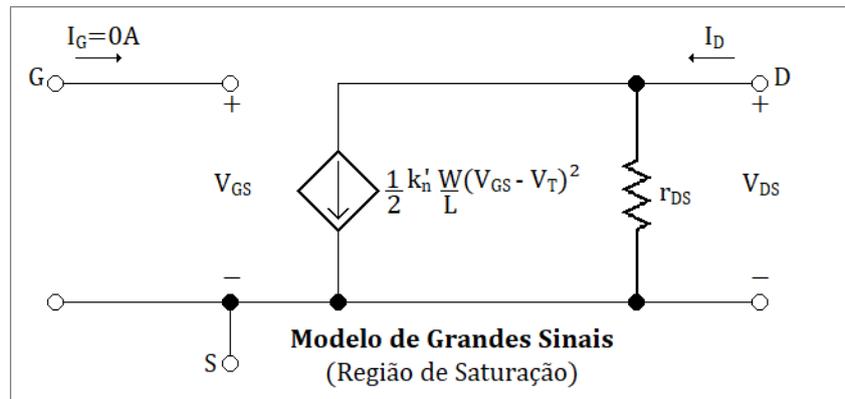
$$r_o = r_{DS} = \left[\frac{\partial I_D}{\partial V_{DS}} \right]^{-1} = \frac{1}{\frac{1}{2} k'_n \frac{W}{L} (V_{GS} - V_T)^2 \lambda}$$

Tendo em mente que $I_D = \frac{1}{2} k'_n \frac{W}{L} (V_{GS} - V_T)^2$ e que $V_A = 1/\lambda$, então

$$r_{DS} = V_A / I_D$$



Que é semelhante à resistência entre coletor e emissor lá no TBJ, não é? Podemos então "melhorar" o nosso modelo de grandes sinais desta maneira:



Vejamos agora como polarizar um **MOSFET** na região de operação de nosso interesse, tal como fizemos nos TBJ.

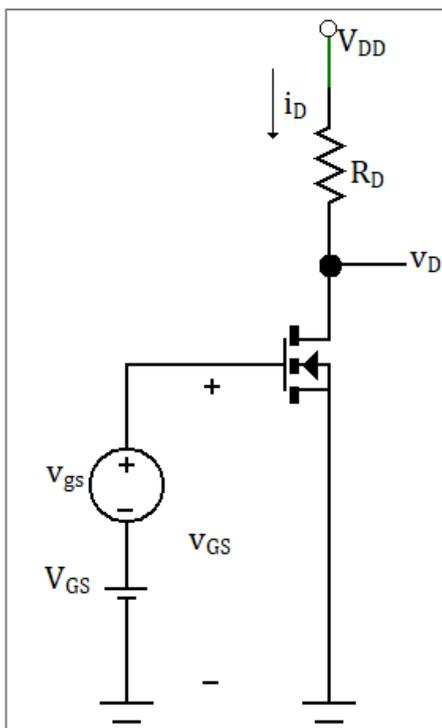
2.2.2.3 Modelos de Pequenos Sinais

O modelo de pequenos sinais é empregado para a análise de circuitos amplificadores. Sendo assim, conforme já vimos, a corrente do MOSFET quando na região de saturação é dada por

$$I_D = \frac{1}{2} k_n' \frac{W}{L} (V_{GS} - V_T)^2$$

Onde desprezamos aqui o efeito da modulação de canal (ou seja, fizemos $\lambda = 0$).

Consideremos agora o seguinte circuito para as nossas análises:



A componente CC da tensão no dreno V_D é dada por

$$V_D = V_{DD} - R_D I_D$$

E, para garantir operação na região de saturação,

$$V_D > V_{GS} - V_T$$

E, como a componente CC de V_D terá uma componente AC somada, a tensão V_D deverá ser suficientemente maior que $V_{GS} - V_T$, de modo que a excursão do sinal de saída (dado pela amplificação da soma das componentes AC e DC do sinal de entrada) não saia da região de saturação.

Portanto, o sinal de entrada v_{GS} é dado pela soma das componentes AC e DC do sinal de entrada, ou seja,

$$v_{GS} = V_{GS} + v_{gs}$$



Isto resulta numa corrente de saída no dreno igual a

$$i_D = \frac{1}{2} k'_n \frac{W}{L} (V_{GS} + v_{gs} - V_T)^2$$

Expandindo esta equação de i_D :

$$i_D = \frac{1}{2} k'_n \frac{W}{L} (V_{GS} - V_T)^2 + k'_n \frac{W}{L} (V_{GS} - V_T) v_{gs} + \frac{1}{2} k'_n \frac{W}{L} v_{gs}^2$$

A primeira parcela desta equação é a própria componente CC da corrente de saída do dreno, portanto iremos chamá-la de I_D . A segunda parcela é, como se pode ver, diretamente proporcional à componente CA do sinal de entrada (v_{gs}). E, a última parcela, um termo que é diretamente proporcional ao quadrado da componente CA do sinal de entrada.

Por ser uma componente não-linear, é altamente desejável que a componente CA do sinal de entrada seja de muito baixa amplitude, de modo que esta parcela não ganhe relevância na corrente de saída (*queremos trabalhar o máximo possível com a linearidade, sempre!*).

Então, se mantivermos v_{gs} de amplitude suficientemente baixa, ou seja,

$$\frac{1}{2} k'_n \frac{W}{L} v_{gs}^2 \ll k'_n \frac{W}{L} (V_{GS} - V_T) v_{gs} \rightarrow \boxed{v_{gs} \ll 2(V_{GS} - V_T)}$$

Caso a condição $v_{gs} \ll 2(V_{GS} - V_T)$ seja satisfeita, podemos aproximar a corrente de saída do dreno do MOSFET para

$$i_D \cong \underbrace{\frac{1}{2} k'_n \frac{W}{L} (V_{GS} - V_T)^2}_{I_D} + \underbrace{k'_n \frac{W}{L} (V_{GS} - V_T) v_{gs}}_{i_d}$$

Onde I_D irá denotar a componente CC da corrente de saída e i_d irá denotar a componente CA da corrente de saída.

Bom, se $i_d = k'_n \frac{W}{L} (V_{GS} - V_T) v_{gs}$, podemos então escrever o seguinte:

$$\boxed{\frac{i_d}{v_{gs}} = k'_n \frac{W}{L} (V_{GS} - V_T) = g_m}$$

Onde g_m denota o parâmetro transcondutância entre dreno e fonte. Esta transcondutância g_m pode ser interpretada como sendo a inclinação da curva i_D vs. v_{GS} no ponto de operação do MOSFET.

Ok, visto o primeiro parâmetro do modelo de pequenos sinais, vejamos agora qual o ganho de tensão do MOSFET.

Como já exposto, a tensão de saída do MOSFET é dada por

$$v_D = V_{DD} - i_D R_D \rightarrow v_D = V_{DD} - (I_D + i_d) R_D$$



Como estamos interessados somente na componente CA, zeramos todas as fontes CC, ficando então a tensão de saída:

$$v_d = -i_d R_D$$

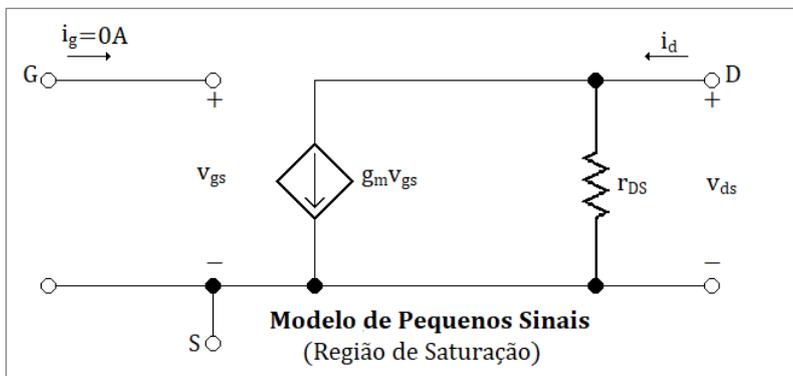
Como definimos que $i_d = g_m v_{gs}$, podemos reescrever:

$$v_d = -g_m v_{gs} R_D$$

O ganho de tensão é dado por $A_v = v_o/v_i$, ou seja,

$$A_v = \frac{v_d}{v_{gs}} = -\frac{g_m v_{gs} R_D}{v_{gs}} = -g_m R_D$$

Como você pode ver, o sinal de saída é invertido em relação à entrada. O modelo de pequenos sinais gerado então é o seguinte.



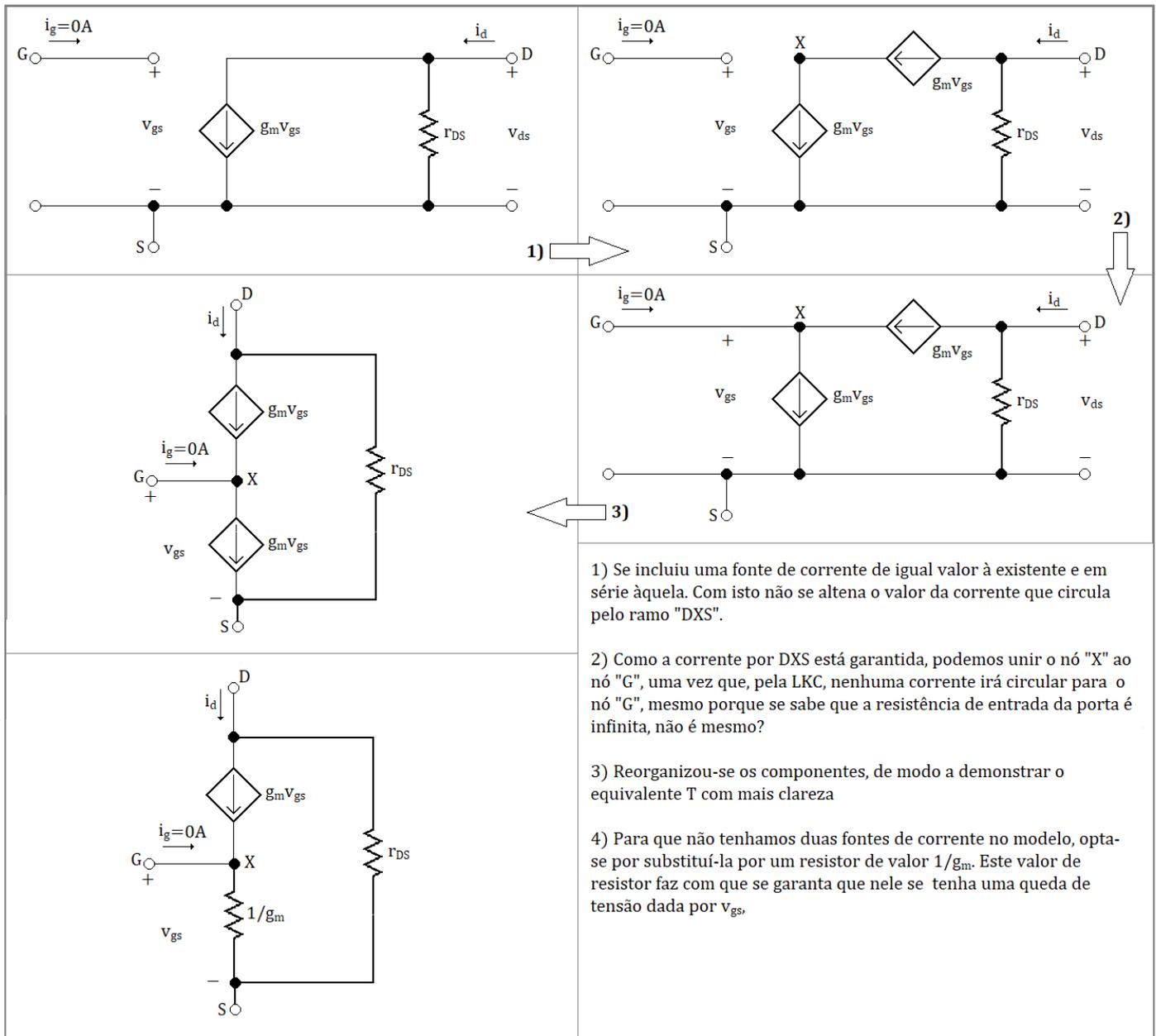
Onde r_{DS} é o mesmo valor encontrado para o modelo de grandes sinais, e representa o efeito da modulação do comprimento do canal $r_{DS} = V_A/I_D$.

Perceba que se quisermos desprezar o efeito da modulação do comprimento do canal, basta lembrarmos que $V_A = 1/\lambda$ e fazermos $\lambda = 0$.

Com isto, teremos $V_A \rightarrow \infty$ e, com esta condição, r_{DS} também tenderá a ser infinito.

Este modelo que acabamos de encontrar é o chamado modelo π -Híbrido. A obtenção do Modelo T é feita através de transformação de fonte, conforme é abaixo demonstrado.





- 1) Se incluiu uma fonte de corrente de igual valor à existente e em série àquela. Com isto não se altera o valor da corrente que circula pelo ramo "DXS".
- 2) Como a corrente por DXS está garantida, podemos unir o nó "X" ao nó "G", uma vez que, pela LKC, nenhuma corrente irá circular para o nó "G", mesmo porque se sabe que a resistência de entrada da porta é infinita, não é mesmo?
- 3) Reorganizou-se os componentes, de modo a demonstrar o equivalente T com mais clareza
- 4) Para que não tenhamos duas fontes de corrente no modelo, opta-se por substituí-la por um resistor de valor $1/g_m$. Este valor de resistor faz com que se garanta que nele se tenha uma queda de tensão dada por v_{gs} ,

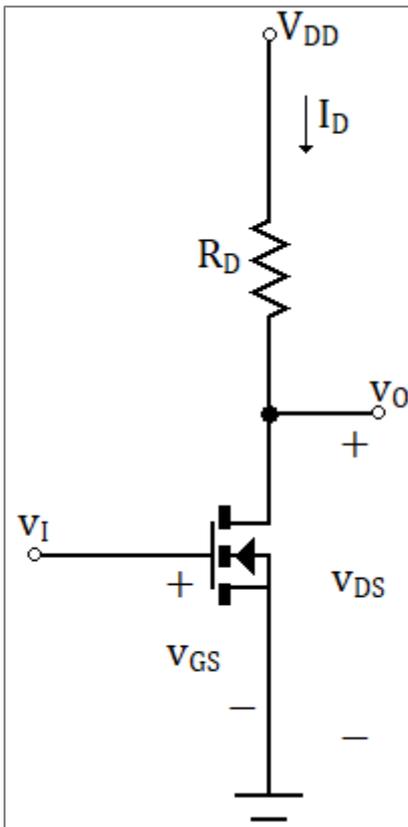
Apresentados os modelos de pequenos sinais e de grandes sinais, veremos agora a operação dos MOSFET como chave e como amplificador.

2.2.3 Operação como Chave ON/OFF

A operação do MOSFET como chave ON/OFF se dá ou na região de corte (quando v_{GS} for menor que V_T) ou então na região de triodo (quando $v_{GS} > V_T$ e $v_{DS} < v_{GS} - V_T$).

Tomemos por base o seguinte circuito:





Para que o MOSFET esteja na região de corte, a tensão v_I (v_{GS} , por consequência) deve ser menor que V_T . Com isto, a corrente I_D será zero, e a tensão V_O será igual a V_{DD} .

Para que o MOSFET esteja na região de triodo, a tensão v_I deve ser maior que V_T (para que haja formação do canal de portadores n) e a tensão v_{DS} deve ser menor que V_{DSSat} (ou seja, $v_{GS} - V_T$). Se v_I estiver em tal condição, I_D será diferente de zero e a tensão de saída v_O será igual a $V_{DD} - I_D \cdot R_D$.

Antecipando um pouco a eletrônica digital, estamos diante de um circuito inversor lógico, uma vez que quando a tensão de entrada é igual a zero (ou seja, nível lógico baixo), o sinal de saída é igual a V_{DD} (ou seja nível lógico alto).

E quando a tensão de entrada possui nível alto (ou seja, atinge determinado patamar), faz com que a tensão de saída deixe de ter o nível lógico alto de antes, e apresentando agora um valor inferior, que pode ser interpretado como nível lógico baixo.

Isto deverá ficar mais claro à medida que você adentrar o assunto **Eletrônica Digital**.

2.2.4 Operação como Amplificador

Quando o **MOSFET** está na **região de saturação**, sua atuação lembra a de uma **fonte de corrente controlada pela tensão**: *variações na tensão v_{GS} desencadeiam mudanças na corrente i_D* .

Como já foi dito, normalmente o que nos interessa é trabalhar na **região de operação linear dos componentes**, de modo que o controle sobre ele seja intuitivo e relativamente mais simples. Para se utilizar o **transistor como amplificador** é necessário que tal amplificação seja **linear**.

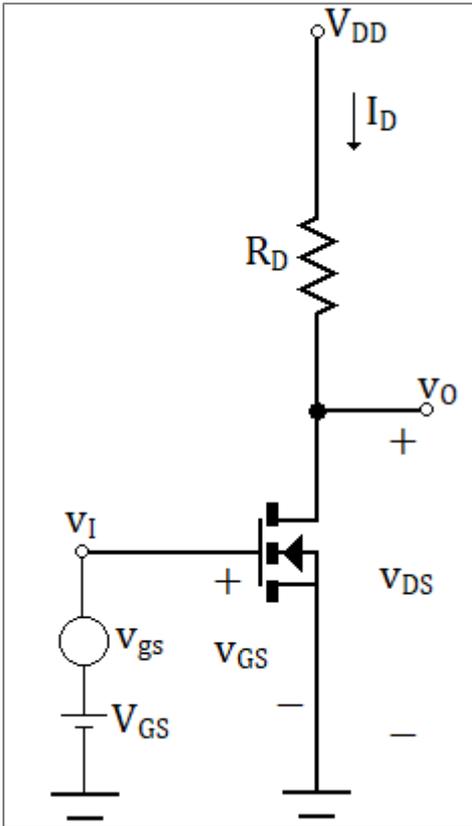
Mas antes de qualquer coisa, primeiramente precisa-se **polarizar** o **MOSFET** em uma **tensão constante v_{GSQ}** e em uma correspondente **corrente constante I_{DQ}** , de modo que o **MOSFET** fique alocado na **região de saturação**.

Com o **MOSFET** polarizado em um **ponto quiescente**, se incluirmos, em série com a polarização, um *sinal variável* entre **porta** e **fonte** (v_{gs}), ao passo que este sinal variável resultante oscile pouco em torno do ponto v_{GSQ} , obteremos uma pequena (*e linearmente proporcional*) variação na corrente I_{DQ} , obtendo-se a nossa tão-sonhada **fonte de corrente controlada por tensão**!

Vamos demonstrar através de um exemplo. Suponha o circuito da Figura ao lado.

Considerando que se quer que o **TBJ** esteja na **região ativa** (ou seja, $v_B > v_E$ e $v_B < v_C$), qual o valor das correntes i_B , i_C , i_E e v_{CE} que levam o **TBJ** ao seu **ponto quiescente**? Dados: $R_B = 10k\Omega$; $R_C = 1k\Omega$; $V_{CC} = +5V$; $V_F = 1V$; $\beta = 100$.





Para resolver este exemplo, primeiro eliminamos o efeito da fonte de sinal de tensão v_{gs} , deixando apenas a fonte V_{GS} e a fonte V_{DD} alimentando o circuito.

Se o **MOSFET** está na **região de saturação**, então a corrente i_D é dada por:

$$I_D = \frac{1}{2} k'_n \frac{W}{L} (V_{GS} - V_T)^2$$

Desprezou-se o efeito da modulação da comprimento do canal n por simplicidade apenas.

E então, a tensão de saída v_O será o resultado do valor da **fonte V_{DD}** **subtraída** da **queda de tensão sobre R_D** :

$$v_O = V_{DD} - I_D R_D \rightarrow v_O = V_{DD} - \left[\frac{1}{2} k'_n \frac{W}{L} (V_{GS} - V_T)^2 \right] R_D$$

Vejamos agora um método gráfico para determinação do ponto quiescente.

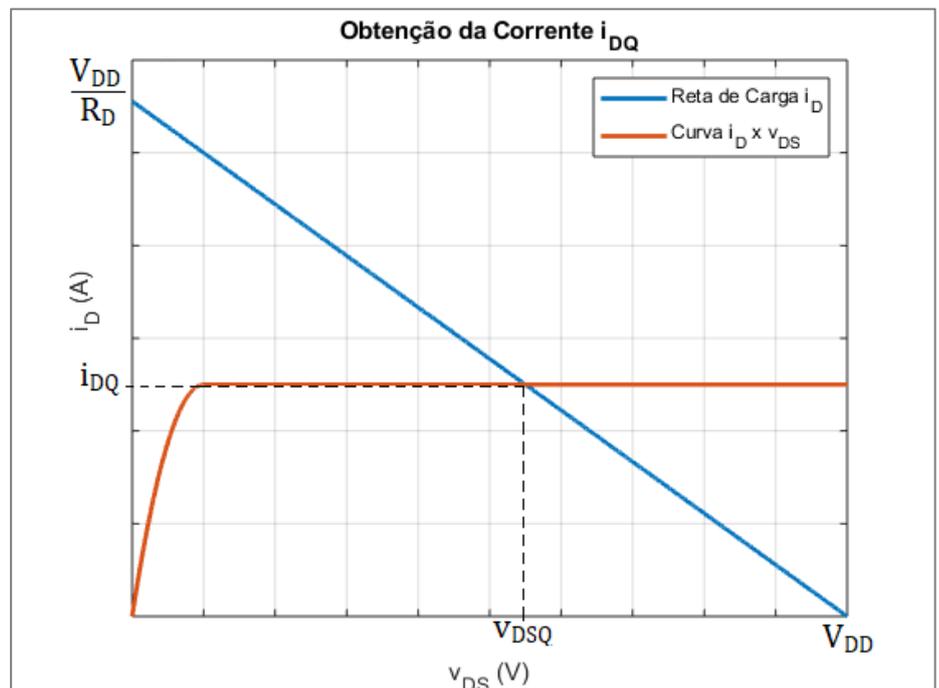
2.2.4.1 Retas de Carga - Análise Gráfica

Vamos começar tomando como base o **mesmo circuito anterior**. A **análise gráfica** deste circuito pode ser realizada da seguinte maneira:

1) Determinar o ponto quiescente de v_{DSQ} .

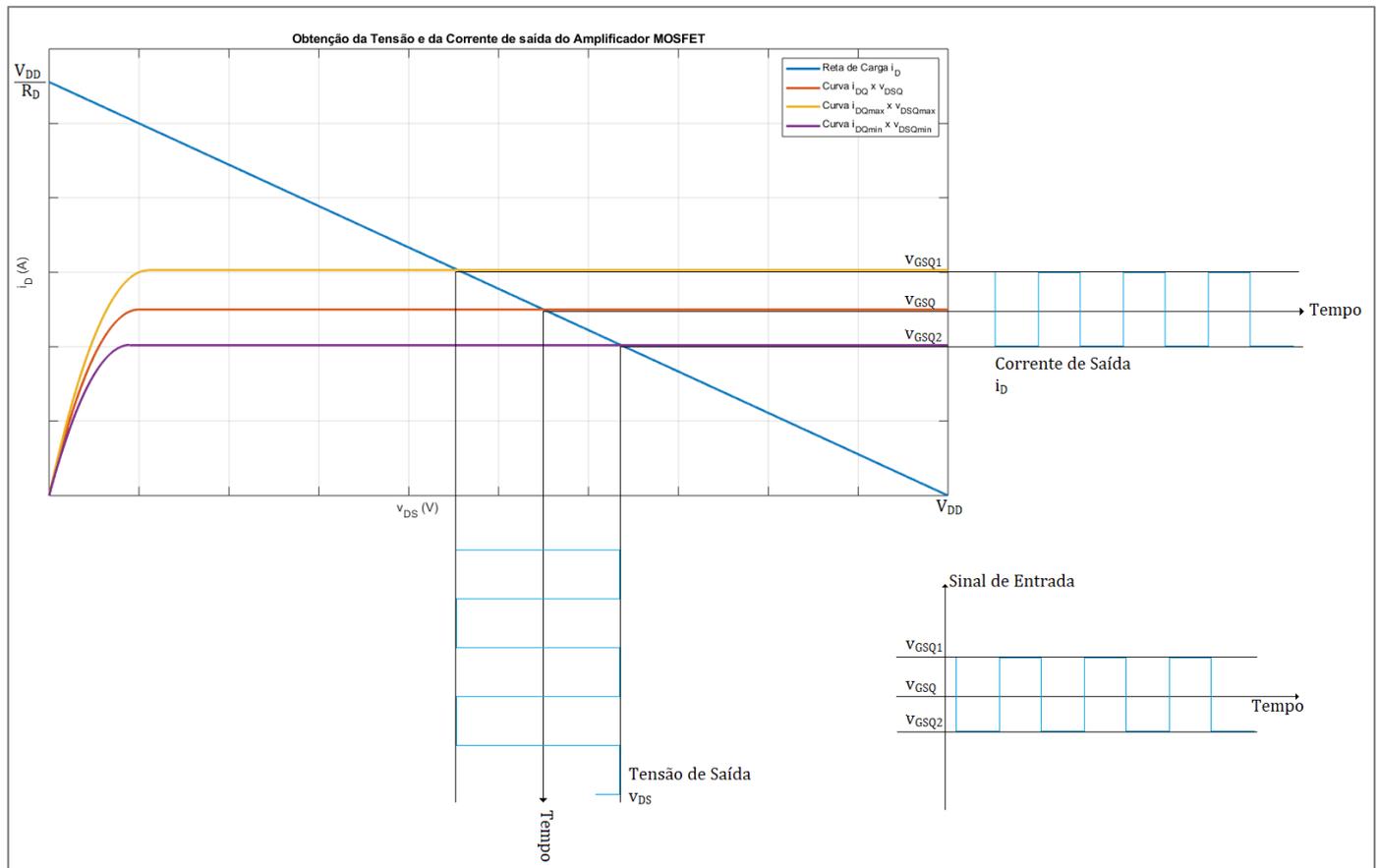
Para isto, fixa-se $v_{gs} = 0$ e se estabelece a **reta de carga do dreno**.

Tal reta é dada pela declividade igual a $-1/R_D$, com o cruzamento pelo **eixo das ordenadas** dado pelo ponto $v_{DS} = 0$ e $i_D = V_{DD}/R_D$, e o cruzamento pelo **eixo das abscissas** dado pelo ponto $i_D = 0$ e $v_{DS} = V_{DD}$. Junto a esta reta, plota-se a curva que rege o comportamento da tensão entre porta e fonte no MOSFET.



O ponto de cruzamento entre a curva da corrente i_D e a reta de carga do dreno será o ponto quiescente do **MOSFET**, dado pelo ponto (v_{DSQ}, i_{DQ}) .

Ao se inserir a fonte v_i no circuito novamente, considerando que v_i seja uma fonte de tensão de onda retangular (por exemplo), o comportamento das **tensões** e **correntes** na **base** do transistor será conforme a Figura a seguir.



Na Figura acima você pode ver a **amplitude** do sinal aplicado entre **porta** e **fonte**, dado pela excursão do sinal de entrada - curvas amarela e roxa. Também pode ser visto o sinal de entrada aplicado entre porta e fonte no canto inferior direito.

A tensão de saída e a corrente de saída demonstram a oscilação em torno do ponto quiescente do MOSFET do sinal de entrada.

2.2.4.2 Circuitos de Polarização

Como já foi dito, para trabalhar com **amplificadores** precisamos fazer duas análises: uma **análise CC** e outra **análise CA**.

A **análise CC** consiste em **polarizar** o **MOSFET**, de modo que ele possa estar localizado na **região de saturação**.

A **análise CA** consiste em se verificar o **comportamento do sinal de saída com relação à entrada**, dado que o **MOSFET** já foi polarizado na **região de saturação**.



Apresentamos aqui quatro técnicas de **polarização** de **MOSFET** muito comuns em provas: a primeira é a polarização por meio de **V_{GS} Fixo** e a segunda é a polarização por meio de **V_G Fixo e Resistência Conectada na Fonte**.

2.2.4.2.1 Polarização por V_{GS} Fixo

Trata-se da abordagem mais simples e direta para se polarizar o **MOSFET** (porém longe de ser a mais aplicada, conforme veremos).

Ela fixa um valor de tensão V_{GS} entre porta e fonte necessário para fornecer a corrente de dreno I_D que se quer.

A fixação deste V_{GS} pode ser por meio da simples conexão da fonte de alimentação do dreno V_{DD} à porta através de um divisor de tensão apropriado, ou ainda de uma fonte de tensão conectada diretamente à porta.

Entretanto, como foi dito, esta não é a melhor técnica de polarização para o **MOSFET**, visto que cada **MOSFET** possui valores intrínsecos próprios (em especial a capacitância do óxido C_{ox} e a relação entre largura e comprimento do canal W/L).

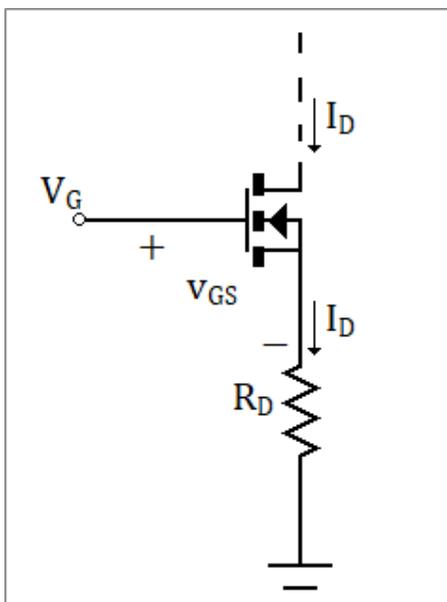
Num sistema, com dezenas de milhares de **MOSFET**, como se faria para fornecer o VGS Fixo adequado para cada um dos **MOSFET**? *Difícil, concorda?*

Além disto, os valores de V_T e de μ_n dependem da temperatura, o que resultaria numa corrente de dreno I_D no sistema com polarização por V_{GS} fixo dependente da temperatura, o que não é muito desejável.

Sendo assim, partimos para a polarização que se considera que seja a mais adequada.

2.2.4.2.2 Polarização por V_G Fixo e Resistência Conectada na Fonte

Nesta técnica se fixa um valor de tensão constante na porta (V_G) e se conecta uma resistência no terminal da fonte, conforme demonstrado na Figura a seguir.



Ou seja, para este circuito se pode escrever

$$V_G = V_{GS} - R_S I_D$$

Assim, se V_G for muito maior que V_{GS}, então I_D será em sua maior parte definido pelos valores de V_G e de R_S e nem tanto assim em relação a V_{GS}.

Se V_G não for muito maior que V_{GS}, o resistor R_S funciona como uma realimentação negativa, estabilizando o valor de I_D. Vamos ver como isso acontece...

Vamos pensar que a corrente I_D recebe uma influência externa do circuito cujo efeito seja aumentar seu valor (por exemplo, a temperatura externa).

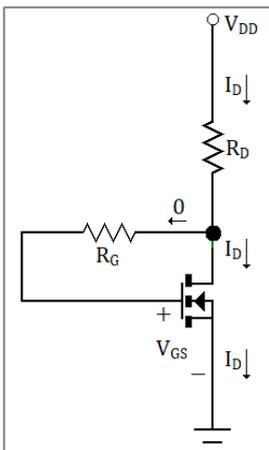


Pelo fato de V_G ser um valor fixo, pela equação deste circuito, o único comportamento possível é que V_{GS} se adeque à nova condição, para que a equação permaneça válida, ou seja, V_{GS} terá de diminuir de valor. Se V_{GS} diminui de valor, a corrente I_D também terá de diminuir, fazendo com que I_D volte à condição inicial.

Este efeito é proporcionado pela inclusão do resistor R_S entre fonte e terra.

2.2.4.2.3 Polarização por Resistência de Realimentação entre Dreno e Porta

Esta polarização é mais indicada para circuitos discretos, ou seja, com poucos transistores envolvidos. Nela se conecta a porta ao dreno através de um resistor R_G de valor elevado, conforme ilustrado na Figura a seguir.



Esta configuração faz com que a tensão no dreno seja igual à tensão na porta, pelo fato de a corrente de porta ser igual a zero.

A equação que rege esta configuração é a seguinte:

$$V_{GS} = V_{DS} = V_{DD} - R_D I_D \rightarrow V_{DD} = V_{GS} + R_D I_D$$

Como se vê, a equação é a mesma da polarização de V_G fixo, e os efeitos são também os mesmos, ou seja, caso I_D tenda a aumentar, V_{GS} irá diminuir, fazendo com que I_D também diminua.

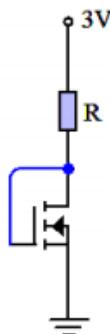


(UFCG / UFCG - 2019)

O MOSFET do circuito da figura abaixo possui $V_t = 0,6 \text{ V}$; $\mu_n \cdot C_{ox} = 200 \mu\text{A}/\text{V}^2$; $W/L = 5$, e $\lambda = 0$.

Considere que: V_t é a tensão de limiar; μ_n é a mobilidade de elétrons no canal; C_{ox} é a capacitância por unidade de área entre a porta e a região de canal do MOSFET; W é a largura do canal; L é o comprimento do canal; e λ é a modulação de comprimento de canal.

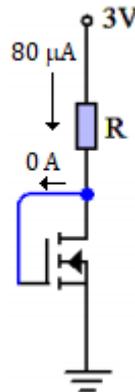
Sabendo que o MOSFET está operando na região de saturação e que a corrente no dreno vale $80 \mu\text{A}$, é correto afirmar que a tensão no dreno e a resistência R valem, respectivamente:



- a) 2 V e 50 kΩ.
- b) 1 V e 50 kΩ.
- c) 1 V e 25 kΩ.
- d) 2 V e 25 kΩ.
- e) 2,5 V e 50 kΩ.

Comentários:

Redesenhado o circuito e inserindo os valores e variáveis de interesse.



Sabendo que a **corrente no dreno** de um MOSFET (quando a modulação de canal λ é zero) é dada por:

$$I_D = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right) (V_{GS} - V_t)^2$$

Precisamos encontrar o **valor da tensão** V_{GS} , para que com ela saibamos o **valor da tensão** de dreno (V_D), possibilitando assim também encontrar o **valor do resistor** R. Portanto, fazendo manipulações algébricas na expressão acima para isolar V_{GS} , chega-se à seguinte expressão:

$$V_{GS} = \sqrt{\frac{2I_D}{\mu_n C_{ox}} \left(\frac{L}{W} \right)} + V_t$$

Substituindo os valores que já temos nesta expressão, vem:

$$V_{GS} = \sqrt{\frac{2 \cdot (80 \times 10^{-6})}{200 \times 10^{-6}} \left(\frac{1}{5} \right)} + 0,6 \rightarrow \boxed{V_{GS} = 1 \text{ V}}$$

Como o "gate" (ou porta) do MOSFET está ligado ao dreno, e o "source" (ou fonte) do MOSFET está ligado ao **terra**, então a tensão de dreno é também igual a 1 V.

Com isto, para descobriremos a resistência R que conecta a fonte de 3 V ao dreno do MOSFET fazemos:

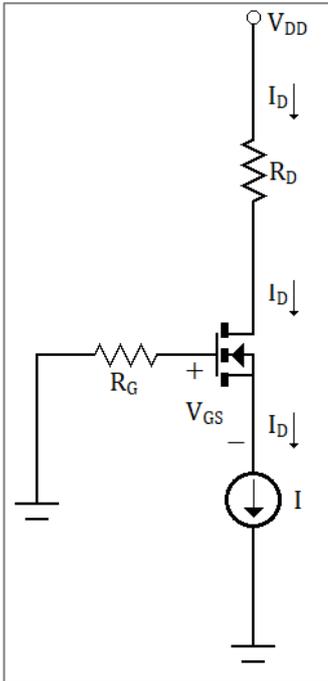
$$I_D = \frac{3 - V_D}{R} \rightarrow R = \frac{3 - V_D}{I_D} \rightarrow R = \frac{3 - 1}{80 \times 10^{-6}} \rightarrow \boxed{R = 25 \text{ k}\Omega}$$

Portanto, o gabarito é a letra C.



2.2.4.2.4 Polarização por Fonte de Corrente

Assim como no caso do **TBJ**, esta é a melhor forma de polarização do **MOSFET**. A montagem é a seguinte:



O resistor R_G criará uma resistência ainda mais elevada para qualquer sinal aplicado na porta.

O resistor R_D determina uma tensão apropriada para a excursão do sinal de saída, também auxiliando para que o **MOSFET** permaneça na região de saturação.

Esta fonte de corrente I normalmente é implementada nos circuitos através de um outro circuito auxiliar, denominado espelho de corrente.

O espelho de corrente é montado da seguinte maneira:

A corrente de dreno do **MOSFET** M1, cujo dreno está ligado diretamente à porta (ou seja, $V_{GS} = V_{DS}$), é dada por

$$I_{D1} = \frac{1}{2} k'_n \left(\frac{W}{L} \right)_1 (V_{GS} - V_T)^2$$

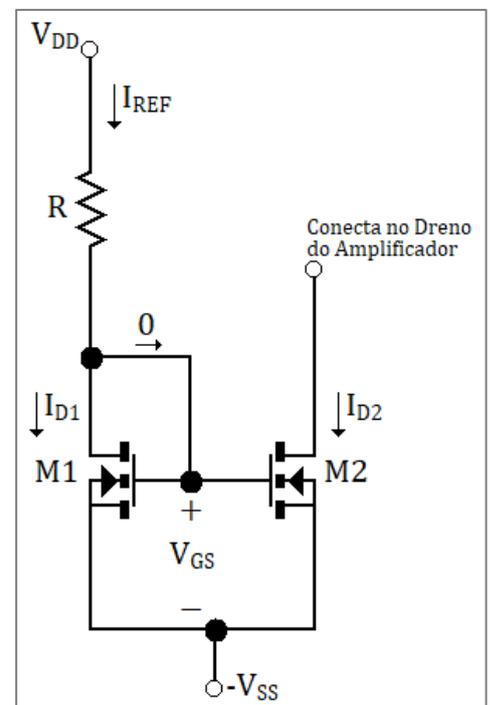
Onde se desprezou o efeito da modulação de comprimento de canal ($\lambda = 0$).

A corrente de dreno é igual à corrente de referência I_{REF} , e portanto,

$$I_{D1} = I_{REF} = \frac{V_{DD} + V_{SS} + V_{GS}}{R}$$

Já a corrente de dreno de M2, é dada por

$$I_{D2} = \frac{1}{2} k'_n \left(\frac{W}{L} \right)_2 (V_{GS} - V_T)^2$$



Como os V_{GS} são idênticos, então, supondo que M2 também esteja na região de saturação, a relação entre as correntes será:



$$\frac{I_{D2}}{I_{D1}} = \frac{\frac{1}{2} k'_n \left(\frac{W}{L}\right)_2 (V_{GS} - V_T)^2}{\frac{1}{2} k'_n \left(\frac{W}{L}\right)_1 (V_{GS} - V_T)^2} = \frac{\left(\frac{W}{L}\right)_2}{\left(\frac{W}{L}\right)_1}$$

Como sabemos que I_{D1} é igual a I_{REF} , então:

$$I_{D2} = I_{REF} \frac{\left(\frac{W}{L}\right)_2}{\left(\frac{W}{L}\right)_1}$$

Se os transistores forem também idênticos, a corrente I_{REF} se refletirá para o dreno de M2 e por consequência ao dreno do amplificador.

Já definimos até aqui os **modos de operação** do MOSFET, as **características de corrente vs. tensão** ($i_D \times V_{DS}$, $i_D \times V_{GS}$), tanto na **região de saturação**, quanto nas **regiões de triodo e de corte**.

Percebeu que sempre utilizamos a **fonte** como **ponto comum** entre **entrada (porta do MOSFET)** e **saída (dreno do MOSFET)**?

Acontece que nem sempre isso é utilizado. Podemos utilizar como **entrada** do MOSFET tanto a **porta**, quanto o **dreno**. E a **saída** pode ser utilizada tanto no **dreno**, quanto na **fonte**.

E modificar estes locais de entrada e saída nos fornecerá circuitos amplificadores com características bem diferentes entre si.



(UFCG / UFCG - 2019)

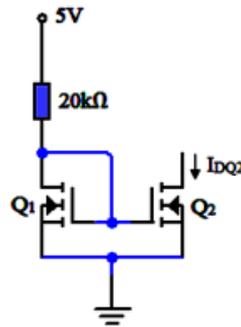
O circuito apresentado na figura abaixo é utilizado para polarização de circuitos amplificadores. O circuito é uma implementação de uma fonte de corrente utilizando o circuito espelho de corrente.

Os valores da mobilidade de elétrons no canal (μ_n), da capacitância por unidade de área (C_{ox}) entre a porta e a região de canal do transistor e da tensão de limiar (V_t) são os mesmos para os transistores Q1 e Q2.

Considere que: W é a largura do canal; L é o comprimento do canal; as relações entre as dimensões do canal dos transistores valem $W/L = 20$ para o transistor Q1 e $W/L = 40$ para o transistor Q2.

Sabendo que o valor da tensão na porta do transistor Q1 é 2,5 V, que o valor da modulação de comprimento de canal (λ) é zero e que os transistores estão operando na região de saturação, é correto afirmar que o valor da corrente no dreno (I_{DQ2}) do transistor Q2 é:

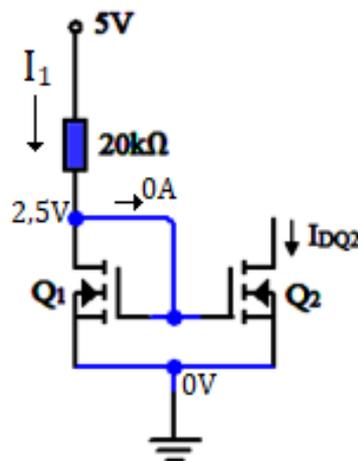




- a) 250 μA .
- b) 125 μA .
- c) 100 μA .
- d) 50 μA .
- e) 300 μA .

Comentários:

Redesenhamos o circuito para que possamos incluir os valores que já sabemos e as variáveis de interesse.



Como a questão informou que a **tensão de porta** (ou *gate*) de Q1 é igual a 2,5 V, inserimos no circuito o valor no circuito. Com isto, fica fácil definir o **valor da corrente** I_1 .

$$I_1 = \frac{5-2,5}{20k} = \frac{2,5}{20k} = \frac{25 \times 10^{-1}}{20 \times 10^3} = 1,25 \times 10^{-4} = 125 \mu\text{A}$$

Em um MOSFET, a **corrente de dreno** (ou *drain*) é definida pela seguinte equação:

$$I_D = \frac{1}{2} k'_n \left(\frac{W}{L}\right) (V_{GS} - V_t)^2$$

Portanto, as **correntes de dreno** de Q1 (chamada de I_1) e a **corrente de dreno** de Q2 (I_{DQ2}) podem ser assim escritas:

$$I_1 = \frac{1}{2} k'_{nQ1} \left(\frac{W}{L}\right)_{Q1} (V_{GSQ1} - V_{tQ1})^2 \quad I_{DQ2} = \frac{1}{2} k'_{nQ2} \left(\frac{W}{L}\right)_{Q2} (V_{GSQ2} - V_{tQ2})^2$$

Como já temos o valor de I_1 , e queremos descobrir o valor de I_{DQ2} , podemos criar uma **relação entre as duas correntes**:



$$\frac{I_{DQ2}}{I_1} = \frac{\frac{1}{2}k'_{nQ2}\left(\frac{W}{L}\right)_{Q2}(V_{GSQ2}-V_{tQ2})^2}{\frac{1}{2}k'_{nQ1}\left(\frac{W}{L}\right)_{Q1}(V_{GSQ1}-V_{tQ1})^2}$$

Sabendo que $k'_n = \mu_n C_{ox}$, e que a questão nos diz que $(\mu_n C_{ox})_{Q1} = (\mu_n C_{ox})_{Q2}$, bem como $V_{tQ1} = V_{tQ2}$ e que, da montagem do circuito podemos afirmar que $V_{GSQ1} = V_{GSQ2}$, então a equação acima se resume a:

$$\frac{I_{DQ2}}{I_1} = \frac{\left(\frac{W}{L}\right)_{Q2}}{\left(\frac{W}{L}\right)_{Q1}}$$

A questão nos fornece os valores de $\left(\frac{W}{L}\right)_{Q2}$ e $\left(\frac{W}{L}\right)_{Q1}$, portanto:

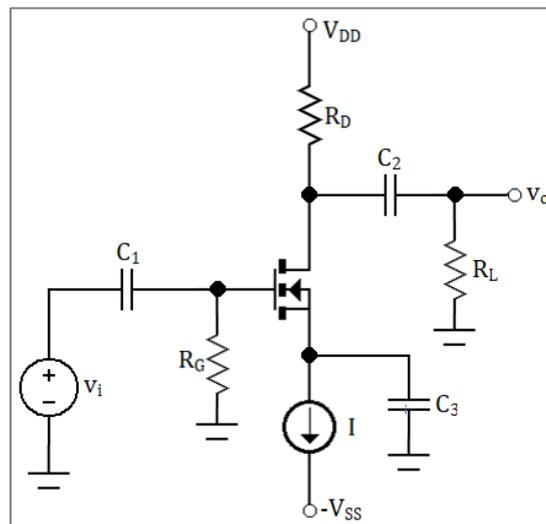
$$I_{DQ2} = I_1 \frac{\left(\frac{W}{L}\right)_{Q2}}{\left(\frac{W}{L}\right)_{Q1}} \rightarrow I_{DQ2} = 125 \times 10^{-6} \frac{40}{20} \rightarrow \boxed{I_{DQ2} = 250 \mu A}$$

Gabarito: Letra A.

A saber, existem **3 configurações básicas** para ligação de um **MOSFET**: **Fonte Comum**, **Porta Comum** e **Dreno Comum**. Veremos as três a seguir.

2.2.4.3 O Modelo Fonte Comum

Na configuração **fonte-comum**, a **fonte** é **aterrada**, o **signal de entrada** é aplicado na **porta** e a **saída** é pelo **dreno**. A Figura a seguir ilustra esta configuração.



Optou-se por demonstrar apenas a configuração com fonte de corrente, pois é a mais largamente empregada.

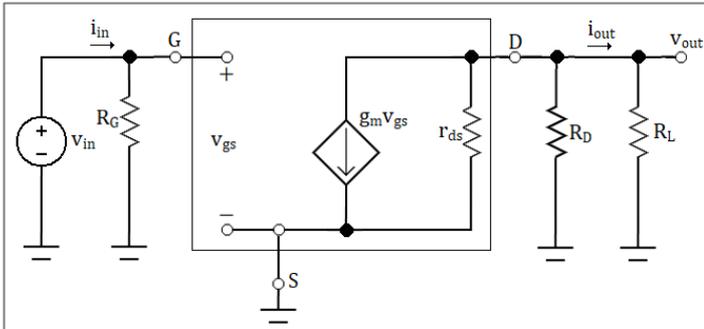
Os capacitores incluídos nos circuitos acima são para **acoplamento CA** e **desacoplamento CC**, ou seja, para o **signal CC** (de polarização do MOSFET) o capacitor age como um **circuito aberto**, ou seja, não permite a passagem de **corrente CC** e, para o **signal CA**, o capacitor age como um **curto-circuito**, ou seja, **não interfere no funcionamento do circuito** (desde que sejam bem dimensionados para a frequência a que se destinará o circuito, claro).



O intuito de **não se querer** que **sinais CC** cheguem ao **MOSFET** é **impedir** que uma eventual **componente CC** do sinal aplicado na entrada interfira na **polarização** do **MOSFET**.

Como estamos interessados em **amplificar** o **signal CA**, vamos adotar o **modelo de pequenos sinais** para chegarmos às conclusões relativas ao **ganho do amplificador** e às **resistências de entrada e de saída**.

Adotemos o modelo de pequenos sinais e a polarização por fonte de corrente nas análises.



Iremos o substituir o **MOSFET** pelo seu modelo de pequenos sinais e **substituir** os capacitores por **curtos-circuitos** e **excluir** as fontes CC do circuito (*fonte de tensão substitui-se por um curto-circuito e fontes de corrente substitui-se por um circuito aberto*).

Analisando o circuito resultante, verifica-se que a **resistência de entrada** R_{in} do amplificador **fonte-comum** é dada por:

$$R_{in} = \frac{v_{in}}{i_{in}} = \frac{v_{in}}{\frac{v_{in}}{R_G}} = \frac{1}{\frac{1}{R_G}} = R_G$$

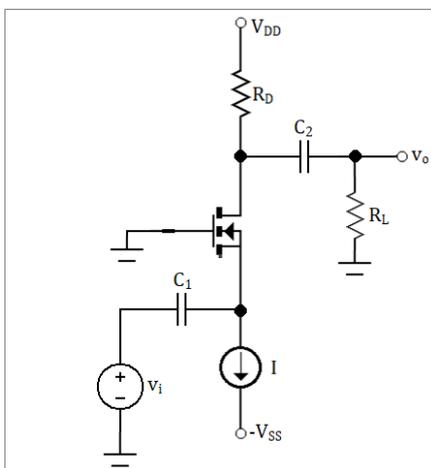
Anulando o efeito de todas as fontes restantes, a **resistência de saída** R_{out} é dada por:

$$R_{out} = r_{DS} \parallel R_D$$

O **ganho de tensão** A_v é dado por:

$$A_v = \frac{v_{out}}{v_{in}} = \frac{-g_m v_{gs} (r_{DS} \parallel R_D)}{v_{gs}} = -g_m (r_{DS} \parallel R_D)$$

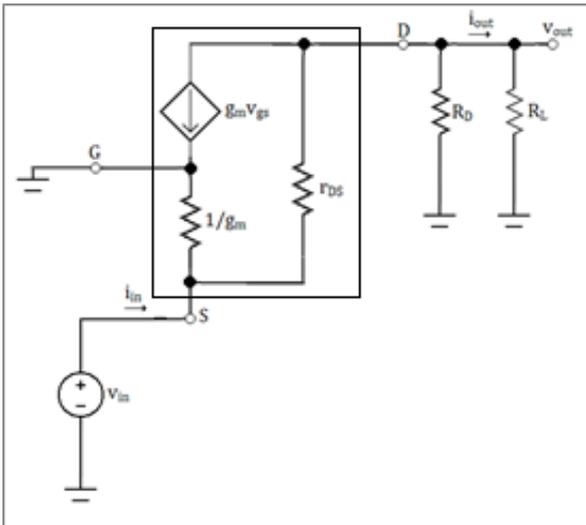
2.2.4.4 O Modelo Porta Comum



Na configuração **porta-comum**, a **porta** é **aterrada**, o **signal de entrada** é aplicado na **fonte** e a **saída** é pelo **dreno**. A Figura ao lado ilustra esta configuração.

Adotemos o modelo de pequenos sinais T e a polarização por fonte de corrente nas análises.





Troquemos agora o **MOSFET** pelo modelo de pequenos sinais T. Iremos também **substituir** os capacitores por **curtos-circuitos** e **excluir** as fontes CC do circuito (*fonte de tensão substitui-se por um curto-circuito e fontes de corrente substitui-se por um circuito aberto*).

Analisando o circuito resultante, verifica-se que a **resistência de entrada** R_{in} do amplificador **porta-comum** é dada por:

$$R_{in} = \frac{v_{in}}{i_{in}} = \frac{-v_{gs}}{-v_{gs}g_m} = \frac{1}{g_m}$$

Já a **resistência de saída** R_{out} é dada por:

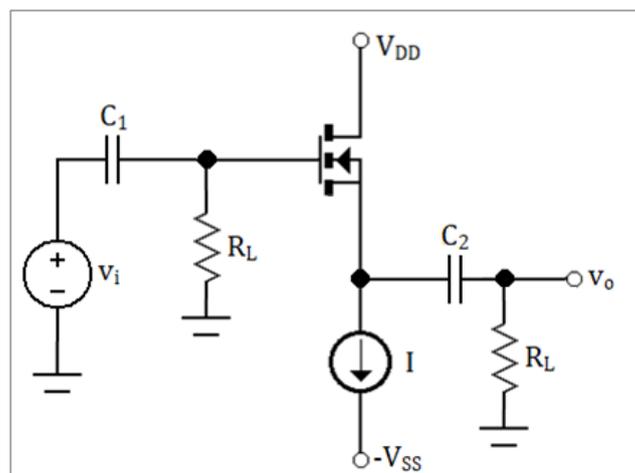
$$R_{out} = \frac{v_{out}}{i_{out}} = \frac{-i_{out}R_D}{-i_{out}} = R_D$$

O **ganho de tensão** A_v é dado por:

$$A_v = \frac{v_{out}}{v_{in}} = \frac{-i_{out}R_D}{-v_{be}} = \frac{-g_m v_{be} R_D}{-v_{be}} = g_m R_D$$

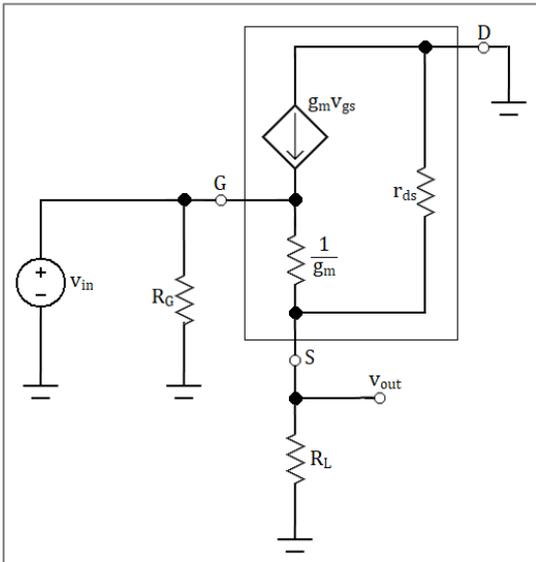
2.2.4.5 O Modelo Dreno Comum (ou Seguidor de Fonte)

Na configuração **dreno-comum** (ou **seguidor de fonte**), o **dreno** é **aterrado**, o **signal de entrada** é aplicado na **porta** e a **saída** é pela **fonte**. A Figura a seguir ilustra esta configuração.



Adotemos o modelo de pequenos sinais T e a polarização por fonte de corrente nas análises.





Troquemos agora o **MOSFET** pelo modelo de pequenos sinais T. Iremos também **substituir** os capacitores por **curtos-circuitos** e **excluir** as fontes CC do circuito (*fonte de tensão substitui-se por um curto-circuito e fontes de corrente substitui-se por um circuito aberto*).

Passemos à análise dos parâmetros do amplificador.

A resistência de entrada R_{in} é dada pelo próprio R_G , uma vez que nenhuma corrente penetra do amplificador.

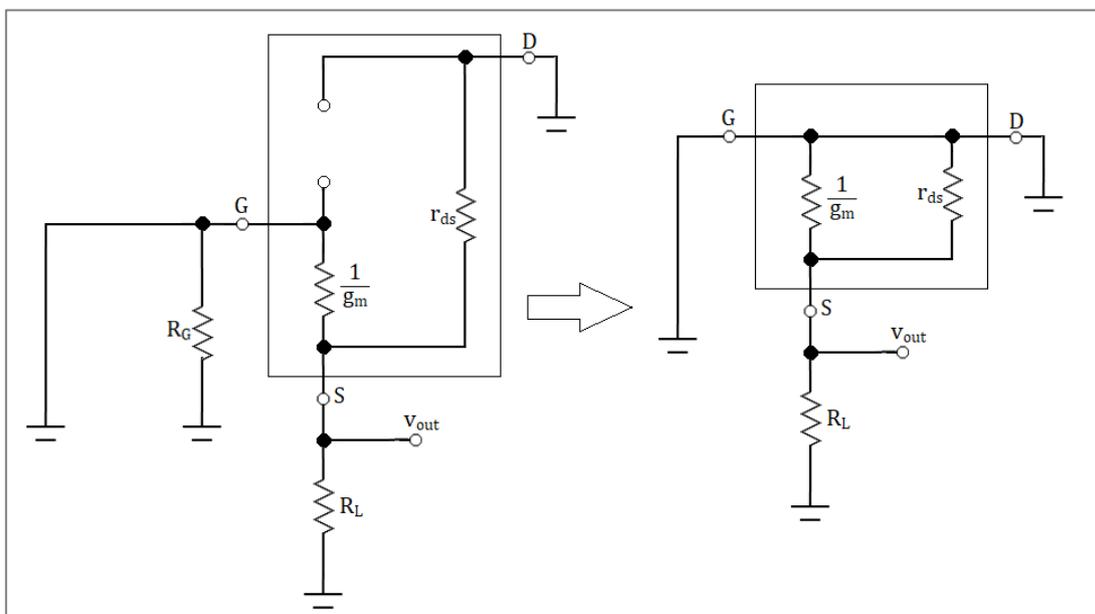
$$R_{in} = R_G$$

O ganho de tensão é dado por $A_v = \frac{v_{out}}{v_{in}}$.

Perceba que o resistor r_{ds} está em paralelo com o resistor R_L . Com isto, a tensão v_{out} pode ser escrita como um divisor de tensão entre os resistores formados pelo paralelo de r_{ds} e R_L e $1/g_m$. Portanto,

$$A_v = \frac{v_{out}}{v_{in}} = v_{in} \frac{\frac{r_{ds} \parallel R_L}{(r_{ds} \parallel R_L) + 1/g_m}}{v_{in}} = \frac{r_{ds} \parallel R_L}{(r_{ds} \parallel R_L) + 1/g_m}$$

A resistência de saída R_{out} pode ser determinada se eliminarmos todas as fontes independentes do circuito, com isto chegamos na seguinte configuração:



Assim, a resistência de saída é dada por:

$$R_{out} = r_{ds} \parallel (1/g_m)$$



3 AMPLIFICADORES OPERACIONAIS

3.1 CONSIDERAÇÕES INICIAIS

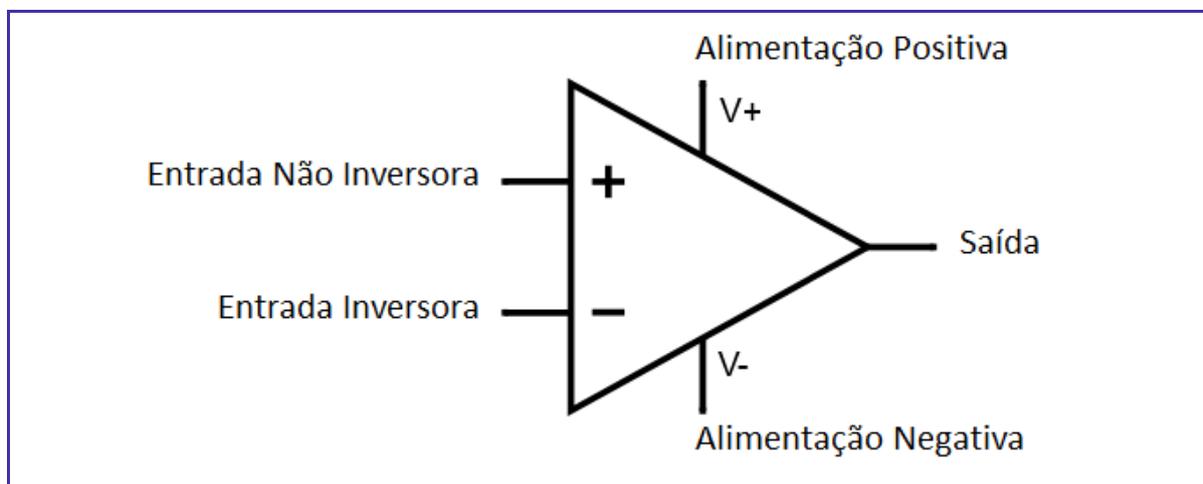
O **Amplificador Operacional**, ou **AmpOp**, é um importante componente no mundo da **eletrônica**. Para melhor entender este componente é necessário uma pequena base em **diodos** e **transistores**, por isso ele entra somente agora no nosso curso.

O **AmpOp** surgiu como um dos **componentes básicos** dos **computadores analógicos**. Foi chamado de **operacional** porque era usado para implementar operações matemáticas nos computadores, tais como **integração, diferenciação, soma, subtração, mudança de sinal, multiplicação por um fator** etc.



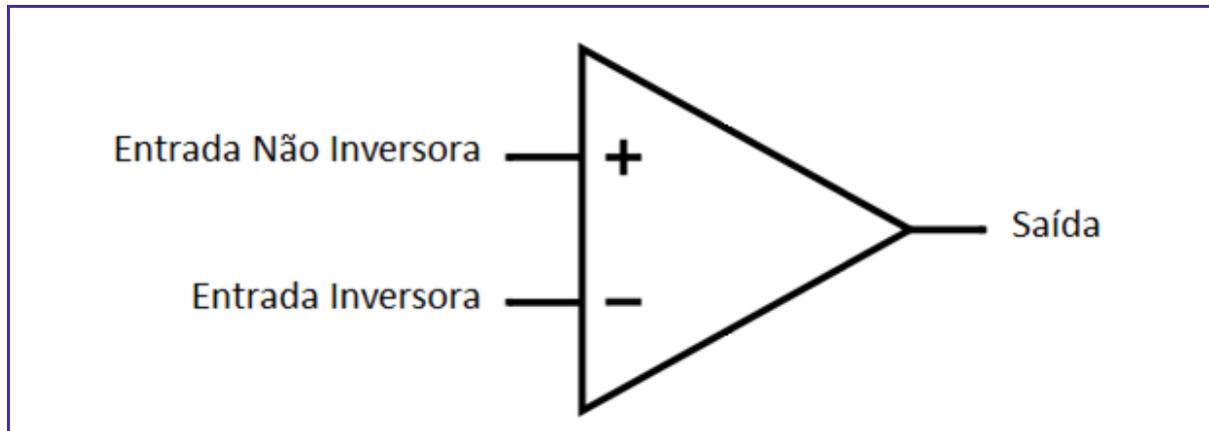
3.2 TERMINAIS DO AMPOP

O **AmpOp** possui 5 terminais principais: **Entrada Inversora (-)**, **Entrada Não-Inversora (+)**, **Saída**, **Alimentação Positiva (V+)** e **Alimentação Negativa (V-)**. O símbolo é o comumente utilizado para se representar o **AmpOp** em circuitos eletrônicos e ilustra estes 5 terminais.



3.3 COMPORTAMENTO DO AMPOP IDEAL

O **AmpOp ideal** é um elemento linear com **ganho intrínseco infinito** e com apenas 3 terminais: **Entrada Não Inversora**, **Entrada Inversora** e **Saída**, tal como representado a seguir.



Este elemento foi projetado para operar como um sensor de diferença entre os sinais de tensão aplicados nos seus dois terminais de entrada (entrada não inversora, ou v_+ , e entrada inversora, ou v_-), multiplicando-se este valor por um ganho A , resultando na expressão de saída $v_o = A(v_+ - v_-)$.



Cabe lembrar que as análises de tensão aqui apresentadas empregam o método das tensões de nó e, quando não acompanhadas de outra informação, são sempre referenciadas a um potencial igual a 0 V.

No **AmpOp ideal** se supõe que **nenhuma corrente de entrada seja drenada**, ou seja, a corrente do sinal nos terminais v_+ e v_- são ambas iguais a zero. Em outras palavras: **a impedância de entrada de um AmpOp ideal tende ao infinito**.

Quanto ao **terminal de saída** v_o de um **AmpOp ideal**, se supõe que aquele seja uma **fonte de tensão ideal**, ou seja, seu sinal é sempre igual a $A(v_+ - v_-)$, quando medido em relação ao terra, independentemente da corrente que possa ser drenada por este terminal por uma carga nele conectada. Em outras palavras: **a impedância de saída de um AmpOp ideal é igual a zero**.



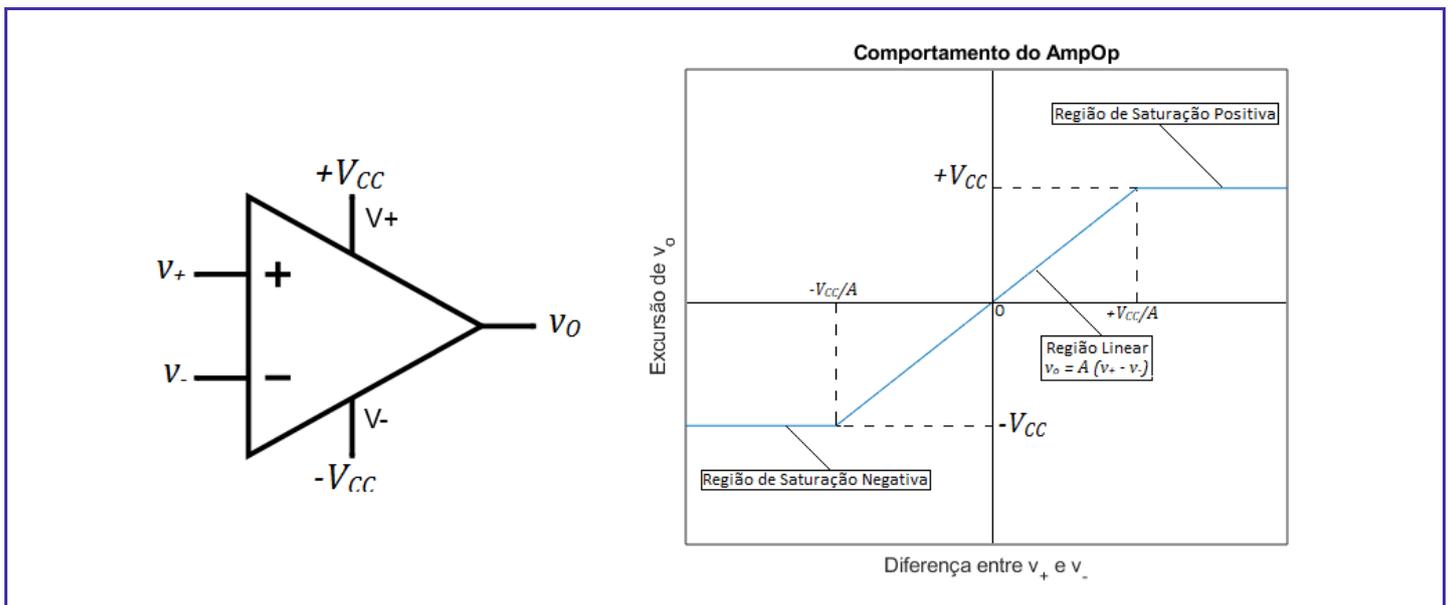
3.4 COMPORTAMENTO DO AMPOP REAL

Para que o **AmpOp** funcione adequadamente, é necessário primeiramente conectá-lo a um par de alimentação **positiva** e **negativa**, de modo que seu sinal de saída possa excursionar na faixa de tensão dada pela sua alimentação. A figura a seguir ilustra a **nomenclatura** comumente empregada nos terminais quando se analisa um **AmpOp**, além de apresentar o gráfico que descreve o funcionamento do **AmpOp** em **malha aberta**.

Pelo **gráfico** se verificam claramente **3 regiões**: a **região de saturação negativa**, a **região linear** e a **região de saturação positiva**.

Quando o módulo da diferença entre as tensões de entrada do **AmpOp** ($|v_+ - v_-|$) é pequeno, o **AmpOp** se comporta como um elemento linear, uma vez que a **tensão de saída** do **AmpOp** (v_o) varia linearmente em função da diferença entre as **tensões de entrada** do **AmpOp**. Nesta região linear, a **saída** do **AmpOp** é dada pela diferença $v_+ - v_-$ multiplicada por um **ganho intrínseco** A do **AmpOp**, também chamado de **ganho em malha aberta** do **AmpOp**.

Fora desta região linear a saída do **AmpOp** fica saturada e ele passa a se comportar como um **elemento não linear**, uma vez que não mais é possível excursionar a saída além dos valores de alimentação positiva e negativa das fontes de alimentação do **AmpOp**.



Na maioria dos casos práticos, a alimentação do **AmpOp** não passa de ± 20 V, enquanto o ganho em **malha aberta** A é da ordem de 10^4 . Desta maneira, de modo a possibilitar que o **AmpOp** trabalhe sempre na região linear (que é o ideal, na maioria das aplicações), o módulo da diferença entre os sinais de entrada v_+ e v_- deve ser da ordem de $20/10^4$, ou seja, da ordem de 2 mV.

Entretanto, as tensões de nó dos circuitos onde se aplica o **AmpOp** geralmente são muito maiores que 2 mV. Nestes casos, uma simplificação feita é considerar que v_+ é igual a v_- , uma vez que neste tipo de circuito, sinais da ordem de mV podem ser assumidos como sendo iguais entre si.



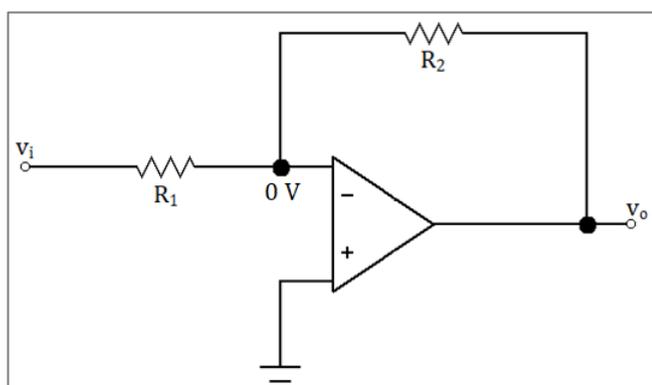
3.5 MONTAGENS CLÁSSICAS DE AMPOPS

Apresentaremos a seguir 7 seguintes montagens clássicas de AmpOps: **Amplificador Inversor**, **Amplificador Não Inversor**, **Amplificador Somador**, **Amplificador de Diferença**, **Amplificador Integrador**, **Amplificador Diferenciador** e **Amplificador Comparador**.

Todas as **análises** a seguir (com exceção do Amplificador Comparador) levarão em consideração que, devido à **realimentação negativa**, $v_+ = v_-$, ou seja, que o sinal da porta não inversora é **igual** ao sinal da porta inversora, bem como as demais **características ideais** do **AmpOp** (*não drena corrente pelas entradas, ganho em malha aberta tende ao infinito etc.*)

3.5.1 Amplificador Inversor

A montagem de **amplificador inversor** é a seguinte:



E portanto,

Sabe-se que num **AmpOp ideal**, **nenhuma corrente** é drenada pelas entradas do dispositivo.

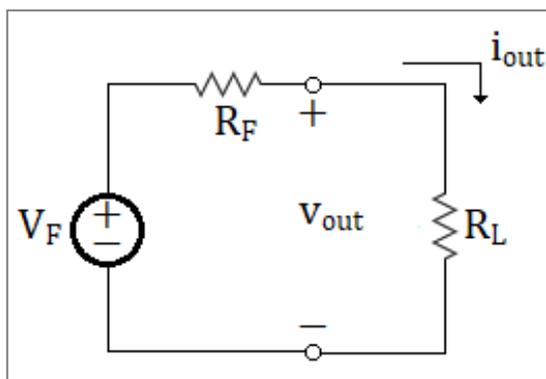
Sendo assim, considerando $v_+ = v_-$, temos que a tensão $v_- = 0$ V, pelo fato de v_+ estar conectada ao terra. Desta maneira, equaciona-se o nó de v_- :

$$\frac{0 - v_i}{R_1} + \frac{0 - v_o}{R_2} = 0$$

$$v_o = -v_i \frac{R_2}{R_1}$$

Se fizermos $R_2 = R_1$, então teremos um *buffer de tensão*, ou seja, um circuito que impõe na **saída** o mesmo valor da **entrada**.

Mas e por quê isto seria útil? Não seria mais fácil ligar um fio direto da entrada à saída? Bom, se você fizer isso terá apenas parte da tensão de entrada na sua saída, enquanto se utilizar um *buffer de tensão*, terá 100% do valor da tensão de entrada na sua saída. Vamos demonstrar. Considere o circuito abaixo.



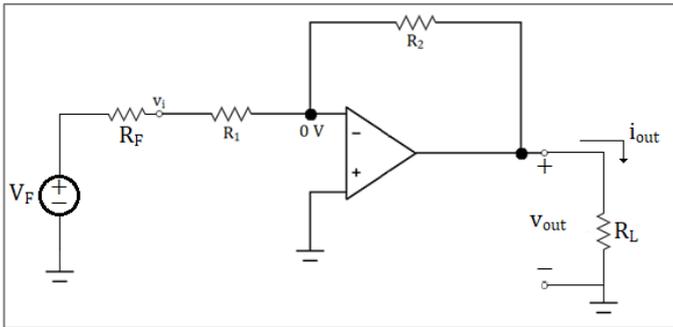
O circuito é excitado por uma fonte de tensão de valor V_F que possui uma resistência intrínseca na saída igual a R_F . A variável de interesse é a tensão v_{out} sobre a carga R_L .

De acordo com esta montagem, o valor de v_{out} será

$$v_{out} = \frac{V_F}{R_F + R_L} R_L$$



Ou seja, não teremos o valor "cheio" da fonte V_F sobre a nossa carga, e o valor da tensão de saída irá depender diretamente do valor da carga, o que não é muito bom... Agora considere este circuito levemente modificado, de modo que fique conforme a Figura abaixo sugere.



Vamos encontrar v_{out} agora, considerando $R_2 = R_1 = R$.

$$\frac{0 - V_F}{R + R_F} + \frac{0 - v_{out}}{R} = 0 \rightarrow v_{out} = -R \frac{V_F}{R + R_F}$$

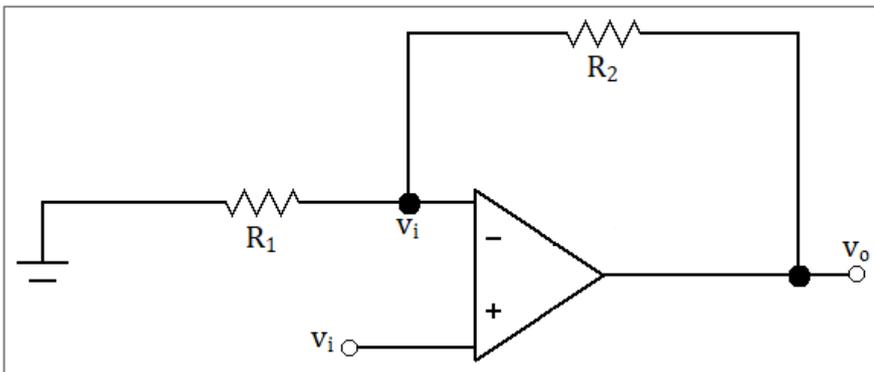
Se conseguirmos garantir que $R_F \ll R$, então teremos

$$v_{out} \cong -V_F$$

Você pode perguntar: *Mas e esse sinal negativo aí?* Podemos "consertar" isto se incluirmos em série com este bloco outro *buffer de tensão*. Com isto v_{out} volta a ser positivo e pronto!

3.5.2 Amplificador Não-Inversor

A montagem de **amplificador não-inversor** é a seguinte:



Sabe-se que num **AmpOp ideal**, **nenhuma corrente** é drenada pelas entradas do dispositivo.

Sendo assim, considerando $v_+ = v_-$, temos que a tensão $v_- = v_i$, pelo fato de v_+ estar conectado a v_i . Desta maneira, equaciona-se o nó de v_- :

$$\frac{v_i}{R_1} + \frac{v_i - v_o}{R_2} = 0$$

E portanto,

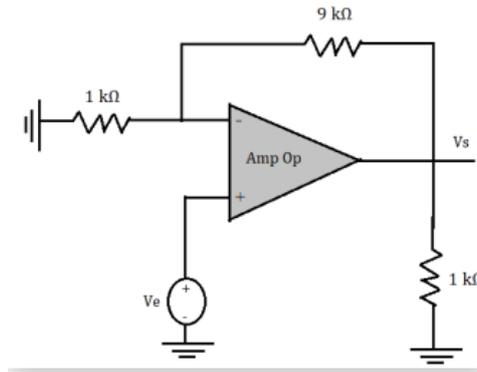
$$v_o = v_i \left(\frac{R_2}{R_1} + 1 \right)$$



(COMPERVE/UFRN - 2018)

A figura ao lado mostra um circuito com amplificador operacional. Quando a tensão V_e for igual a 1 V, o valor da tensão V_s será de

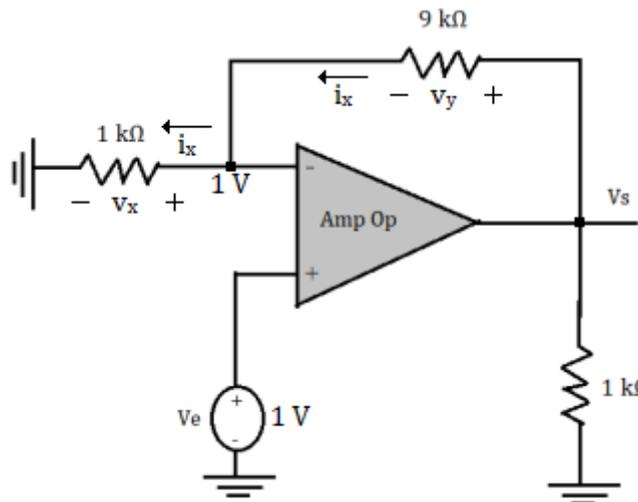




- a) 40 V.
- b) 20 V.
- c) 10 V.
- d) 30 V.

Comentários:

Redesenhando o circuito:



Sabendo que o **nó da entrada não inversora** assume o valor de 1 V (devido ao curto-circuito virtual), calcula-se i_x :

$$i_x = \frac{1}{1k} = 1 \text{ mA}$$

Sabe-se também que o mesmo i_x circula pelo resistor de 9 kΩ, resultando numa queda de tensão v_y sobre este resistor:

$$v_y = 9k \times 10^{-3} = 9 \text{ V}$$

A tensão V_S será a soma de v_x com v_y :

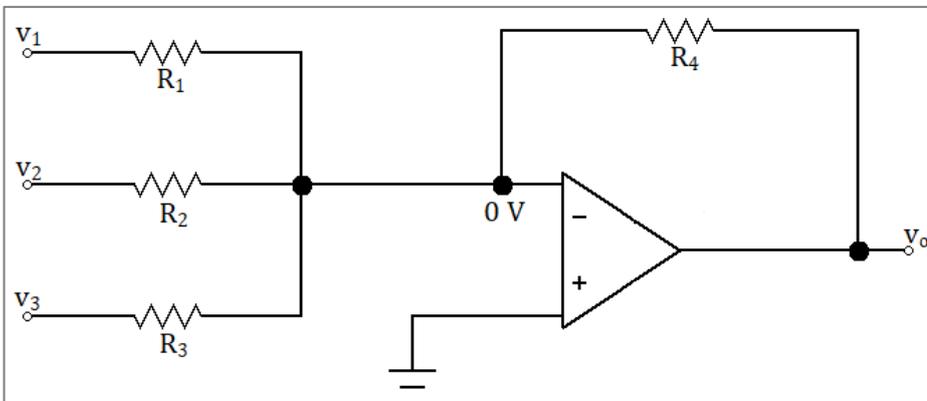
$$V_S = v_x + v_y = 1 + 9 = 10 \text{ V}$$

Gabarito: Letra C.



3.5.3 Amplificador Somador

A montagem de **amplificador somador** é a seguinte:



Sabe-se que num **AmpOp ideal**, **nenhuma corrente** é drenada pelas entradas do dispositivo.

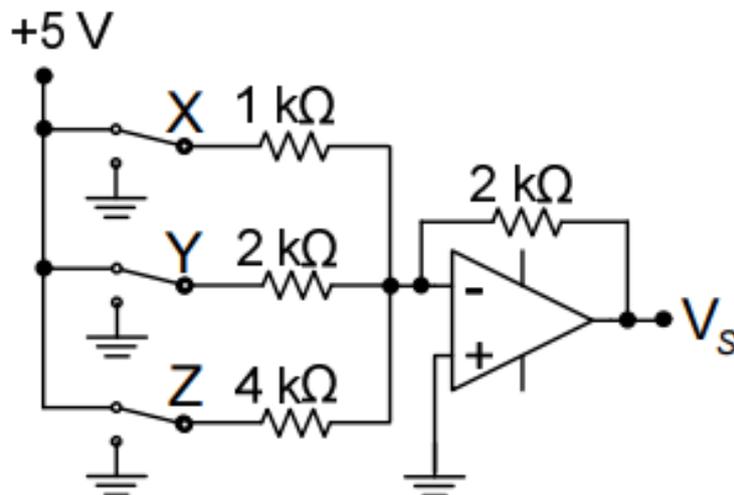
Sendo assim, considerando $v_+ = v_-$, temos que a tensão $v_- = 0\text{ V}$, pelo fato de v_+ estar conectado ao terra. Desta maneira, equaciona-se o nó de v_- :

$$\frac{0 - v_1}{R_1} + \frac{0 - v_2}{R_2} + \frac{0 - v_3}{R_3} + \frac{0 - v_o}{R_4} = 0 \rightarrow v_o = R_4 \left(\frac{v_1}{R_1} + \frac{v_2}{R_2} + \frac{v_3}{R_3} \right)$$



(UECE-CEV/Prefeitura de Sobral - 2018)

Considere o circuito do conversor digital analógico mostrado na figura abaixo.



O valor da tensão de saída V_s de fundo de escala é igual a

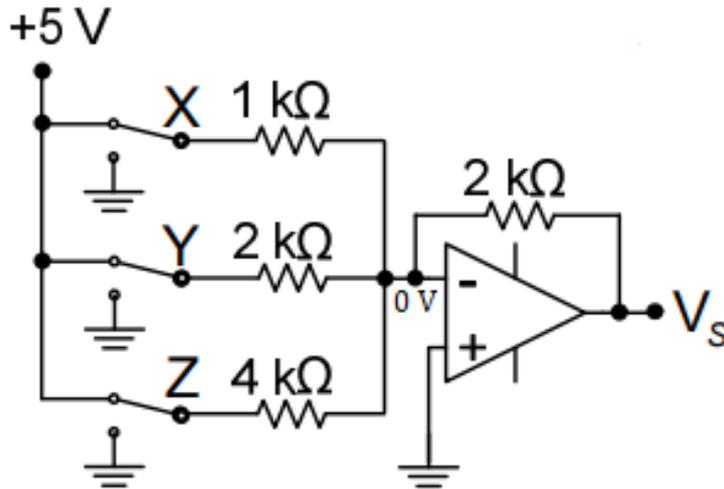
- a) -17,5 V.
- b) -8,75 V.
- c) -35 V.
- d) -5 V.



Comentários:

Fundo de escala representa o maior valor (em módulo) que o **instrumento**, ou **equipamento**, ou **circuito** consegue representar.

Redesenhando o **circuito** para incluirmos as **variáveis** e os **valores já conhecidos** e, em seguida, levantar as equações das tensões de nó.



Levantando as equações das tensões de nó:

$$\frac{0 - 5}{1k} + \frac{0 - 5}{2k} + \frac{0 - 5}{4k} + \frac{0 - V_S}{2k} = 0$$

Isolando V_S :

$$-2k \left(\frac{5}{1k} + \frac{5}{2k} + \frac{5}{4k} \right) = V_S$$

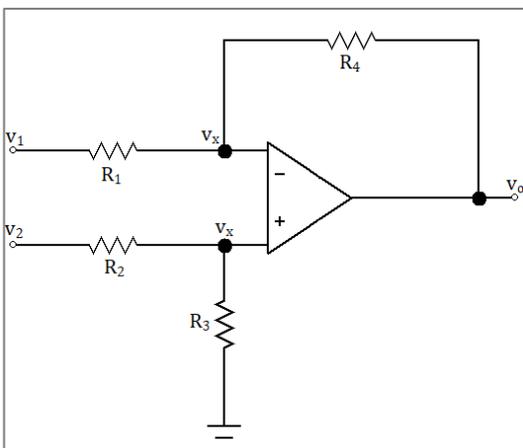
Portanto,

$$V_S = -10 - 5 - 2,5 \rightarrow \boxed{V_S = -17,5 \text{ V}}$$

Gabarito: Letra A.

3.5.4 Amplificador de Diferença

A montagem de **amplificador de diferença** é a seguinte:



Sabe-se que num **AmpOp ideal**, **nenhuma corrente** é drenada pelas entradas do dispositivo.

Sendo assim, considerando $v_+ = v_-$, temos que a tensão $v_- = v_x$, pelo fato de v_+ estar conectado a um divisor de tensão. Desta maneira, tem-se que v_x :

$$v_x = v_2 \frac{R_3}{R_2 + R_3}$$

E com isto, equaciona-se o nó v_- :



$$\frac{v_x - v_1}{R_1} + \frac{v_x - v_o}{R_4} = 0 \rightarrow v_x \left(\frac{R_4}{R_1} + 1 \right) - v_1 \frac{R_4}{R_1} = v_o$$

Substituindo v_x nesta última equação:

$$v_o = v_2 \frac{R_3}{R_2 + R_3} \left(\frac{R_4}{R_1} + 1 \right) - v_1 \frac{R_4}{R_1} \rightarrow \boxed{v_o = v_2 \frac{R_3}{R_2 + R_3} \left(\frac{R_4 + R_1}{R_1} \right) - v_1 \frac{R_4}{R_1}}$$

Parece complicado, né? Mas olha o que acontece se **todos os valores dos resistores forem iguais a R** :

$$v_o = v_2 \frac{R}{2R} \left(\frac{2R}{R} \right) - v_1 \frac{R}{R} \rightarrow \boxed{v_o = v_2 - v_1}$$



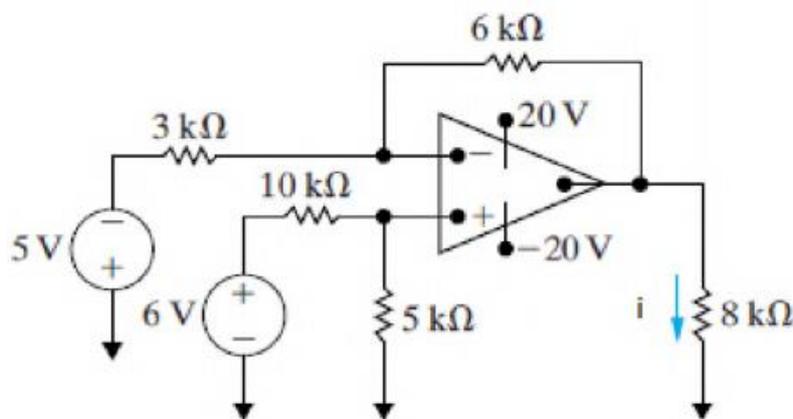
(NC-UFPR/Itaipu Binacional - 2019)

Após a análise de um equipamento eletrônico com comportamento anômalo, a equipe de engenharia identificou um componente como potencial causa do mau funcionamento: um amplificador operacional (AmpOp).

A equipe então isolou o componente e criou um circuito de testes, demonstrado ao lado, que é continuamente monitorado.

Para que seja possível identificar eventuais problemas, é necessário determinar o valor da corrente i (no resistor de $8 \text{ k}\Omega$), para comparações com o valor medido.

Levando em consideração os dados apresentados, assinale a alternativa correta com o valor da corrente i , considerando o circuito como ideal.



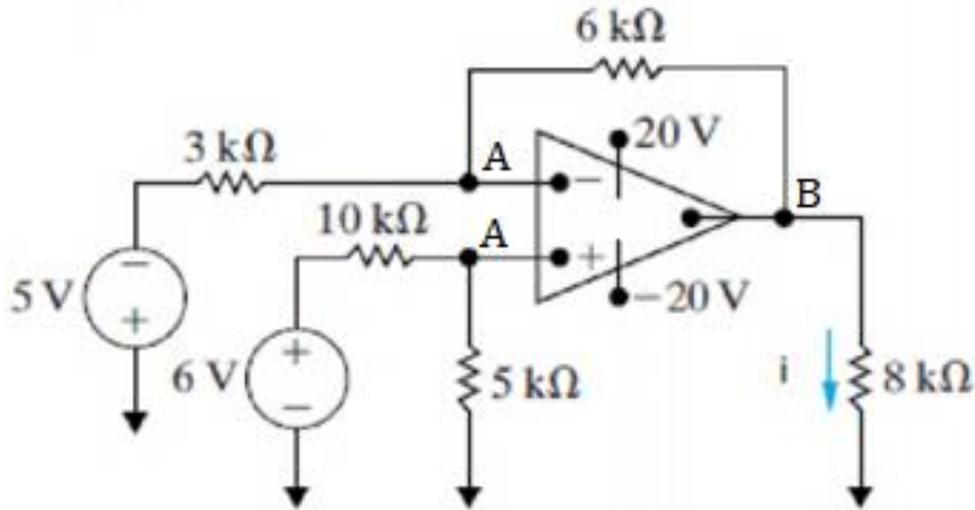
- a) 0,03 mA.
- b) 0,2 mA.
- c) 2 mA.
- d) 2,5 mA.



e) 4 mA.

Comentários:

Vamos redesenhar o **circuito** para colocar nomes nos nós...

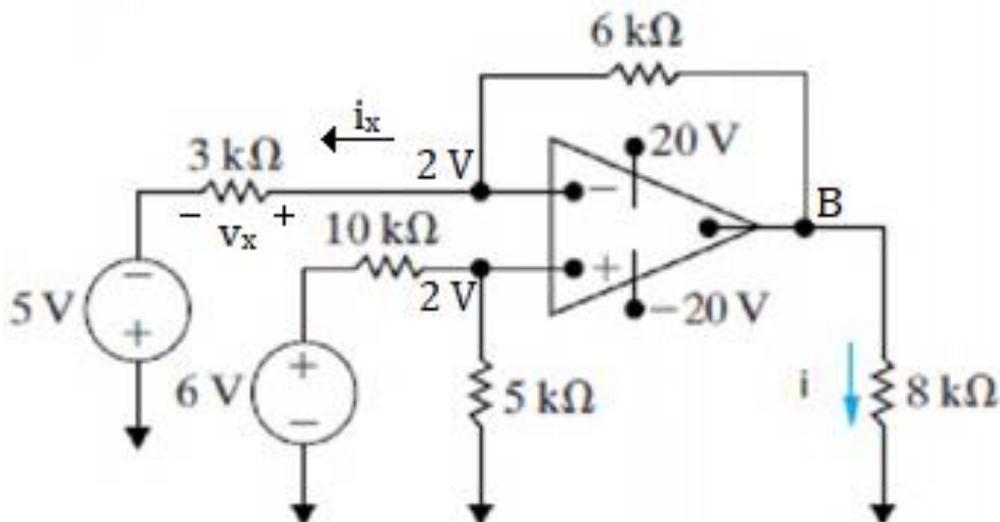


Olhemos para a entrada não inversora do **AmpOp**.

O nó "A" é um **divisor de tensão**, dado por:

$$v_A = \frac{6}{10k + 5k} \times 5k \quad \therefore \quad \boxed{v_A = 2V}$$

Como o **AmpOp é ideal**, e temos uma realimentação negativa, temos que a tensão aplicada na entrada inversora é **igual** à tensão aplicada na entrada não inversora. Com isso temos então:



Da fonte de 5 V flui uma corrente para o nó A da entrada inversora dada por i_x . Sobre o resistor de 3 kΩ surge uma tensão dada por v_x :

$$i_x = \frac{v_x}{3k}$$



Ou seja, v_x é:

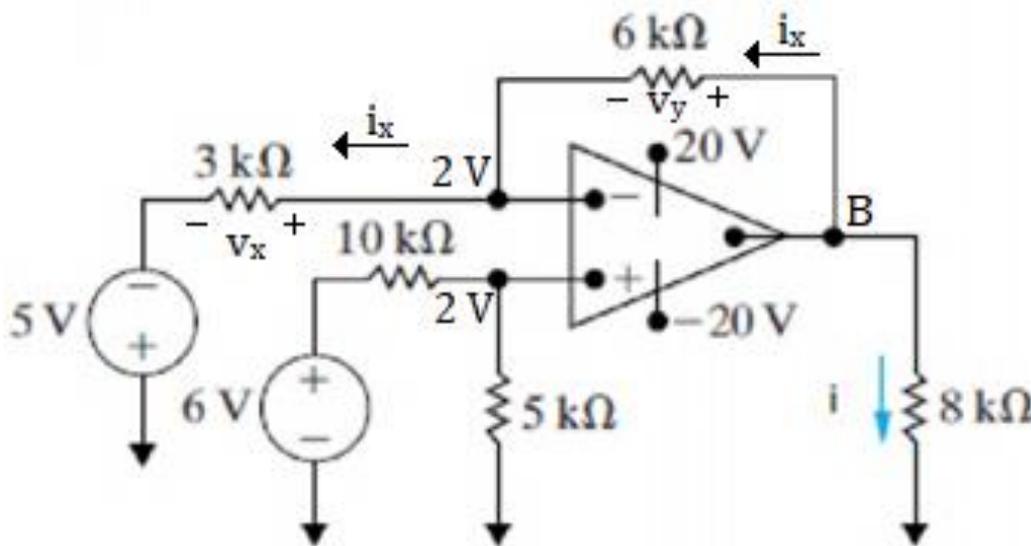
$$v_x = 2 - (-5) \quad \therefore \quad \boxed{v_x = 7 \text{ V}}$$

Tendo o valor de v_x , descobre-se o valor de i_x :

$$i_x = \frac{v_x}{3k} \quad \therefore \quad \boxed{i_x = \frac{7}{3k} \text{ A}}$$

Não precisamos perder tempo fazendo a divisão para descobrir o valor de i_x . Podemos carregá-lo como fração, o que será útil *a posteriori*.

Sabendo i_x , e sabendo também que o **AmpOp** ideal não drena corrente pelas suas entradas, conclui-se que todo o valor de i_x circula pelo resistor de $6 \text{ k}\Omega$. Sobre o resistor de $6 \text{ k}\Omega$ surge uma queda de tensão chamada v_y .



A tensão v_y é dada pela multiplicação da corrente i_x pelo valor do resistor ($6 \text{ k}\Omega$):

$$v_y = \frac{7}{3k} \times 6k \quad \therefore \quad \boxed{v_y = 14 \text{ V}}$$

Com o valor de v_y encontra-se o valor da tensão do nó B do circuito (v_B):

$$v_B = 2 + v_y \quad \therefore \quad \boxed{v_B = 16 \text{ V}}$$

Perceba que não ter feito a divisão para se encontrar o valor de i_x nos fez poupar tempo, uma vez que os valores se simplificaram logo adiante.

E, finalmente, o valor da corrente i é dado pela divisão entre a tensão v_B pelo valor do resistor ($8 \text{ k}\Omega$):

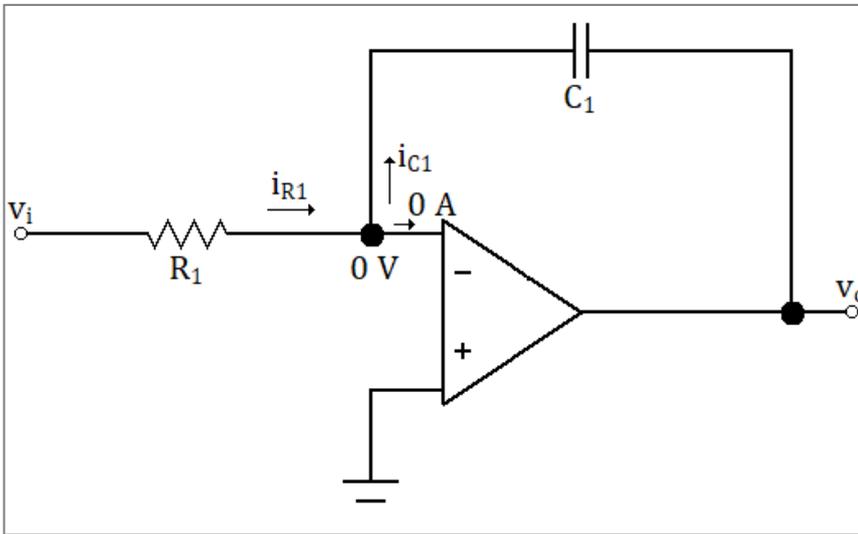
$$i = \frac{v_B}{8k} = \frac{16}{8k} \quad \therefore \quad \boxed{i = 2 \text{ mA}}$$

Gabarito: Letra C.



3.5.5 Amplificador Integrador

A montagem de **amplificador integrador** é a seguinte:



Sabe-se que num **AmpOp ideal**, **nenhuma corrente** é drenada pelas entradas do dispositivo.

Portanto, a mesma corrente que circula por R_1 passa por C_1 .

Da **teoria de circuitos elétricos**, no **capacitor**, a carga elétrica é dada por $q_C = C_1 v_C$.

Se tomarmos a **derivada em relação ao tempo** de ambos os lados da equação, teremos:

$$\frac{dq_C}{dt} = C_1 \frac{dv_C}{dt}$$

Ou seja,

$$i_C = C_1 \frac{dv_C}{dt}$$

Desta maneira, equacionando o nó v_- :

$$\frac{0 - v_i}{R_1} + i_{C1} = 0 \rightarrow C_1 \frac{dv_C}{dt} = \frac{v_i}{R_1}$$

Analisando o circuito acima, verifica-se que $v_o = -v_C$, portanto:

$$-C_1 \frac{dv_o}{dt} = \frac{v_i}{R_1}$$

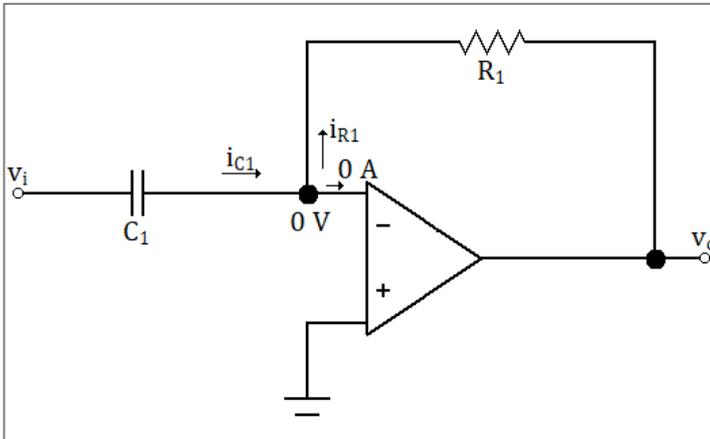
Se tomarmos a integral em ambos os lados da equação temos:

$$\int dv_o = -\frac{1}{R_1 C_1} \int v_i dt + \underbrace{v_o(0)}_{=0} \rightarrow v_o = -\frac{1}{R_1 C_1} \int v_i dt$$



3.5.6 Amplificador Diferenciador

A montagem de **amplificador diferenciador** é a seguinte (*perceba que R_1 e C_1 comutaram de lugar em relação ao Amplificador Integrador*):



Sabe-se que num **AmpOp ideal**, nenhuma corrente é drenada pelas entradas do dispositivo.

Portanto, a mesma corrente que circula por R_1 passa por C_1 . Da **teoria de circuitos elétricos**, a carga no capacitor é dada por $q_C = C_1 v_C$.

Se tomarmos a derivada em relação ao tempo de ambos os lados da equação, teremos: $\frac{dq_C}{dt} = C_1 \frac{dv_C}{dt}$, ou seja, $i_C = C_1 \frac{dv_C}{dt}$.

Desta maneira, equacionando o nó v_- :

$$\frac{0 - v_o}{R_1} - i_{C1} = 0 \rightarrow C_1 \frac{dv_C}{dt} = \frac{v_o}{R_1}$$

Analisando o circuito acima, verifica-se que $v_i = v_C$, portanto:

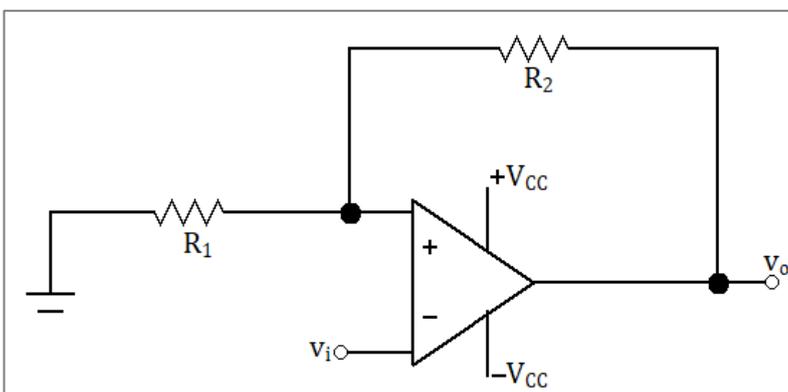
$$-C_1 \frac{dv_i}{dt} = \frac{v_o}{R_1}$$

Rearranjando os termos, chega-se a $v_o = -R_1 C_1 \frac{dv_i}{dt}$

3.5.7 Amplificador Comparador por Histerese

Até o momento se utilizou somente a **realimentação negativa** para a montagem dos blocos de **AmpOps**. Agora iremos fazer uso de **realimentação positiva**.

O **amplificador comparador por histerese** possui a seguinte montagem:



Como agora há **realimentação positiva**, a relação $v_+ = v_-$ **não é mais válida**.

Com isso, precisamos ter em mente que a **realimentação positiva** fará com que o **AmpOp sempre opere saturado**, ou seja, a saída v_o será sempre igual ou a $+V_{CC}$ ou a $-V_{CC}$, **invariavelmente**.



Já que $v_- = v_i$, qual o valor de v_+ ? Vamos equacionar o nó v_+ .

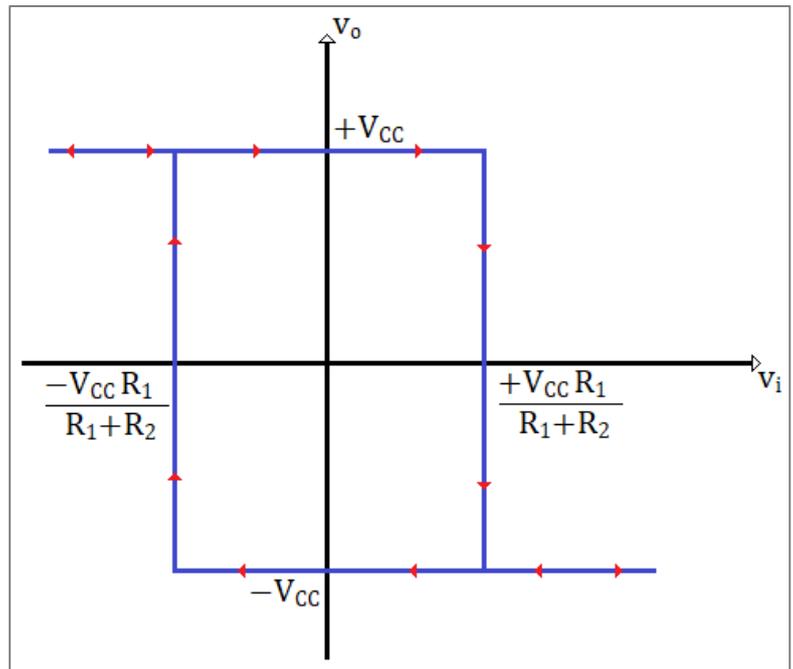
$$\frac{v_+}{R_1} + \frac{v_+ - v_o}{R_2} = 0 \rightarrow v_+ \left(\frac{1}{R_1} + \frac{1}{R_2} \right) = \frac{v_o}{R_2} \rightarrow \boxed{v_+ = v_o \frac{R_1}{R_1 + R_2}}$$

E, como já sabemos que v_o ou vale $+V_{CC}$ ou vale $-V_{CC}$, então:

$$v_+ = \begin{cases} (+V_{CC}) \frac{R_1}{R_1 + R_2} \\ (-V_{CC}) \frac{R_1}{R_1 + R_2} \end{cases}$$

Agora nossa análise vai ser mais imaginária que matemática... Vamos pensar num valor de v_i que seja maior que o valor de v_+ , ou seja, $v_i > (+V_{CC}) \frac{R_1}{R_1 + R_2}$. A saída será então igual a $-V_{CC}$ (pois o sinal de entrada está na **porta inversora**).

Imaginemos que o valor de v_i comece agora a diminuir e fique **negativo**. O que acontece com a saída? Ela permanece **negativa**, pois ela só irá ficar positiva quando o valor de v_+ for maior que o valor de v_- . Dado que o valor de v_+ é uma fração do valor de v_o , então assim que v_i for inferior a esta fração de v_o , o valor de v_o irá comutar para $+V_{CC}$ imediatamente. E permanecerá em $+V_{CC}$ para todos os valores de v_i inferiores a àquele patamar.



O mesmo acontecerá para o caminho de volta, como você pode notar no **gráfico**. As setas indicam o caminho da histerese.



PARTE 02

ELETRÔNICA DIGITAL

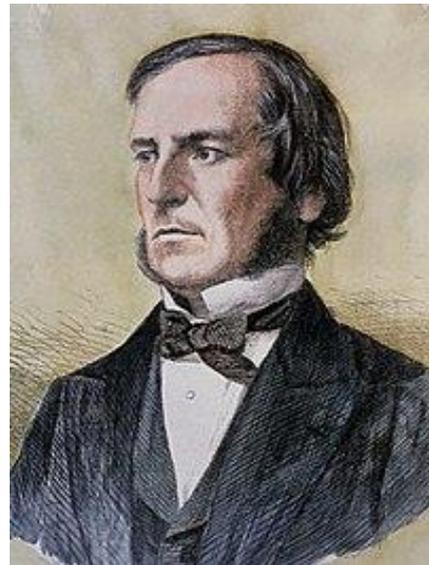


4 ELETRÔNICA DIGITAL

Entramos agora na **Eletrônica Digital**! Este nicho da Eletrônica teve início em 1938, quando o matemático e engenheiro norte-americano **Claude Shannon** (1916-2001) organizou o trabalho do também matemático e filósofo britânico **George Boole** (1815-1864), considerado o pai da álgebra booleana, como sendo uma convenção para o emprego de conceitos de eletrônica.



Fonte: https://pt.wikipedia.org/wiki/Claude_Shannon



Fonte: https://pt.wikipedia.org/wiki/George_Boole

E desde o final da década de 1930 vem se aprimorando de maneira arrebatadora. Iniciaremos com alguns **conceitos introdutórios**, tais como **Bases Numéricas, Operações de Adição e Subtração com Números Binários, Portas Lógicas**, passando a seguir para os **Circuitos Digitais** propriamente ditos.



4.1 CONCEITOS INTRODUTÓRIOS

4.1.1 Bases Numéricas

Trabalharemos com **4 sistemas numéricos**: **binário**, **octal**, **decimal** e **hexadecimal**. Os sistemas **binário**, **octal** e **hexadecimal** guardam uma **correlação** entre si, visto que as bases destes sistemas possuem em comum o fato de **serem todas potências de 2**. E, por guardarem uma correlação tão íntima, as conversões entre estas bases são relativamente fáceis.

O **sistema numérico binário** (ou *base numérica binária*) pode representar qualquer número com apenas **dois algarismos**: 0 e 1. No sistema binário, o termo dígito binário (*binary digit*) é abreviado para o termo **bit** e representa um único "0" ou um único "1" dentro de um número maior, composto por diversos zeros e uns. O sistema numérico binário precisa de uma determinada resolução em números possíveis de bits para poder representar os demais sistemas numéricos, conforme será visto a seguir.

Um outro termo recorrente na análise de sistemas numéricos binários é o de um conjunto de 8 bits, que forma **1 byte**.

Também nas representações por sistemas numéricos binários se empregam os termos "*dígito mais significativo*" e "*dígito menos significativo*".

O *dígito mais significativo* é o **bit mais à esquerda** do número na base binária. Ele é assim chamado pois seu valor é o que possui **maior relevância**, ou seja, representa o número equivalentemente superior na base decimal.

Já o *dígito menos significativo* é o **bit mais à direita** do número na base binária. Ele é assim chamado pois seu valor é o que possui **menor relevância**, ou seja, representa o número equivalentemente inferior na base decimal.

O **sistema numérico octal** (ou *base numérica octal*) pode representar qualquer número com apenas **8 algarismos**: 0, 1, 2, 3, 4, 5, 6, 7.

O **sistema numérico decimal** é o que usamos no nosso dia a dia. Ele pode representar qualquer número com **10 algarismos**: 0, 1, 2, 3, 4, 5, 6, 7, 8, 9.

Já o **sistema numérico hexadecimal** pode representar qualquer número com **16 símbolos**: 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F.



A título de curiosidade segue uma tabela com a equivalência entre os números primordiais da base decimal para as demais bases:

BASE DECIMAL	BASE BINÁRIA	BASE OCTAL	BASE HEXADECIMAL
0	0000	00	0
1	0001	01	1
2	0010	02	2
3	0011	03	3
4	0100	04	4
5	0101	05	5
6	0110	06	6
7	0111	07	7
8	1000	10	8
9	1001	11	9
10	1010	12	A
11	1011	13	B
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F

Para se converter qualquer número da **base decimal** para **outra base**, deve-se empregar **divisões sucessivas pelo número da base de destino**, ou seja, se temos um número "X" na base 10, e queremos representá-lo na base 2, devemos dividir este número "X" por 2 "n" vezes, sempre anotando o **resto da divisão**. A seguir iremos melhor definir este conceito.

4.1.1.1 Conversões de uma base qualquer para decimal

Pensemos no número 1010 na **base binária** - doravante descrito como **(1010)₂**. Queremos encontrar seu equivalente na **base decimal**. O procedimento é o seguinte:

$$(1010)_2 = 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 = 8 + 0 + 2 + 0 = (10)_{10}$$

Ou seja, multiplicamos o número "0" ou "1" na base 2 pelas **potências de 2** representativas de sua **posição** (ou seja, o mais à esquerda ganha maior relevância - maior expoente - e vai se reduzindo até o expoente zero).

Pensemos agora no número 12 na **base octal** - ou **(12)₈**. Queremos encontrar seu equivalente na **base decimal**. O procedimento é idêntico, porém agora usamos como **base o número 8**.

$$(12)_8 = 1 \times 8^1 + 2 \times 8^0 = 8 + 2 = (10)_{10}$$

Por último, pensemos agora no "número" A1 na **base hexadecimal** - ou **(A1)₁₆**. Queremos encontrar seu equivalente na **base decimal**. Como fazer?

Bom, como não adianta multiplicar "A1" por nada, devemos saber **previamente** a correlação das letras da **base hexadecimal** com os seus equivalentes na **base decimal**, conforme disposto na tabela apresentada na página anterior. Sendo assim:

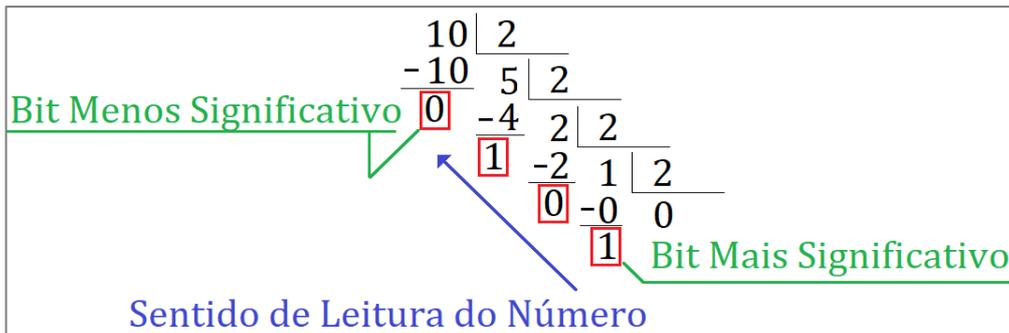


$$(A)_{16} = 10 \times 16^1 + 1 \times 16^0 = 160 + 1 = (161)_{10}$$

Simple, não?

4.1.1.2 Conversões de decimal para uma base qualquer

Façamos agora o **caminho contrário**. Temos o número 10 na **base decimal** e queremos encontrar seu equivalente na **base binária**. O procedimento é o seguinte:



Divide-se **sucessivamente** o número na **base original** pelo número da **base de destino**, preservando-se o valor dos **restos das divisões**, até que o **quociente da última divisão seja zero**.

Assim o **número na base de destino** será aquele formado pelos **restos das divisões**, no sentido apontado na Figura acima.

Neste caso, o número formado é o $(1010)_2$ corresponde ao número $(10)_{10}$.



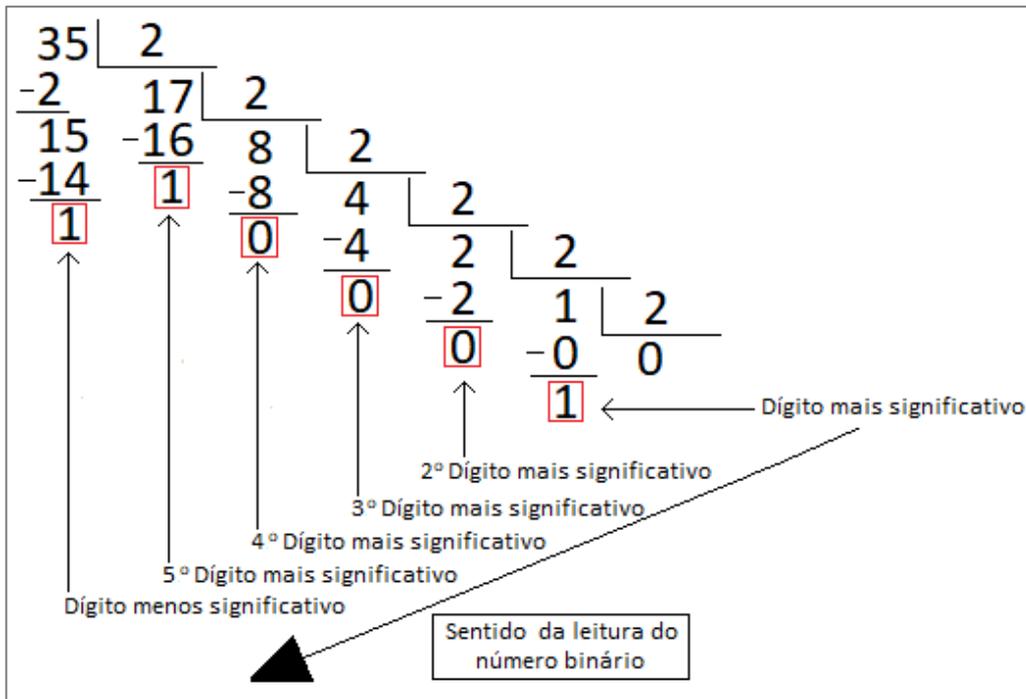
(FUNDEP/Prefeitura de Uberlândia - 2019)

Em relação aos sistemas digitais, a conversão decimal binário é de fundamental importância. Assinale a alternativa que apresenta o equivalente binário ao número decimal 35.

- a) 100001
- b) 100111
- c) 110001
- d) 100011

Comentários:

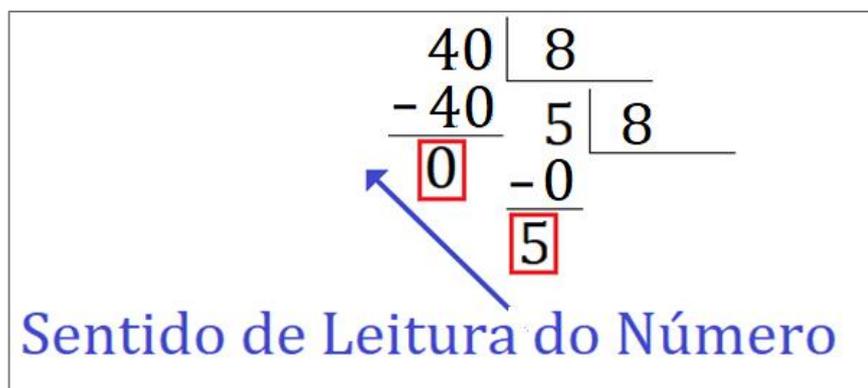




Para se fazer a conversão de um **número decimal** para um **número binário** é necessário fazer uma **sucessão de divisões por 2**. O resultado é então lido ao contrário, conforme segue.

Portanto, o **número 35 em decimal** é representado em binário pelo número **100011**. Assim, a **alternativa correta é a letra D**.

Façamos agora a conversão do **número 40 na base decimal** - ou $(40)_{10}$ - para a **base octal**. O procedimento é o mesmo.



Divide-se sucessivamente o **número na base original** pelo **número da base de destino**, preservando-se o valor dos **restos das divisões**, até que o **quociente da última divisão seja zero**.

O resultado é o número 50 na base octal - ou $(50)_8$.

Por último, façamos agora a conversão do **número 1000 na base decimal** - ou $(1000)_{10}$ - para a **base hexadecimal**. O procedimento é o semelhante.



$$\begin{array}{r|l} 1000 & 16 \\ -96 & 62 \mid 16 \\ \hline 40 & -48 & 3 \mid 16 \\ -32 & \boxed{14} & -0 & 0 \\ \hline \boxed{8} & & \boxed{3} & \end{array}$$

Como um dos **restos** resultou no **número 14**, e tal número possui um equivalente na **base hexadecimal** (a letra "E"), a representação do número $(1000)_{10}$ fica sendo $(3E8)_{16}$.

←
Sentido de Leitura do Número

4.1.1.3 Conversões entre bases binária, octal e hexadecimal

Para se realizar a **conversão** entre estas **bases**, por elas serem **todas potências de 2**, é possível se empregar uma técnica que torna a **conversão muito mais rápida**.

Tomemos por base o **número binário 010010010011**. Este número possui **12 bits**. Para convertê-lo para a **base octal**, por exemplo, primeiro o separamos em grupos de **3 bits** (afinal $2^3 = 8$, e buscamos a base **octal**).

$$(010010010011)_2 = (010\ 010\ 010\ 011)_2$$

Ok, nada de novo por aqui. Ainda tenho o mesmo número na base 2...

Agora que vem a parte interessante! Vamos escrever estes números tal como se fosse para a base decimal, porém para cada grupo de 3 bits, desta maneira:

$$(010\ 010\ 010\ 011)_2 = \left(\underbrace{010}_{(2)_8} \underbrace{010}_{(2)_8} \underbrace{010}_{(2)_8} \underbrace{011}_{(3)_8} \right)_2$$

Ou seja, o número $(010010010011)_2$ equivale ao número $(2223)_8$.

Vamos fazer o mesmo para a **base hexadecimal**. Tomemos de novo o número $(010010010011)_2$. Para convertê-lo para a **base hexadecimal**, agora o separamos em grupos de 4 (afinal $2^4 = 16$, e buscamos a base **hexadecimal**):

$$(010010010011)_2 = (0100\ 1001\ 0011)_2$$

E fazemos o **mesmo procedimento** adotado anteriormente para a base octal:

$$(0100\ 1001\ 0011)_2 = \left(\underbrace{0100}_{(4)_{16}} \underbrace{1001}_{(9)_{16}} \underbrace{0011}_{(3)_{16}} \right)_2$$

Ou seja, o número $(010010010011)_2$ equivale ao número $(493)_{16}$.



E se o número não puder ser separado em grupos uniformes de 3 ou 4 bits?

Boa pergunta! Então você deve agrupá-los sempre em grupos de 3 ou de 4 bits, vindo da direita para a esquerda, e os bits que "faltarem" você **preenche com zeros**. Tomemos por exemplo o número $(0101001011)_2$, um número com 10 bits. Vamos convertê-los para as bases **octal** e **hexadecimal**:

$$(0101001011)_2 = \begin{cases} \left(\begin{array}{cccc} \underline{000} & \underline{101} & \underline{001} & \underline{011} \\ (0)_8 & (5)_8 & (1)_8 & (3)_8 \end{array} \right)_2 = (513)_8 \\ \left(\begin{array}{ccc} \underline{0001} & \underline{0100} & \underline{1011} \\ (1)_{16} & (4)_{16} & (B)_{16} \end{array} \right)_2 = (14B)_{16} \end{cases}$$

Os bits "faltantes" foram destacados na cor cinza claro.

Com isto finalizamos esta parte de representações numéricas e suas conversões. A seguir serão apresentadas as **operações de soma e subtração com números binários**, e em seguida as **portas lógicas**.

4.1.2 Soma Aritmética com Números Binários

É possível realizar a **soma aritmética** que se faz com os números na **base decimal** também na **base binária**, entretanto não se pode esquecer de algumas peculiaridades.

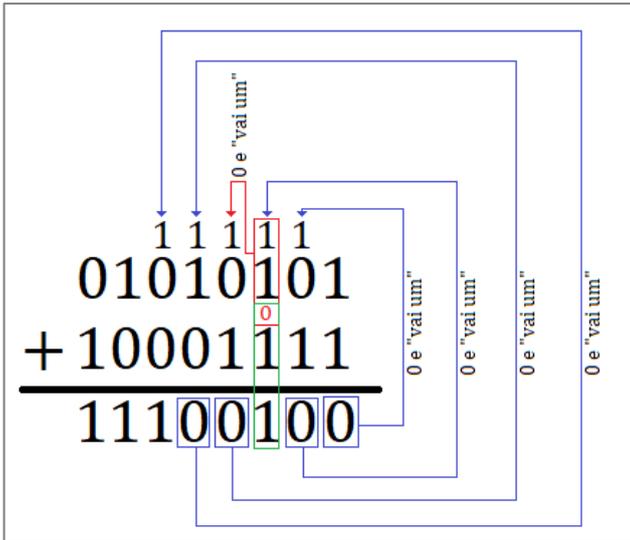
Na **aritmética binária**, o bit de "carry" (*popularmente conhecido como "vai 1"*) é **fundamental** e aparece em praticamente todas as operações.

A **aritmética binária** é basicamente feita em cima do que é mostrado na Tabela a seguir.

BIT A	BIT B	BIT A + BIT B
0	0	0
0	1	1
1	0	1
1	1	0 e "vai um"

Um **erro comum** é associar a operação "OR" das **operações booleanas** com a **operação aritmética de soma**, pois ambas são definidas pelo operador "+". Deve-se estar atento ao contexto do que é pedido na questão.





Vamos empregar a **soma de dois bytes A e B**, com o byte A sendo definido por $(01010101)_2$ e o byte B sendo definido por $(10001111)_2$. Começa-se a operação tal como na base decimal, ou seja, da direita para a esquerda.

Bom, se fazemos a soma, então também é possível fazer subtrações, certo?

Sim! Porém, assim como existem regras para se fazer **soma** com números binários existem regras para se fazer **subtração** com números binários.

A **lógica** aqui é a de se somar à parcela da qual se quer subtrair determinada quantidade um **número negativo**, desta forma: consideremos os números $(2)_{10}$ e $(-2)_{10}$ e a operação de soma

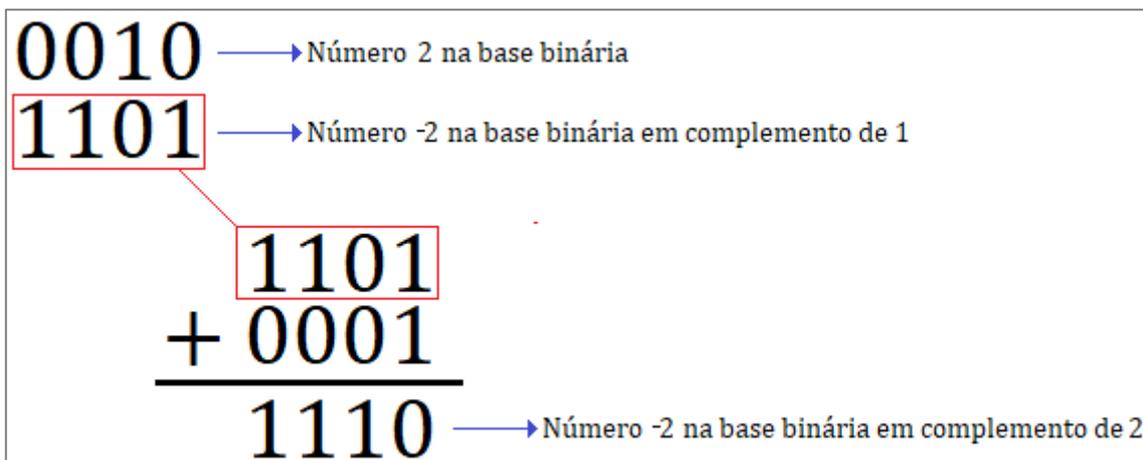
$$2 + (-2) = 0$$

Para se implementar um **número negativo** na **base binária**, a convenção usada é a de **inverter todos os bits**. Esta é a convenção chamada de **complemento de 1**. Ou seja, sabendo que o número $(0010)_2$ representa o número $(2)_{10}$, então para se obter $(-2)_{10}$ basta **inverter os bits**, ficando $(1101)_2$. E assim teremos sempre o bit mais significativo como sendo o chamado bit de sinal (onde 0 irá representar o sinal "+" e o 1 irá representar o sinal "-").

Com isto, um número binário com **4 bits**, em vez de poder representar de $(0)_{10}$ a $(15)_{10}$, iria representar de $(-7)_{10}$, descrito por $(1111)_2$, até o que viria a ser o **absurdo** de $(-0)_{10}$, dado por $(1000)_2$. E a parte positiva iria de $(+0)_{10}$, **também absurda** e dada por $(0000)_2$, até $(+7)_{10}$, dada por $(0100)_2$.

Por isto se usa em **operações aritméticas com números binários** o **complemento de 2**, que conserta esta deficiência do complemento de 1.

O **complemento de 2** nada mais é que **somar 1 ao número já representado em complemento de 1**. Assim:



Entretanto, agora poderemos representar com **4 bits** os números $(-8)_{10}$, dado por $(1111)_2$, até o $(+7)_{10}$, dado por $(0111)_2$. O **número zero** na **base binária** fica sendo representado apenas por $(0000)_2$.

Por último, vamos apresentar o conceito de *bit de overflow*. O *overflow* acontece quando uma **operação aritmética** recebe um **bit de carry** (o "vai-um") na sua **última operação** e este bit não tem com o que se somar e fica "sobrando". Desta maneira:

<p>Soma entre dois números positivos</p> $\begin{array}{r} 0010 \\ +0011 \\ \hline 0101 \end{array}$	<p>Soma entre dois números negativos</p> <p>Overflow 1</p> $\begin{array}{r} 1100 \\ +1010 \\ \hline 0110 \end{array}$
--	--

Na Figura acima se verifica que a **soma** à sua esquerda, envolvendo os números $(0010)_2$, que representa o número $(2)_{10}$, com o número $(0011)_2$, que representa o número $(3)_{10}$, resulta no número $(0101)_2$, que representa o número $(5)_{10}$. **Tudo correto, sem overflow!**

Já na soma ao lado temos **2 números negativos** em **complemento de 2**. O número $(1100)_2$, que representa o número $(-4)_{10}$, e o número $(1010)_2$, que representa o número $(-6)_{10}$, que resultam no número $(0110)_2$, que representa o número $(+6)_{10}$, **o que está claramente errado**, visto que **a soma de dois números negativos não pode resultar em um número positivo**. Este erro pode é apontado pelo **bit de overflow** destacado acima!

Isto acontece porque com **4 bits** não se consegue representar o número $(-10)_{10}$. Para isto seriam necessários pelo menos **5 bits**.

4.1.3 Variáveis Booleanas

Variáveis booleanas são aquelas que somente podem representar dois valores: **0** ou **1**. A este "zero" e a este "um" podemos **atribuir significados**, como **falso** ou **verdadeiro**, **desligado** ou **ligado**, **não** ou **sim**, **aberto** ou **fechado**, **baixo** ou **alto**, **desligado** ou **ligado** etc.

Como se vê, tais variáveis **não representam efetivamente números**, e **sim estados de algo**. Em **Eletrônica Digital** chamamos estes **estados** de **níveis lógicos**: **nível lógico 0** (ou **nível baixo**) e **nível lógico 1** (ou **nível alto**).

Com as **variáveis booleanas** é possível se empregar algumas **operações básicas** da chamada **álgebra booleana**, conforme veremos a seguir. Mas antes veremos **um conceito fundamental** na álgebra booleana: a **tabela verdade**

4.1.4 Tabela-Verdade

Através das **tabelas verdade** podemos determinar a **saída** de um determinado **circuito lógico**. Tal tabela relaciona **todas as variações possíveis** das **entradas de um circuito lógico** e apresenta as respectivas



saídas para cada uma destas combinações. A seguir apresenta-se um exemplo de **tabela verdade** com duas **variáveis de entrada** (A e B) e uma **variável de saída** (Y).

A	B	Y
0	0	0
0	1	1
1	0	0
1	1	1

A primeira linha da tabela mostra as **variáveis de entrada** e as **variáveis de saída**. Note que o número de linhas abaixo da primeira representa as 4 combinações possíveis destas duas variáveis (A = 0 e B = 0; A = 0 e B = 1; A = 1 e B = 0; A = 1 e B = 1).

Se fossem 3 variáveis de entrada, então haveria 8 combinações. Se fossem 4 variáveis de entrada, haveria 16 combinações.

Percebe como o número de combinações é sempre 2^N , onde N é o número de **variáveis de entrada**? **Isso sempre irá ocorrer.**

O resultado deste circuito lógico é igual às combinações onde a saída seja "1". Em outras palavras, **nesta tabela verdade**, sempre que a **entrada B** for igual a "1", **a saída Y** será também igual a "1", então podemos dizer que $Y = B$, pois o valor lógico de A não irá importar no resultado deste circuito lógico.

4.1.5 Portas Lógicas

Algumas combinações de **entradas** já possuem blocos padronizados, chamados de **portas lógicas**. Estas **portas lógicas** são denominadas de acordo com a sua respectiva função:

- Porta **AND** (ou seja, realiza a função lógica "E");
- Porta **OR** (ou seja, realiza a função lógica "OU");
- Porta **NOT** (ou seja, realiza a função de **inverter o valor lógico** de sua entrada)
- Porta **XOR** (ou seja, realiza a função lógica de "OU-EXCLUSIVO").

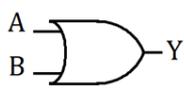
Os blocos apresentados demonstram sempre **2 entradas** (com exceção da porta **NOT**, que apresenta uma única entrada), porém isto **não é uma regra**. As portas que realizam operação entre **peelo menos 2 entradas**, podem realizar com **N entradas**, sem problema algum, bastando que para isto se modifique sua tabela verdade.

Estes blocos podem ser encadeados uns nos outros, de modo que formem um **circuito lógico** mais complexo. A análise de um **circuito lógico** com diversas portas encadeadas virá a seguir através de um exemplo.

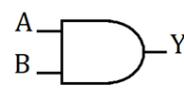
Nas **expressões lógicas** que seguem, sempre que **uma barra** aparecer sobre a **variável booleana**, indica que esta variável está "**negada**", ou seja, seu valor lógico originário na **tabela verdade** que deu origem à expressão era 0. Quando a **variável booleana** aparecer **sem barra**, indica que seu valor lógico originário na **tabela verdade** que deu origem à expressão era 1.

Estes blocos padronizados são os que seguem:

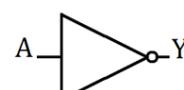


PORTA LÓGICA "OR"	TABELA VERDADE															
	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	A	B	Y	0	0	0	0	1	1	1	0	1	1	1	1
A	B	Y														
0	0	0														
0	1	1														
1	0	1														
1	1	1														
<p><u>EXPRESSÃO LÓGICA</u> $Y = A + B$</p>																

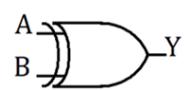
A saída de uma porta **OR** será 1 sempre que pelo menos uma das entradas possuir valor lógico 1.

PORTA LÓGICA "AND"	TABELA VERDADE															
	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	A	B	Y	0	0	0	0	1	0	1	0	0	1	1	1
A	B	Y														
0	0	0														
0	1	0														
1	0	0														
1	1	1														
<p><u>EXPRESSÃO LÓGICA</u> $Y = A \cdot B$</p>																

A saída de uma porta **AND** será 1 sempre que todas as entradas forem iguais a 1.

PORTA LÓGICA "NOT"	TABELA VERDADE						
	<table border="1"> <thead> <tr> <th>A</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	Y	0	1	1	0
A	Y						
0	1						
1	0						
<p><u>EXPRESSÃO LÓGICA</u> $Y = \bar{A}$</p>							

A saída de uma porta **NOT** será sempre o inverso do valor lógico da entrada.

PORTA LÓGICA "XOR"	TABELA VERDADE															
	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	B	Y	0	0	0	0	1	1	1	0	1	1	1	0
A	B	Y														
0	0	0														
0	1	1														
1	0	1														
1	1	0														
<p><u>EXPRESSÃO LÓGICA</u> $Y = A \cdot \bar{B} + \bar{A} \cdot B = A \oplus B$</p>																

A saída de uma porta **XOR** será sempre 1 sempre que as entradas possuírem valores lógicos diferentes entre si.

Há ainda as portas lógicas **NAND** (ou seja, operação **AND** acrescida da operação **NOT**) e **NOR** (ou seja, operação **OR** acrescida da operação **NOT**). Tais portas **são muito importantes** na implementação de circuitos lógicos de maneira **mais eficiente**. Porém isto será visto *a posteriori*, após a apresentação de **alguns teoremas booleanos fundamentais**.



4.1.6 Teoremas Booleanos e de DeMorgan

Os **teoremas booleanos** são **regras** para tratarmos de **circuitos lógicos**. São eles:

Teoremas para a Operação AND:

1. $X \cdot 0 = 0$, ou seja, qualquer variável booleana que faça uma operação **AND** com um valor lógico 0, terá como saída o valor lógico 0.
2. $X \cdot 1 = X$, ou seja, qualquer variável booleana que faça uma operação AND com um valor lógico 1, terá como saída a própria variável booleana.
3. $X \cdot X = X$, ou seja, qualquer variável booleana que faça uma operação **AND** consigo mesma, terá como saída o valor da própria variável booleana.
4. $X \cdot \bar{X} = 0$, ou seja, qualquer variável booleana que faça uma operação **AND** consigo mesma negada, terá como saída o valor lógico 0.

Teoremas para a Operação OR:

1. $X + 0 = X$, ou seja, qualquer variável booleana que faça uma operação **OR** com um valor lógico 0, terá como saída a própria variável.
2. $X + 1 = 1$, ou seja, qualquer variável booleana que faça uma operação **OR** com um valor lógico 1, terá como saída sempre o valor lógico 1.
3. $X + X = X$, ou seja, qualquer variável booleana que faça uma operação **OR** consigo mesma, terá como saída o valor da própria variável booleana.
4. $X + \bar{X} = 1$, ou seja, qualquer variável booleana que faça uma operação **OR** consigo mesma negada, terá como saída o valor lógico 1.

Além destes, há ainda um outro teorema que é **fundamental** para a implementação de circuitos lógicos eficientes, o chamado **Teorema de DeMorgan**. Este teorema nos diz que:

$$\boxed{\overline{A \cdot B} = \bar{A} + \bar{B}} \quad \boxed{\overline{A + B} = \bar{A} \cdot \bar{B}}$$

Operação NAND Operação NOR

Todas as **expressões booleanas** consistem em combinações das operações básicas aqui vistas (**OR**, **AND** e **NOT**). Entretanto, é possível implementar qualquer expressão booleana empregando **APENAS** portas **NAND** e portas **NOR**. A esta característica se dá o nome de universalidade das portas **NAND** e **NOR**. E tal universalidade advém diretamente do **Teorema de DeMorgan**.

Os **circuitos integrados** que implementam as **funções lógicas** possuem **não uma, porém várias portas lógicas implementadas em si**. Se em um determinado circuito lógico tivermos a necessidade de implementar apenas uma porta **OR**, e diversas outras portas **AND** e **NOT**, teremos "*desperdiçado*" espaço em nossa placa com um circuito integrado que fará apenas uma função.

Em vez disso, podemos **trocar todas as nossas portas lógicas** por suas equivalentes **NAND** ou **NOR** e implementarmos em nossa placa **apenas** portas **NAND** ou **NOR**. A probabilidade de que economizemos espaço em nossa placa é **muito maior**. Isso gerará também a chamada **economia de escala**, uma vez que se



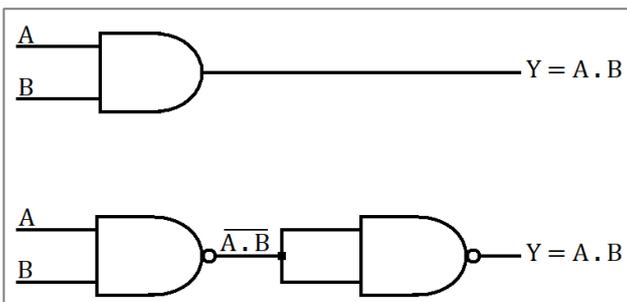
nosso circuito for ser implementado em uma linha de montagem, poderemos comprar somente circuitos integrados de portas **NAND**, gerando economia de custos com o fornecedor, pois agora compraremos inúmeros circuitos integrados de portas **NAND**, em vez de conjuntos menores de circuitos integrados de portas **NOT**, **AND** e **OR**.

Mas, antes de prosseguirmos, vamos apresentar as portas **NAND** e **NOR**, do mesmo jeito que apresentamos as portas **OR**, **AND**, **NOT** e **XOR**.

PORTA LÓGICA "NOR"	TABELA VERDADE															
	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	B	Y	0	0	1	0	1	0	1	0	0	1	1	0
A	B	Y														
0	0	1														
0	1	0														
1	0	0														
1	1	0														
<p>EXPRESSÃO LÓGICA</p> $Y = \overline{A + B}$																

PORTA LÓGICA "NAND"	TABELA VERDADE															
	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	B	Y	0	0	1	0	1	1	1	0	1	1	1	0
A	B	Y														
0	0	1														
0	1	1														
1	0	1														
1	1	0														
<p>EXPRESÃO LÓGICA</p> $Y = \overline{A \cdot B}$																

Exemplo: Como implementar uma porta **AND** através de portas **NAND**?



Perceba que na representação de cima a porta **AND** possui duas entradas: A e B.

Na representação ao lado temos as mesmas duas entradas A e B entrando numa porta **NAND**. A saída é $\overline{A \cdot B}$. Em seguida, fazemos com que esta saída $\overline{A \cdot B}$ entre nas duas entradas da **NAND** posterior.

Dos teoremas de portas **AND** temos que $X \cdot X = X$, lembra?

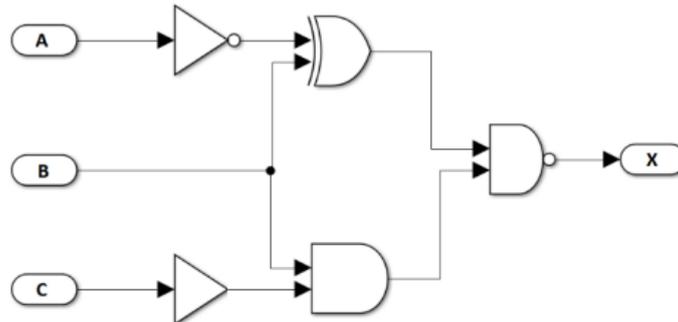
Acontece que agora é uma porta **NAND**, que nada mais é do que uma porta **AND** com uma outra porta **NOT** **acoplada à sua saída**. Sendo assim, o resultado da expressão é o mesmo $Y = A \cdot B$ da primeira.





(CS-UFG / UFG - 2019)

Considere o circuito combinacional a seguir.

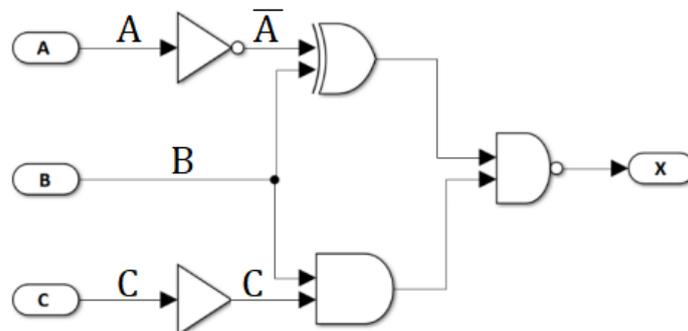


A expressão para a saída X é:

- a) $X = (\overline{A} \oplus B) \cdot (B \cdot C)$.
- b) $X = (\overline{A} + B) \cdot (B \cdot C)$.
- c) $X = (\overline{A} \oplus B) \cdot (B \cdot \overline{C})$.
- d) $X = (\overline{A} + B) \cdot (B \cdot \overline{C})$.

Comentários:

Vamos redesenhar o circuito e ir montando a resposta passo a passo.

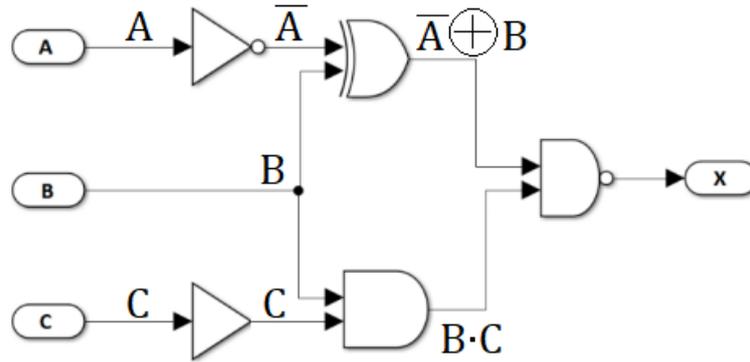


Primeiramente, o sinal A adentra o **inversor lógico (porta NOT)**, gerando como saída \overline{A} .

Em segundo lugar, o sinal B entra junto com \overline{A} na **porta XOR (ou-exclusivo)**.

E, em terceiro lugar, o sinal C entra em um bloco que é apenas um *buffer*, ou seja, não produz efeito nenhum, **somente cria uma interface de separação** entre o sinal C de entrada e o sinal C de saída.





Próximo passo:

Incluiu-se o sinal $\bar{A} \oplus B$ na saída da porta **XOR** e o sinal $B \cdot C$ na saída da porta **AND**.

Estes dois sinais fazem a entrada da porta **NAND** que vem em seguida.

A seguir se apresenta o **resultado final** X do circuito digital.

$$X = \overline{(\bar{A} \oplus B) \cdot B \cdot C}$$

Gabarito: Letra A.

Bom, feita esta **introdução**, passemos agora aos **circuitos digitais** propriamente ditos.



4.2 CIRCUITOS DIGITAIS

A partir de agora veremos as técnicas de simplificação de projetos de **circuítos lógicos**.

Para que se possa simplificar **circuítos lógicos**, é necessário que eles estejam expressos na forma de **soma de produtos**. *Mas o que seria isso?* Bom, eis alguns exemplos:

$$\boxed{Y = ABC + \overline{A}B\overline{C}} \quad \boxed{Y = A\overline{B} + \overline{C}D} \quad \boxed{Y = \overline{A}B + A\overline{B}C + A\overline{C}}$$

4.2.1 Simplificação Algébrica

Após se obter a expressão de um **circuítio lógico**, pode ser que seja necessário **simplificá-lo**, de modo a se obter a expressão com o **menor número de operações lógicas possível**. Um dos métodos de simplificação do circuítio é a **simplificação algébrica**.

Por exemplo, tomemos a expressão $Y = ABC + A\overline{B} \cdot (\overline{A} \overline{C})$. Primeiro vamos "quebrar" as barras de $\overline{A} \overline{C}$, aplicando o **Teorema de DeMorgan**, ficando:

$$Y = ABC + A\overline{B} \cdot (A + C)$$

Vamos agora **expandir** o termo $A\overline{B} \cdot (A + C)$:

$$Y = ABC + A\overline{B}A + A\overline{B}C$$

Sabendo do teorema $X \cdot X = X$, podemos **simplificar** a expressão $A\overline{B}A$ acima:

$$Y = ABC + A\overline{B} + A\overline{B}C$$

Agora vamos procurar por variáveis em comum e **fatorá-las**:

$$Y = AC \left(\underbrace{B + \overline{B}}_{=1} \right) + A\overline{B} \rightarrow Y = AC + A\overline{B} \rightarrow Y = A(\overline{B} + C)$$

E assim, a nossa expressão inicial $Y = ABC + A\overline{B} \cdot (\overline{A} \overline{C})$ se resumiu a $Y = A(\overline{B} + C)$.

4.2.2 Projetos de Circuitos Lógicos Combinacionais

Para se projetar **circuítos lógicos**, primeiramente precisamos lançar mão da técnica da **tabela verdade**. Nela escrevemos as nossas **entradas** e as nossas **saídas**, bem como todas as possibilidades de combinações entre as entradas e suas correspondentes saídas.

Feito isto, selecionamos as **entradas** onde o resultado lógico foi igual a 1, escrevendo a expressão como uma **soma de produtos**. O exemplo a seguir ilustra este procedimento.



Imagine um **circuito lógico** que possua 3 entradas (**A**, **B** e **C**) e 1 saída **Y** e que se monta a **tabela verdade** deste circuito lógico obtendo-se o seguinte resultado.

A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

Vamos agora retirar da **tabela verdade** os valores que nos interessam para formar a resposta do nosso **circuito lógico**.

O primeiro valor que nos interessa é quando $Y = \bar{A} \bar{B} C$ (ou seja, Y é "um" quando A é "zero", B é "zero" e C é "um").

O segundo valor é quando $Y = \bar{A} B \bar{C}$. O terceiro valor é quando $Y = A \bar{B} \bar{C}$. O quarto valor é quando $Y = A \bar{B} C$. O quinto valor é quando $Y = ABC$. Vamos agora montar a **expressão lógica** através de uma **soma de produtos**.

$$Y = \bar{A} \bar{B} C + \bar{A} B \bar{C} + A \bar{B} \bar{C} + A \bar{B} C + ABC$$

Esta é a nossa **expressão base**. Podemos simplificá-la através de **simplificação algébrica**, ou então fazer uso de uma **poderosa técnica de simplificação** chamada **Mapa de Karnaugh**, que veremos a seguir, após o exemplo.



(CS-UFG / UFG - 2019)

Tratando-se de portas lógicas e álgebra booleana, a tabela abaixo diz respeito à operação

A	B	X
0	0	1
0	1	0
1	0	0
1	1	1

- a) $X = \overline{A + B}$
- b) $X = \overline{A \oplus B}$
- c) $X = A + B$
- d) $X = A \oplus B$

Comentários:

Verifica-se que a resposta da **tabela verdade** (variável X) apresenta valores verdadeiros (ou seja, iguais a um) somente quando as entradas (A e B) são ou ambas falsas (iguais a zero) ou ambas verdadeiras.



Tal condição é o inverso (ou a negação) da porta **OU-EXCLUSIVO** (ou **XOR**). Portanto, a alternativa correta é a letra B, por esta ser a representação de uma porta **OU-EXCLUSIVO-NEGADA** (ou **XNOR**).

Gabarito: Letra B.

4.2.3 Mapas de Karnaugh

O **Mapa de Karnaugh** é um **método gráfico** usado para **simplificar expressões lógicas de até 4 variáveis**. Acima de 4 variáveis ainda é possível usar Mapas de Karnaugh, entretanto o nível de abstração passa a ser cada vez mais elevado, fazendo-se necessário o uso de ferramentas computacionais para implementá-lo.

Os **Mapas de Karnaugh**, para os fins dos nossos estudos, serão apenas de 2, 3 ou 4 variáveis.

**Equivalência entre
Tabela Verdade e Mapa de Karnaugh**

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

	B		
		0	1
A	0	1	1
1	1	1	0

A equivalência entre **tabela verdade** e **Mapa de Karnaugh** de 2 variáveis é mostrado na Figura ao lado.

A montagem do **Mapa de Karnaugh** se dá através da inserção dos **valores lógicos da entrada A** no lado de fora do mapa (*na vertical*) e dos **valores lógicos da entrada B** também no lado de fora do mapa (*na horizontal*). Os **valores lógicos da saída** são colocados dentro do mapa, nas respectivas "coordenadas" formadas pelos valores lógicos

das entradas.

Para se obter a **expressão lógica correspondente à saída**, destaca-se no mapa os valores lógicos 1 que sejam adjacentes na **horizontal** ou na **vertical**, sempre em conjuntos cujo número de componentes seja uma potência de 2 (2, 4, 8 etc.).

Façamos agora um comparativo entre o método de obtenção do **circuito lógico equivalente** pelo **método de simplificação algébrica** e pelo **método do Mapa de Karnaugh**.

1) Método da Simplificação Algébrica:

A expressão resultante da **tabela verdade** é:

$$Y = \bar{A}\bar{B} + \bar{A}B + A\bar{B} \rightarrow Y = \bar{A}\left(\underbrace{\bar{B} + B}_{=1}\right) + A\bar{B} \rightarrow \boxed{Y = \bar{A} + A\bar{B}}$$



2) Método do Mapa de Karnaugh:

		B	
		0	1
A	0	1	1
	1	1	0

Observando-se as marcações ao lado, verifica-se que na primeira linha a **variável de entrada A não muda de valor lógico** (permanece igual a 0). Na primeira coluna verifica-se que é a **variável de entrada B que não muda de valor lógico** (permanece igual a 0). Desta maneira, a **expressão lógica de saída** fica sendo

$$Y = \bar{A} + \bar{B}$$

Percebe que o **Mapa de Karnaugh** nos leva **direto** a uma **resposta mais simples** do que a simplificação algébrica? A expressão $Y = \bar{A} + A\bar{B}$ não está errada, apenas não está simplificada o máximo possível.

Vejamos agora como é montado o **Mapa de Karnaugh** para **3 variáveis**.

Podemos ver que neste mapa podemos selecionar com apenas 2 marcações todos os valores lógicos "1". A expressão lógica resultante fica sendo:

$$Y = \bar{A} + C$$

Na primeira linha (onde marcou-se a linha inteira), apenas a **variável lógica A não muda de valor lógico** (igual a 0) ao longo de todas as variações de B e de C, por isso que na **expressão de saída** entra o \bar{A} apenas.

Equivalência entre
Tabela Verdade e Mapa de Karnaugh

A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

		BC			
		00	01	11	10
A	0	1	1	1	1
	1	0	1	1	0

Já na marcação central, verifica-se que a **variável A muda de valor** e que a **variável B também tem seu valor comutado**. Apenas a **variável C não muda** (permanece sendo igual a 1). Por isso que entra na o C na **expressão de saída**.

Vejamos agora como é montando o **Mapa de Karnaugh** para **4 variáveis**.



Equivalência entre
Tabela Verdade e Mapa de Karnaugh

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

AB \ CD	00	01	11	10
00	1	0	0	1
01	1	1	1	1
11	1	1	1	1
10	1	0	0	1

Neste mapa também pudemos envolver todas os níveis lógicos iguais a 1 com **apenas duas marcações de 8 elementos**.

Perceba que inclusive fizemos uma marcação que dá **a volta no mapa**. Isto é **perfeitamente possível e altamente recomendável** se você quiser obter a **menor expressão possível!**

A nossa resposta final fica sendo:

$$Y = B + \bar{D}$$



(FGV/Prefeitura de Salvador - 2019)

Considere a tabela verdade de um dado circuito digital, a seguir.

a	b	c	Y
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

A saída Y desse circuito é:

- a) $Y = bc + a\bar{c} + \bar{a}c + \bar{a}b$
- b) $Y = b\bar{c} + a\bar{c} + \bar{a}c + \bar{a}b$
- c) $Y = b\bar{c} + a\bar{c} + \bar{a}c + ac$
- d) $Y = b\bar{c} + a\bar{c} + bc + \bar{a}b$
- e) $Y = b\bar{c} + a\bar{c} + \bar{a}\bar{c} + \bar{a}b$



Comentários:

Desenhando o **Mapa de Karnaugh** desta tabela verdade de **3 bits** e associando os termos que podem ser associados entre si. Lembrando que os **termos são agrupáveis sempre em potências de 2** (ou seja, $2^0, 2^1, 2^2, \dots$) e **sempre com vizinhos na horizontal ou vertical**.

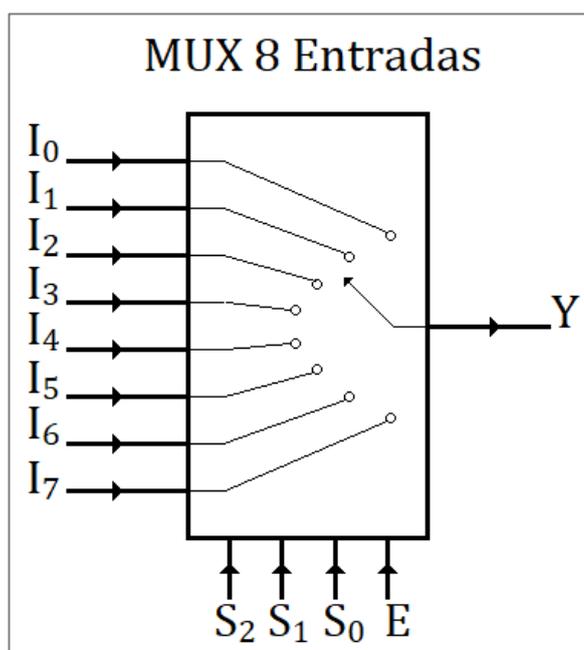
		bc			
a		00	01	11	10
0		0	1	1	1
1		1	0	0	1

E a expressão que ele representa fica sendo: $Y = \overset{\text{Vermelho}}{\bar{a}\bar{c}} + \overset{\text{Azul}}{\bar{a}b} + \overset{\text{Verde}}{b\bar{c}} + \overset{\text{Roxo}}{a\bar{c}}$. Logo, a alternativa correta é a **letra B**.

Passamos agora a elementos básicos de comunicação em **circuitos digitais** (*multiplexadores e demultiplexadores*).

4.2.4 Multiplexadores e Demultiplexadores

Os **multiplexadores** (*comumente referidos apenas como MUX*) são nada mais que **seletores de dados**. Ele seleciona um dos diversos sinais de entrada que um dispositivo possui e o redireciona para a saída. A Figura a seguir ilustra um **MUX**.



Os **MUX** possuem **N bits de controle** (*entradas S_x na figura ao lado*), um bit de "Enable" (*dado pela entrada E na figura ao lado, que habilita ou não o MUX para funcionar*), 2^N entradas de dados (*entradas I_x na figura ao lado*) e uma saída (*pino Y na figura ao lado*).

A tabela verdade do MUX (*que é proporcional à quantidade de entradas que se pretende ter*) é então a que segue na página seguinte.

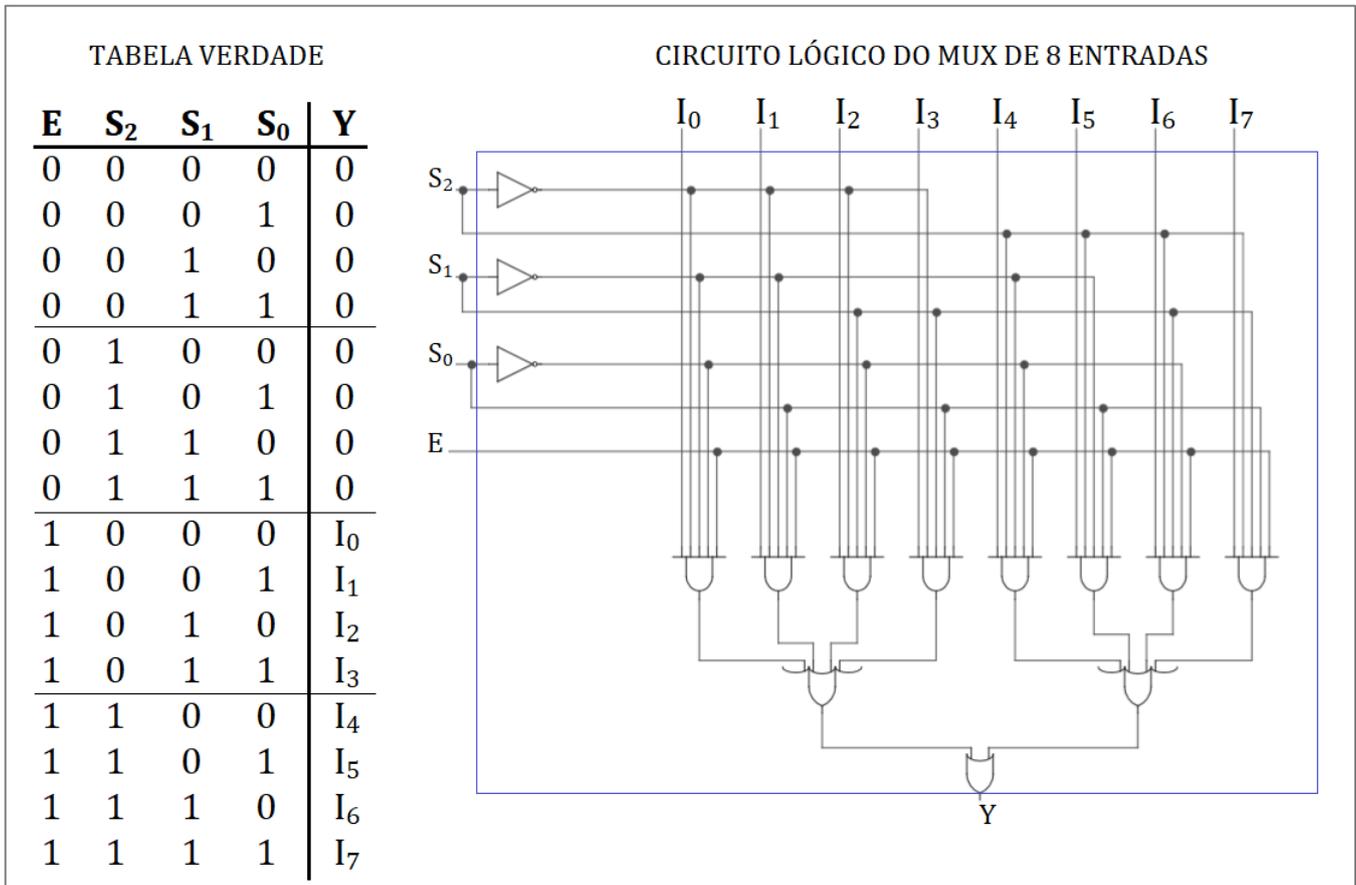
Dela podemos montar o diagrama do circuito lógico, composto de portas **AND**, **OR** e **NOT**.

Os **multiplexadores** são úteis em aplicações que precisam de **seleções de dados, roteamento de dados, sequenciamento de operações, geração de formas de onda e geração de funções lógicas**.

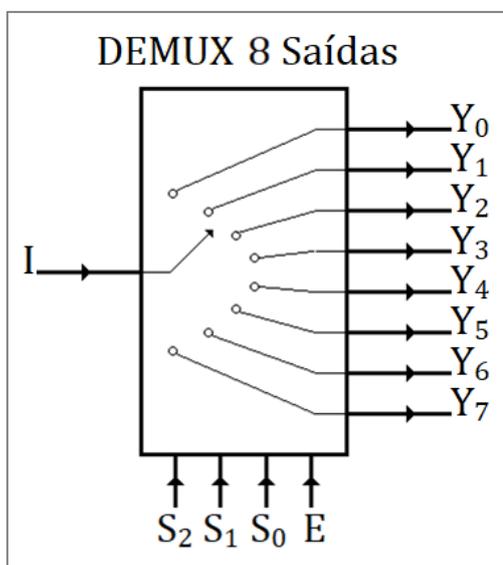
Uma aplicação de **multiplexador** pode ser, por exemplo, numa mesa de som, onde se tem entradas individuais de diversos instrumentos e o operador quer, por algum motivo qualquer, escutar somente o



vocalista, ou somente a guitarra, ou somente a bateria etc. Em vez de se ter que trazer todos os sinais de áudio diretamente até a mesa de som, é possível trazê-los até o **MUX** e o operador verificar se cada sinal está bom individualmente, um de cada vez.



Já os **demultiplexadores** (ou **DEMUX**) realizam a função inversa do **MUX**, ou seja, se os **MUX** são os **seletores de dados**, os **DEMUX** são os **distribuidores de dados**. Ele recebe uma única entrada de dados e a distribui para 2^N saídas, onde N é o número de bits de controle do DEMUX. A Figura a seguir ilustra um DEMUX.



Os **DEMUX** possuem **N bits de controle** (entradas S_x na figura ao lado), um bit de "Enable" (dado pela entrada E na figura ao lado, que habilita ou não o DEMUX para funcionar), 2^N saídas de dados (saídas Y_x na figura ao lado) e uma entrada (pino I na figura ao lado).

A tabela verdade do **DEMUX** ao lado (que será proporcional à quantidade de entradas que se pretende ter) é então a que segue na página seguinte.

Dela podemos montar o diagrama do circuito lógico, composto de portas **AND**, **OR** e **NOT**.



Uma das aplicações de um **DEMUX** é, por exemplo, no caso de um sistema de monitoramento de segurança. Imagine que diversas portas precisam estar fechadas para que se dê início a um processo químico dentro de uma indústria. Cada uma destas portas conta com um sensor que envia "1" se está fechada e "0" se está aberta. Em vez de monitorar todas as portas individualmente, é possível utilizar um **DEMUX**. O sistema pode fazer uma "varredura" nas entradas S2, S1 e S0 (por exemplo), e com isso o operador poder visualizar se alguma porta permanece aberta e tomar a providência necessária que ela seja fechada.

TABELA VERDADE											
E	S ₂	S ₁	S ₀	Y ₇	Y ₆	Y ₅	Y ₄	Y ₃	Y ₂	Y ₁	Y ₀
0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	0	0	0	0	0
0	0	1	0	0	0	0	0	0	0	0	0
0	0	1	1	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	0	0
0	1	0	1	0	0	0	0	0	0	0	0
0	1	1	0	0	0	0	0	0	0	0	0
0	1	1	1	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	0	0	0	I
1	0	0	1	0	0	0	0	0	0	I	0
1	0	1	0	0	0	0	0	0	I	0	0
1	0	1	1	0	0	0	0	I	0	0	0
1	1	0	0	0	0	I	0	0	0	0	0
1	1	0	1	0	0	I	0	0	0	0	0
1	1	1	0	0	I	0	0	0	0	0	0
1	1	1	1	I	0	0	0	0	0	0	0

CIRCUITO LÓGICO DO DEMUX DE 8 SAÍDAS

Passemos agora aos *flip-flops*, importante **elementos básicos** de memória em circuitos integrados e da **Eletrônica Digital** como um todo.

4.2.5 Circuitos Sequenciais

Até este momento estudamos somente os **circuitos lógicos combinacionais**, ou seja, dependem **somente do instante presente** para realizar as funções lógicas nele implementadas.

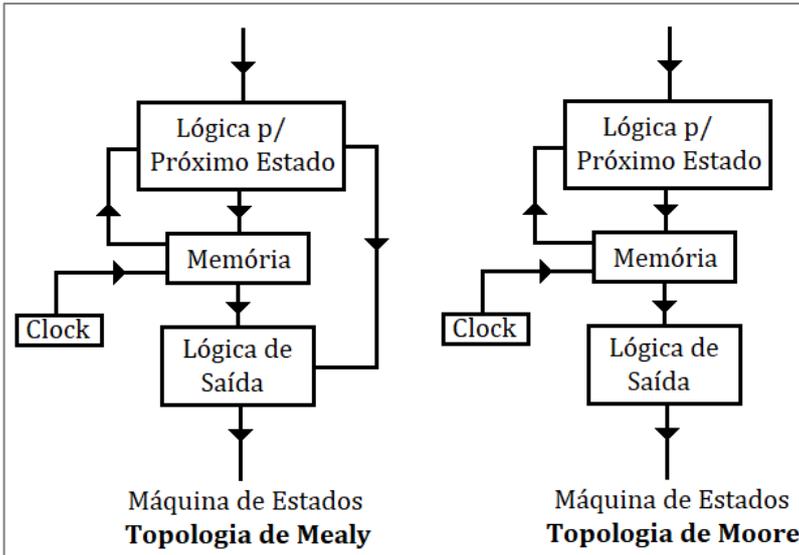
Estudaremos agora dispositivos que **guardam ou alteram** o estado lógico frente a alguma **combinação de entradas**. Estes elementos podem ser entendidos como as memórias de um circuito lógico. São os chamados **circuitos sequenciais**.

4.2.5.1 Máquinas de Estados

O **funcionamento** dos circuitos sequenciais pode ser representado por uma **máquina de estado**. Estas máquinas de estado possuem duas topologias: **Máquina de Moore** e **Máquina de Mealy**.

A seguir elas são descritas através de **diagrama de blocos**.



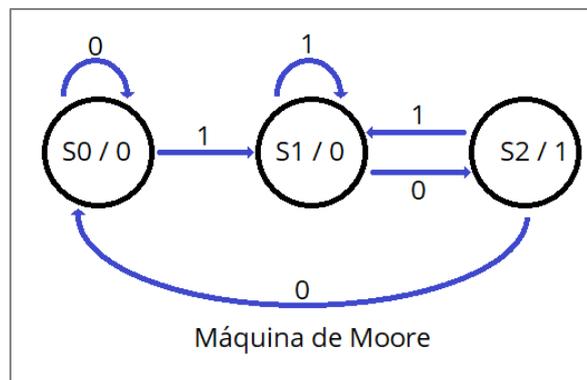


Na **máquina de Moore**, a saída depende somente dos estados dos elementos de memória do circuito sequencial (*flip-flops, a serem vistos mais adiante neste capítulo*). A saída somente irá mudar quando houver um pulso de *clock* (*também será explicado mais adiante neste capítulo*).

Já na **máquina de Mealy**, a saída depende tanto dos estados dos elementos de memória quanto das entradas do circuito sequencial. A saída poderá mudar a qualquer instante de tempo, não dependendo exclusivamente de um pulso de *clock*.

Podemos representar as máquinas de **Moore** e de **Mealy** através de **diagramas de estados**. Exemplos de **diagramas de estados** das máquinas de **Moore** e de **Mealy** são abaixo representados.

No **diagrama de estados** de uma **máquina de Moore**, os arcos recebem a descrição **apenas** dos **parâmetros de entrada** que "*autorizam*" aquela transição, *ou seja*, a transição indicada somente ocorre quando as entradas ali descritas assumirem aquelas condições e vier um pulso de *clock*. A figura a seguir apresenta um circuito **detector de sequência 10** feito através de uma **máquina de Moore**.



Considerando que o **estado inicial** seja o **S0**, este circuito, ao vir o pulso de *clock*, ele analisa a entrada (*representada junto às flechas*):

- Se for '0', ele permanece no estado **S0**, apresentando a saída como '0';
- Se for '1', ele pula para o estado **S1**, apresentando a saída como '0';

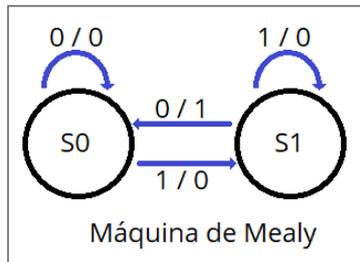
Considerando que agora ele está no estado **S1**, enquanto a entrada for igual a '1', sempre que vier o pulso de *clock*, ele permanece no estado **S1**, apresentando a saída '0'. Ao vir o pulso de *clock* e a entrada sendo '0', ele pula para o estado **S2**, apresentando na saída o valor '1'.

Estando agora no estado **S2**, ao vir o pulso de *clock*, caso a entrada seja '1', ele retorna ao estado **S1**, apresentando a saída como '0'. Caso o *clock* venha e a entrada seja '0', então ele retorna ao estado **S0**, apresentando a saída como '0'.



Já no **diagrama de estados** de uma **máquina de Mealy**, os arcos recebem a descrição tanto dos parâmetros de entrada que permitem aquela transição, quanto dos parâmetros de saída que também são necessários para a transição.

Perceba que o primeiro dígito indica a entrada, e o segundo dígito (após a barra) indica a saída.



Considerando que o **estado inicial** seja o **S0**, este circuito, analisa **a entrada e a saída** (representadas junto às flechas):

- Se a entrada for '0' e a saída for '0', ao vir o pulso de clock, ele permanece no estado **S0**, apresentando a saída como '0'.
- Se a entrada for '1' e a saída permanecer em '0', ele pula para o estado **S1**, apresentando a saída como '0';

Considerando que agora ele está no estado **S1**. Se a entrada for '1' e a saída '0', sempre que vier o pulso de clock, ele permanece no estado **S1**, apresentando a saída como '0'. Se a entrada mudar para '0' e a saída for '1', então ele retorna para **S0**.

Como você vê, com ambas as máquinas se pode montar **circuitos lógicos sequenciais equivalentes entre si**, entretanto, cada uma possui suas **vantagens e desvantagens**.

A **máquina de Moore** permite um **projeto mais simples**, enquanto a **máquina de Mealy** permite montar diagramas com **menores números de estados**.

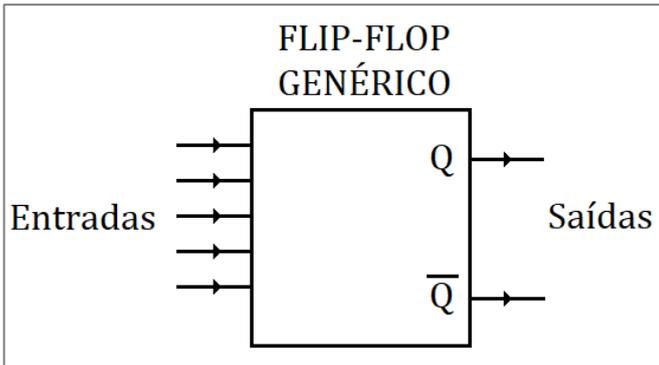
4.2.5.2 Flip-Flops

O **elemento de memória mais importante** é o chamado **flip-flop**, implementado a partir de **portas lógicas**.

Embora portas lógicas não tenham memória, combinações entre elas podem gerar um "**efeito de memória**", permitindo o **armazenamento** de determinada **informação**.

A seguir se apresenta o que seria um **flip-flop genérico** (existem alguns tipos, conforme veremos em seguida). O **flip-flop genérico** possui **duas saídas** (Q e \overline{Q}). A saída Q é a "**saída normal**" do flip-flop, enquanto a saída \overline{Q} é a "**saída invertida**" do **flip-flop**.



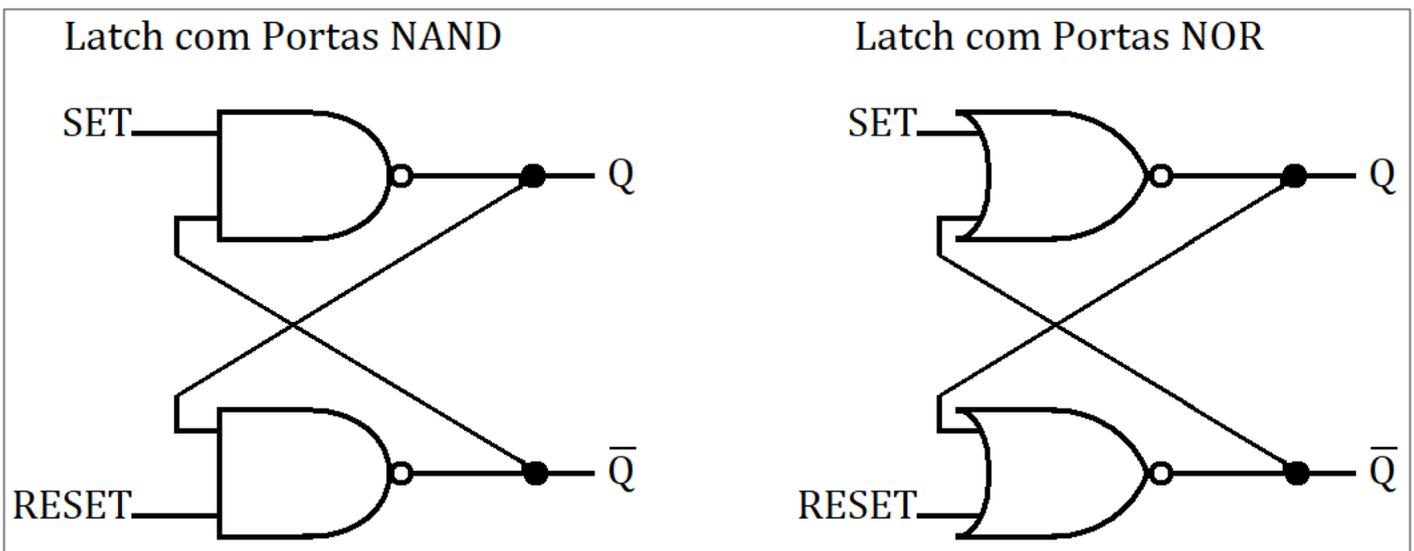


O estado **ALTO** do *flip-flop* ($Q = 1$) também é conhecido como **SET**. Sempre que as entradas do *flip-flop* levarem para $Q = 1$, dizemos que o *flip-flop* foi "setado".

O estado **BAIXO** do *flip-flop* ($Q = 0$) também é conhecido como **RESET**. Sempre que as entradas do *flip-flop* levarem para $Q = 0$, dizemos que o *flip-flop* foi "resetado".

Outros nomes para o *flip-flop* é *multivibrador biestável*, sendo este é o nome mais técnico do *flip-flop*, enquanto o primeiro se aplica mais a alguns tipos de flip-flop apenas.

Porém, um circuito ainda mais simples de *flip-flop* pode ser concebido com **apenas duas portas lógicas do tipo NAND**, ou duas portas lógicas do tipo **NOR**, conforme a figura que segue.



Este é chamado de *latch* de portas **NAND**, ou *latch* de portas **NOR**, ou simplesmente *latch*. O funcionamento deste circuito é como segue:

LATCH COM PORTAS NAND			LATCH COM PORTAS NOR		
SET = 1	RESET = 1	Q = Q_{ANTERIOR} Estágio de repouso do <i>latch</i> . Nada acontece neste estágio e o <i>latch</i> mantém na sua saída o que já havia antes.	SET = 0	RESET = 0	Q = Q_{ANTERIOR} Estágio de repouso do <i>latch</i> . Nada acontece neste estágio e o <i>latch</i> mantém na sua saída o que já havia antes.
SET = 0	RESET = 1	Q = 1 A saída vai para 1 e permanece em 1 mesmo que SET volte a ser 1.	SET = 0	RESET = 1	Q = 0 A saída vai para 0 e permanece em 0 mesmo que RESET volte a ser 0.
SET = 1	RESET = 0	Q = 0 A saída vai para 0 e permanece em 0 mesma que RESET volte a ser 1.	SET = 1	RESET = 0	Q = 1 A saída vai para 1 e permanece em 1 mesma que SET volte a ser 0.
SET = 0	RESET = 0	Q = Q_{INDEFINIDO} Estágio não utilizado, pois, o <i>latch</i> tenta fazer com que a saída seja 1 e 0 ao mesmo tempo.	SET = 1	RESET = 1	Q = Q_{INDEFINIDO} Estágio não utilizado, pois, o <i>latch</i> tenta fazer com que a saída seja 1 e 0 ao mesmo tempo.



Perceba que os *latches* com portas **NAND** e **NOR** são duais entre si, embora implementem as **mesmas funções de memória**.

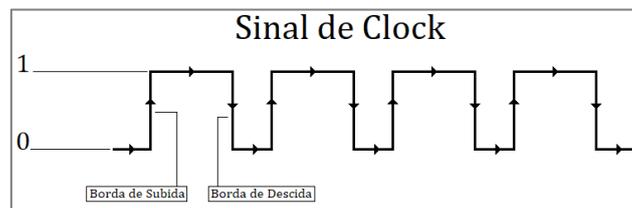
Como já vimos, os circuitos digitais sequenciais podem operar, basicamente, em **dois modos: modo assíncrono** e **modo síncrono**:

- No **modo assíncrono** as saídas dos circuitos lógicos sequenciais podem mudar de estado **a qualquer momento**, bastando que para isto as suas entradas mudem de estado.
- Já no **modo síncrono**, as saídas somente irão mudar de estado após uma "**autorização**", dada por um **sinal síncrono**, chamado comumente de *clock*.

Quando se impõe um *clock* a um *latch* se tem então um **flip-flop**. Veremos os tipos de **flip-flop** a seguir. Mas antes, vamos definir o que é o *clock*.

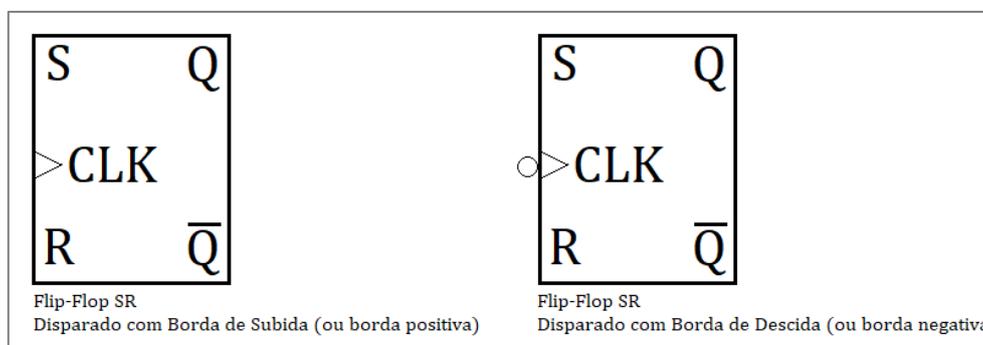
O sinal de *clock* é normalmente um **trem de pulsos retangulares**, sendo distribuído **igualmente** para todo o circuito digital. As transições de estado ocorrem somente após uma transição do sinal do *clock* (as conhecidas *bordas de subida* ou *bordas de descida*).

Os **flip-flops** podem operar com *clocks* em **borda de subida** ou **borda de descida**, dependendo basicamente de suas especificações internas. Nos blocos de **flip-flops** dos diagramas, podemos perceber que os **flip-flops** que comutam em **borda de descida** possuem um **pequeno círculo junto à entrada de clock**. Os que comutam em **borda de subida** não possuem tal círculo.



4.2.5.2.1 Flip-Flop Tipo SR (Set-Reset)

Quando se inclui o *clock* como variável de decisão para a mudança de estado, o *latch* com portas **NOR** que vimos há pouco passa a ser chamado de **flip-flop SR (Set-Reset)**. Seu funcionamento é idêntico ao *latch* com portas **NOR**, porém seus blocos de implementação são os que seguem.



A tabela de comutação destes **flip-flops** fica sendo a seguinte:

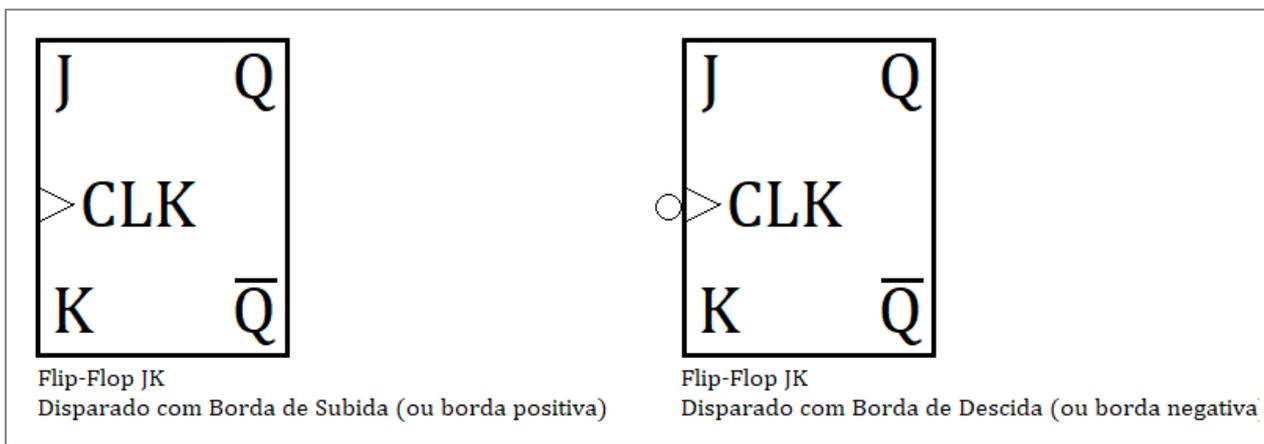


FLIP-FLOP SR COM BORDA POSITIVA				FLIP-FLOP SR COM BORDA NEGATIVA			
S	R	CLK	Q	S	R	CLK	Q
0	0	↑	$Q = Q_{\text{ANTERIOR}}$ (não muda)	0	0	↓	$Q = Q_{\text{ANTERIOR}}$ (não muda)
0	1	↑	$Q = 0$	0	1	↓	$Q = 0$
1	0	↑	$Q = 1$	1	0	↓	$Q = 1$
1	1	↑	$Q = Q_{\text{INDEFINIDO}}$ (não utilizado)	1	1	↓	$Q = Q_{\text{INDEFINIDO}}$ (não utilizado)

4.2.5.2.2 Flip-Flop Tipo JK

Outro tipo de *flip-flop* bastante utilizado é o *flip-flop JK* (Jump-Kill). Ele funciona de modo bastante semelhante ao *flip-flop SR*, a **única diferença** se dá quando as **entradas são ambas iguais a 1**. Em vez de ir para um **estado indefinido**, o *flip-flop JK* **inverte o sinal pré-existente** (ou seja, se havia 1 na saída, ele vira 0. E vice-versa).

Seus blocos de implementação são os que seguem.



A tabela de comutação destes *flip-flops* fica sendo a seguinte:

FLIP-FLOP JK COM BORDA POSITIVA				FLIP-FLOP JK COM BORDA NEGATIVA			
J	K	CLK	Q	J	K	CLK	Q
0	0	↑	$Q = Q_{\text{ANTERIOR}}$ (não muda)	0	0	↓	$Q = Q_{\text{ANTERIOR}}$ (não muda)
0	1	↑	$Q = 0$	0	1	↓	$Q = 0$
1	0	↑	$Q = 1$	1	0	↓	$Q = 1$
1	1	↑	$Q = \sim Q_{\text{ANTERIOR}}$ (comuta)	1	1	↓	$Q = \sim Q_{\text{ANTERIOR}}$ (comuta)

Este é o *flip-flop* mais cobrado em provas de concursos.





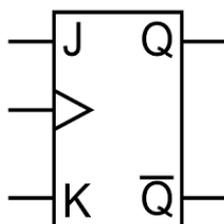
(CS-UFG / UFG - 2019)

No Flip-Flop tipo J-K, quando ocorre um pulso de *clock* e as entradas são $J = 1$ e $K = 0$, a saída Q

- a) é 0.
- b) é 1.
- c) mantém o valor da saída anterior.
- d) alterna o valor da saída anterior.

Comentários:

O *flip-flop* JK é um elemento de **circuitos digitais** cuja representação em circuitos é a seguinte:



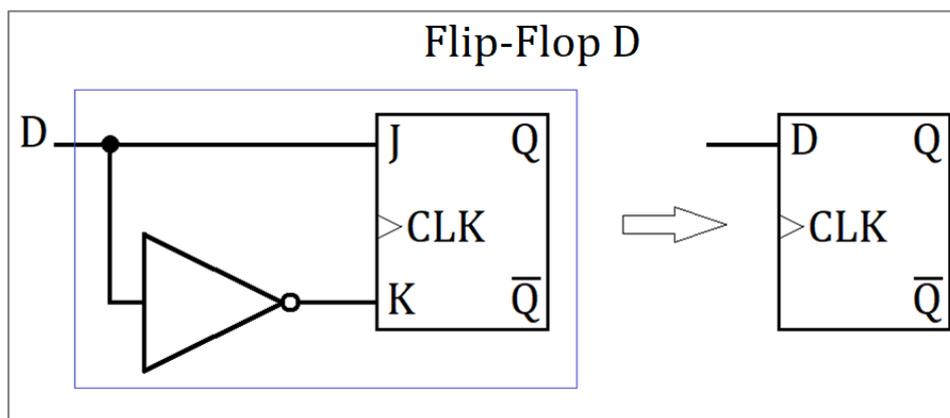
A cada pulso de *clock* o *flip-flop* verifica as entradas J e K e realiza a função descrita na sua **tabela verdade**.

Portanto, na descrição da questão, quando $J = 1$ e $K = 0$, o *flip-flop* JK apresenta como resultado $Q = 1$.

Gabarito: Letra B.

4.2.5.2.3 Flip-Flop Tipo D

Uma variação do *flip-flop JK* é o *flip-flop D* (*Data*). Este funciona como se ambas as entradas daquele fossem sempre 0 ou 1, ou seja:



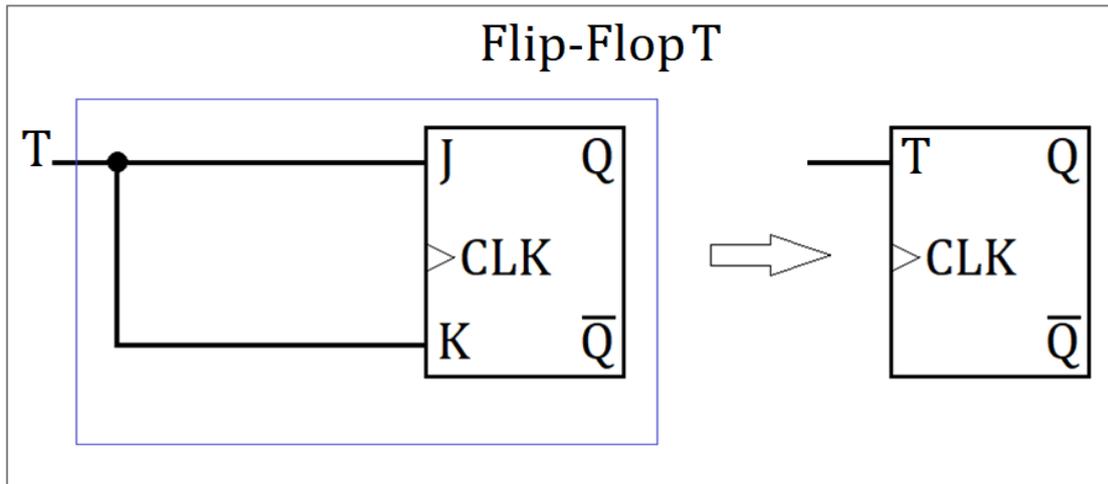
Este *flip-flop* gera a seguinte tabela:



FLIP-FLOP D COM BORDA POSITIVA			FLIP-FLOP D COM BORDA NEGATIVA		
D	CLK	Q	D	CLK	Q
0	↑	Q = 0	0	↓	Q = 0
1	↑	Q = 1	1	↓	Q = 1

4.2.5.2.4 Flip-Flop Tipo T

O último **flip-flop** que veremos é o **flip-flop T (Toggle)**. Ele funciona como se ambas as entradas no **flip-flop JK** fossem **curto-circuitadas**, conforme segue:



Este **flip-flop** gera a seguinte tabela:

FLIP-FLOP T COM BORDA POSITIVA			FLIP-FLOP T COM BORDA NEGATIVA		
T	CLK	Q	T	CLK	Q
0	↑	Q = Q _{ANTERIOR}	0	↓	Q = Q _{ANTERIOR}
1	↑	Q = ~Q _{ANTERIOR} (<i>comuta</i>)	1	↓	Q = ~Q _{ANTERIOR} (<i>comuta</i>)

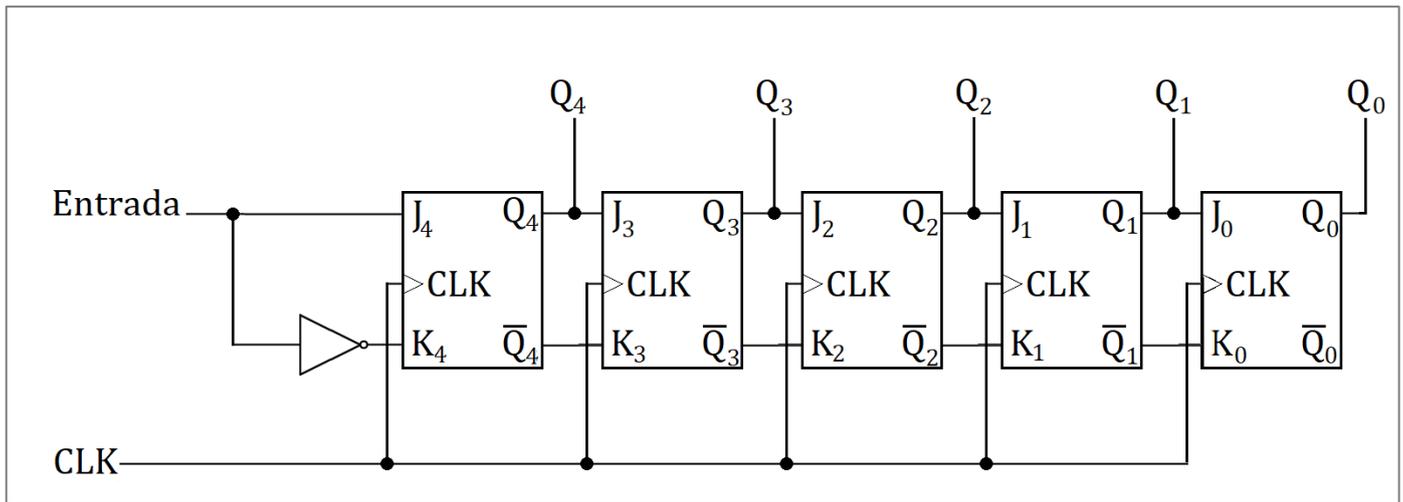
Onde o "~" denota a operação de inversão.

4.2.5.3 Registradores

Os **registradores de deslocamento** (também conhecidos como *shift-registers*) são circuitos lógicos que possuem a **capacidade de armazenar e deslocar bits de dados** para o elemento de memória seguinte da cadeia.

A Figura a seguir ilustra um registrador de deslocamento que pode armazenar até 5 bits de informação.





Cada *flip-flop* pode armazenar **1 bit de informação** (sua própria saída Q).

Caso se precise guardar informações que tenham **mais de 1 bit**, somente 1 *flip-flop* é **insuficiente**. Para contornar esta insuficiência, conecta-se uma série de *flip-flops* do tipo JK **em série**.

Este circuito faz com que o sinal inserido na entrada seja, **a cada borda de subida do sinal de clock**, transferido para o *flip-flop* seguinte.

Pode-se dizer que este **registrador de deslocamento** é do tipo **entrada em série** (um dado entra por vez no circuito) e **saída em paralelo** (todos os dados de saída podem ser lidos individualmente)

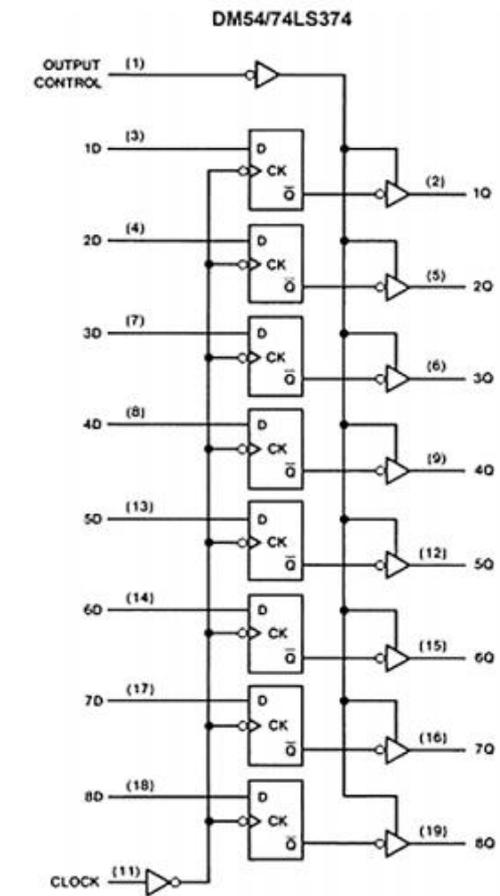
Perceba que este circuito poderia ser implementado com *flip-flops* do tipo D.





(UFMG/UFMG - 2019)

Analise a figura que mostra o diagrama interno do circuito integrado 74LS374:



A alternativa que indica a função lógica CORRETA do circuito é:

- a) Registrador de deslocamento com entrada paralela e saída paralela.
- b) Registrador de entrada paralela e saída paralela com coletor aberto.
- c) Registrador de entrada paralela e saída paralela com três estados.
- d) Contador de 8 bits síncrono com saída em coletor aberto.

Comentários:

Não se trata de um contador, uma vez que os *flip-flops* são independentes entre si.

Portanto, descarta-se a alternativa D.

Não se trata de um **registrador de deslocamento**, uma vez que os **flip-flops não estão ligados em série**, e sim em paralelo.

Portanto, descarta-se a alternativa A.

Trata-se de um **registrador de entrada paralela e saída paralela**, porém a saída não é com coletor aberto, uma vez que há um sinal de controle para a saída.



Portanto, descarta-se a alternativa B.

Devido ao fato de o *buffer de saída* do circuito integrado possuir uma segunda entrada, pode-se dizer que o circuito integrado possui saída paralela com 3 estados: **1, 0 ou Z (alta impedância)**.

Uma **saída Z** pode ser considerada como desconectada do circuito.

Isto é útil quando se precisa que um bit específico seja lido por uma varredura feita por outro dispositivo, por exemplo. A saída em Z é diferente da saída 0, uma vez que 0 não significa ausência de tensão, e sim apenas uma convenção para um nível lógico baixo.

Portanto, o gabarito é a letra C.

4.2.6 Contadores

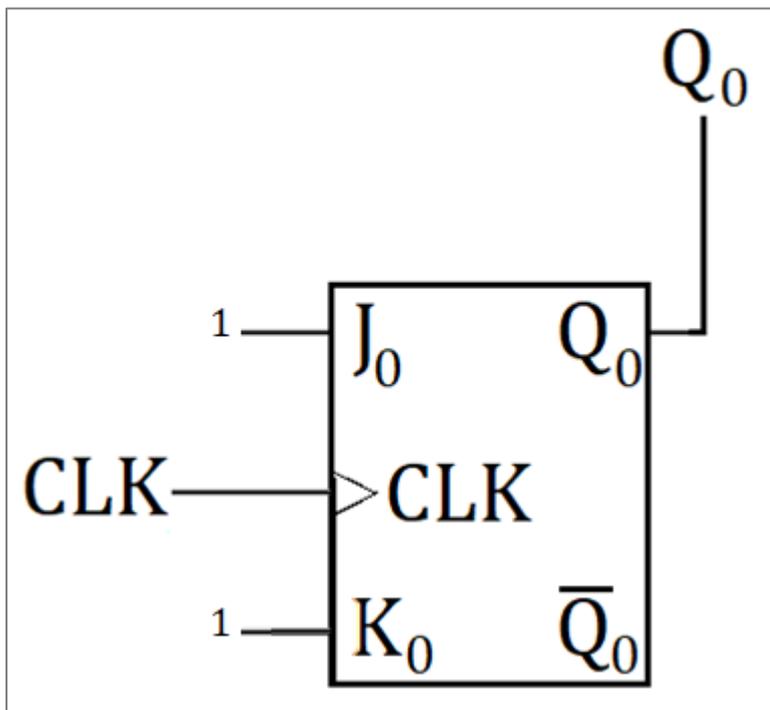
Contadores são **circuitos lógicos sequenciais** capazes de realizar a **contagem de determinado número de eventos**. Estes circuitos lógicos podem ser do tipo **síncrono** ou **assíncrono**.

Quando **síncronos**, o sinal de *clock* é conectado a **todos os flip-flops**.

Quando **assíncronos**, o sinal de *clock* é conectado **somente ao primeiro flip flop** (*bit menos significativo*). Veremos nesta aula o contador de tipo síncrono apenas, por ser o mais comum.

Para que o **contador síncrono** conte adequadamente, apenas os *flip-flops* que devam comutar naquela transição de *clock* **devem ter suas entradas J e K iguais a 1**.

Vejamos o passo a passo. Vamos assumir que os *flip-flops* todos estão inicialmente com suas saídas Q iguais a zero.



Vamos primeiro implementar um **contador simples de um único bit**. Este contador, óbvio, terá **apenas 2 estados: 0 e 1**.

O que deve ser conectado em J_0 e K_0 para que o contador possa realizar a seguinte contagem:

$$0 \rightarrow 1 \rightarrow 0 \rightarrow 1 \rightarrow 0 \rightarrow 1 \rightarrow 0 \dots ?$$

Bom, da teoria dos *flip-flops* JK você irá lembrar que quando **$J = K = 1$** , a cada pulso de *clock* a saída Q deste *flip-flop* comuta, ou seja, inverte seu estado atual.

Bom, se queremos que a saída seja sempre 0 e 1, alternadamente, basta ligarmos $J_0 = K_0 = 1$ e teremos nosso **contador de 1 bit!**

Vamos agora aumentar este contador para 2 bits. Para isto precisaremos de 2 *flip-flops* JK.

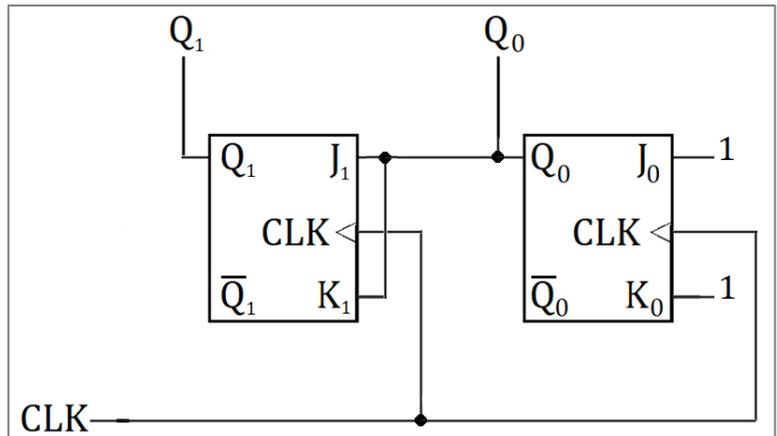


E agora, o que ligar nas entradas J_1 , K_1 , J_0 e K_0 para termos a seguinte contagem:

$00 \rightarrow 01 \rightarrow 10 \rightarrow 11 \rightarrow 00 \rightarrow 01 \rightarrow 10 \rightarrow 11 \rightarrow 00 \rightarrow 01 \rightarrow 10 \rightarrow 11 \dots?$

Como você pode perceber, o dígito **menos significativo** segue oscilando sempre entre 0 e 1, a cada pulso de *clock*, certo?

E o dígito **mais significativo** comuta sempre no estágio seguinte ao qual o dígito menos significativo assume o valor 1, correto?



Então podemos implementar a seguinte lógica:

- $J_0 = K_0 = 1$ (mantém as entradas do contador de 1 bit); e
- $J_1 = K_1 = Q_0$ (ou seja, quando Q_0 for igual a 1, ao receber o pulso de clock, Q_1 passa a ser 1 também).

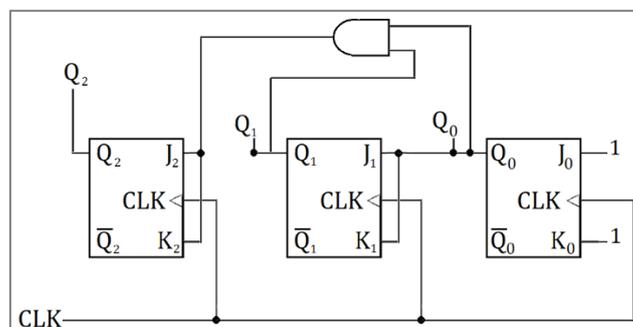
Vamos aumentar de novo este contador. Agora para 3 bits. Para isto precisaremos de 3 flip-flops JK. O que ligar nas entradas J_2 , K_2 , J_1 , K_1 , J_0 e K_0 para termos a seguinte contagem:

$000 \rightarrow 001 \rightarrow 010 \rightarrow 011 \rightarrow 100 \rightarrow 101 \rightarrow 110 \rightarrow 111 \rightarrow 000 \rightarrow 001 \rightarrow 010 \rightarrow 011 \dots?$

Bom, como já percebemos, não precisaremos mexer no contador de 2 bits que já implementamos, uma vez que a variação destes 2 bits menos significativos permanece idêntica.

Mas e com relação a J_2 e K_2 ?

Perceba que a saída do *flip-flop* que contém o bit **mais significativo** somente irá comutar quando tanto Q_0 quanto Q_1 forem iguais a 1 e vier um pulso de *clock*. Portanto, o nosso contador de 3 bits fica assim implementado.



A análise segue na mesma lógica para se implementar contadores de N bits:

A condição para **comutação dos bits subsequentes** se dará quando todos os bits anteriores forem iguais a 1.



4.2.7 Famílias Lógicas

Veremos nesta seção uma **breve explicação** sobre as **famílias lógicas de circuitos integrados**.

Os **circuitos integrados** digitais podem ser classificados de acordo com o principal componente eletrônico utilizado em seus circuitos internos (**TBJ** ou **MOSFET**). Existem atualmente 6 níveis de complexidade dos circuitos integrados:

COMPLEXIDADE	PORTAS LÓGICAS POR CIRCUITO INTEGRADO
SSI (<i>Short Scale Integration</i>)	$N < 12$
MSI (<i>Medium Scale Integration</i>)	$12 \leq N < 99$
LSI (<i>Large Scale Integration</i>)	$100 < N < 999$
VLSI (<i>Very Large Scale Integration</i>)	$1000 < N < 99.999$
ULSI (<i>Ultra Large Scale Integration</i>)	$100.000 < 999.999$
GSI (<i>Giga Scale Integration</i>)	$N > 1.000.000$

4.2.7.1 TTL (Transistor-Transistor Logic)

Esta é a **principal família de circuitos integrados digitais bipolares (TBJ)** e teve como antecessoras a **ECL, HTL e DTL**. Vejamos alguns parâmetros famosos desta família:

- A família **TTL** opera com uma tensão nominal de +5V ($V_{CC} = +5\text{ V}$);
- O 'nível alto' (ou seja, '1') na tecnologia **TTL** se dá entre **+2,0V** e **+5,0V**.
- O 'nível baixo' (ou seja, '0') se dá entre **0,0 V** e **0,8 V**.
- Perceba que entre **+0,8 V** e **+2,0 V** existe uma **indeterminação**. **Não se usa esta faixa**.
- Os circuitos integrados da família **TTL** possuem alimentação pelo pino denominado **V_{cc}** e o terra pelo pino denominado **GND**.
- **ATENÇÃO!** Caso se deixe uma entrada flutuante, ou seja, não se conecte nada a ela, o circuito integrado da **família TTL** interpreta tal entrada como sendo de **nível alto**.
- A **família TTL** é composta por **várias subfamílias** (ou **séries**), conforme a tabela a seguir apresenta alguns exemplos.

SÉRIE	PREFIXO	EXEMPLO
TTL	74	7404
TTL Schottky	74S	74S04
TTL Schottky de Baixa Potência	74LS	74LS04
TTL Schottky Avançado	74AS	74AS04
TTL Schottky Avançado de Baixa Potência	74ALS	74ALS04

4.2.7.2 CMOS (Complementary Metal-Oxide Semiconductor)

Quando a fabricação é feita **a partir da escala LSI**, a tecnologia **CMOS** é a predominante devido à sua **simplificidade** e a **forma compacta** com que se consegue construir os circuitos integrados com esta tecnologia. Vejamos algumas das características mais famosas desta família.

- A família **CMOS** opera numa faixa de tensão que vai de **+3V** a **+18V**, embora a mais utilizada seja a de **+5V**.
- O 'nível alto' na tecnologia **CMOS** mais empregada se dá entre **+3,5 V** e **+5,0 V**.



- O 'nível baixo' se dá entre **0,0 V** e **+1,5 V**.
- Perceba que entre **+1,5 V** e **+3,5 V** existe uma **indeterminação**. **Também não se usa esta faixa**.
- Os circuitos integrados na **família CMOS** são alimentados pelo pino denominado V_{DD} . Já o terra é conectado ao pino V_{SS} .
- **ATENÇÃO!** Na **família CMOS**, caso se deixe uma entrada flutuante, ou seja, não se conecte nada a ela, o circuito integrado pode **superaquecer e se danificar**.
- Desta forma, **sempre** se deve conectar **TODAS** as entradas de um circuito integrado CMOS a um nível lógico baixo ou alto.
- Assim como a família **TTL**, a família **CMOS** também é subdivida em várias séries:

SÉRIE	PREFIXO	EXEMPLO
CMOS com porta de metal	40	4001
Porta de metal compatível pino a pino com TTL	74C	74C04
Porta de metal compatível pino a pino com TTL, alta velocidade	74HC	74HC04
Porta de silício, alta velocidade, compatível pino a pino e eletricamente com TTL	74HCT	74HCT04
CMOS de altíssimo desempenho, não compatível com TTL	74AC	74AC04
CMOS de altíssimo desempenho, não compatível pino a pino com TTL	74ACT	74ACT04



PARTE 03

ELETRÔNICA DE POTÊNCIA

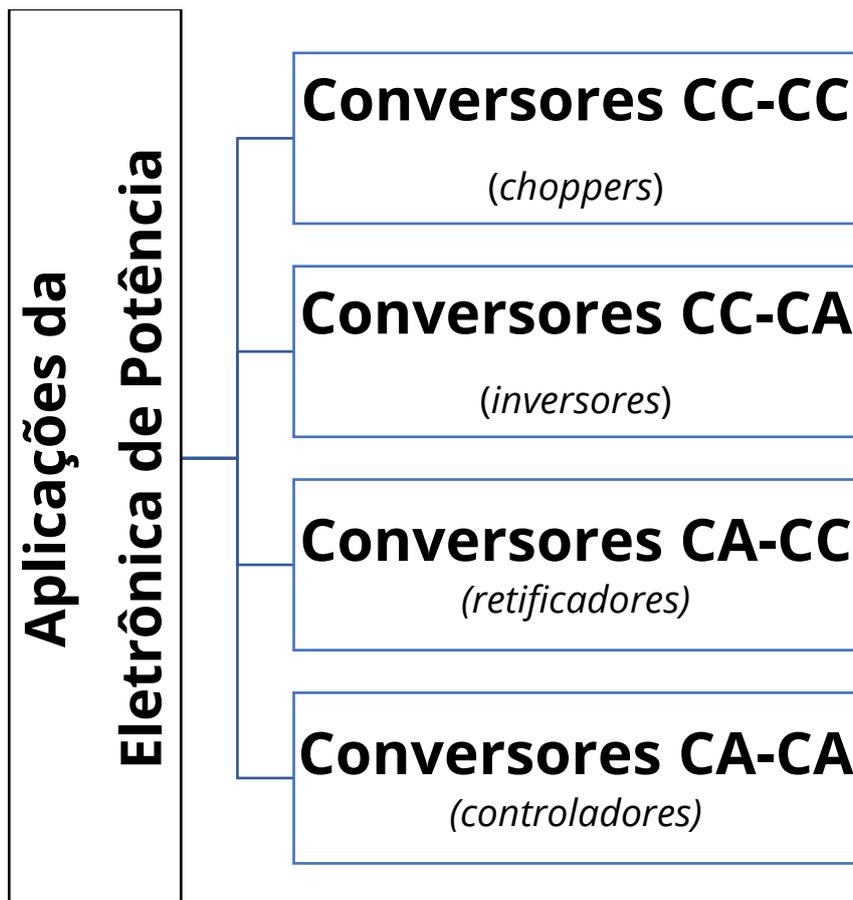


5 ELETRÔNICA DE POTÊNCIA

5.1 INTRODUÇÃO

Começamos aqui a última parte do nosso estudo de **Eletrônica**. A **Eletrônica de Potência** (antigamente também chamada de **Eletrônica Industrial**) envolve o estudo das aplicações de semicondutores em circuitos que irão **acionar cargas grandes**, ou seja, cargas com uma **intensidade de corrente bem mais elevada** que aquelas comumente estudadas lá nas outras duas **Eletrônicas**.

Estas aplicações de semicondutores se dão principalmente de **4 maneiras diferentes**, a saber:



Antes de aprofundarmos o estudo destes conversores, vejamos **alguns conceitos fundamentais** em **Eletrônica de Potência**.

5.1.1 Valores Médio, Valor Eficaz e Valor CA

Normalmente as tensões e correntes utilizadas na excitação dos conversores são **periódicas**. Sendo **periódicas**, é comum (e **bastante conveniente**) que as expressemos em termos de seus valores **médio** e/ou **eficaz** (ou *RMS*), e não em função de seus valores instantâneos.

Qualquer sinal periódico $x(t)$ pode ter seus valores **médio** (X_{med}) e **eficaz** (X_{ef}) extraídos através das expressões



$$X_{\text{med}} = \frac{1}{T} \int_0^T x(t) dt \quad X_{\text{ef}} = \sqrt{\frac{1}{T} \int_0^T [x^2(t) dt]}$$

Onde T é o período do sinal instantâneo $x(t)$ em questão (que pode ser uma **tensão** ou uma **corrente**).



Não esqueça destas duas definições. São fundamentais em **Eletrônica de Potência**.

Outra coisa fundamental em **Eletrônica de Potência** é saber que o **valor de pico** X_{pico} de uma **onda senoidal** $x(t) = X_{\text{pico}} \text{sen}(\omega t)$

$$X_{\text{pico}} = \sqrt{2} X_{\text{ef}}$$

Vamos demonstrar isso calculando o valor eficaz de $x(t)$ através da definição, ou seja,

$$X_{\text{ef}} = \sqrt{\frac{1}{T} \int_0^T [x^2(t) dt]}$$

Como a frequência da onda é ω rad/s, sabemos que o período T desta onda é igual a 2π rad. Portanto, substituindo a variável de integração dt por $d\omega t$

$$X_{\text{ef}} = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} [X_{\text{pico}}^2 \text{sen}^2(\omega t) d\omega t]} \rightarrow X_{\text{ef}} = X_{\text{pico}} \sqrt{\frac{1}{2\pi} \int_0^{2\pi} \left[\frac{\omega t}{2} - \frac{\sin(2\omega t)}{4} \right] d\omega t}$$

$$X_{\text{ef}} = X_{\text{pico}} \sqrt{\frac{1}{2\pi} \left[\frac{2\pi}{2} \right]} \rightarrow X_{\text{ef}} = X_{\text{pico}} \sqrt{\frac{1}{2}} \rightarrow X_{\text{ef}} = \frac{X_{\text{pico}}}{\sqrt{2}} \rightarrow \boxed{X_{\text{pico}} = \sqrt{2} X_{\text{ef}}}$$

c.q.d.

Dado que o **valor médio** X_{med} de um sinal é igual à componente de **frequência zero** (ou seja, é a *componente DC do sinal*), e o **valor eficaz** X_{ef} é aquele que representa todas as frequências contidas em um dado sinal, ele pode ser assim descrito:

$$X_{\text{ef}} = \sqrt{X_{\text{med}}^2 + X_{\text{CA}}^2}$$

Onde X_{CA} representa o valor CA de $x(t)$, ou seja, o conjunto completo das componentes harmônicas do sinal $x(t)$, extraído o **valor médio** (ou seja, extraída a componente de frequência zero).



A partir dos **valores médio e eficaz de tensão** (ou corrente), dado que se conheça a característica da carga que recebe tal excitação, é possível se levantar as **potências média e eficaz** sobre uma carga.

5.1.2 Cálculos de Potência

5.1.2.1 Potência Média sobre uma Carga Linear Genérica

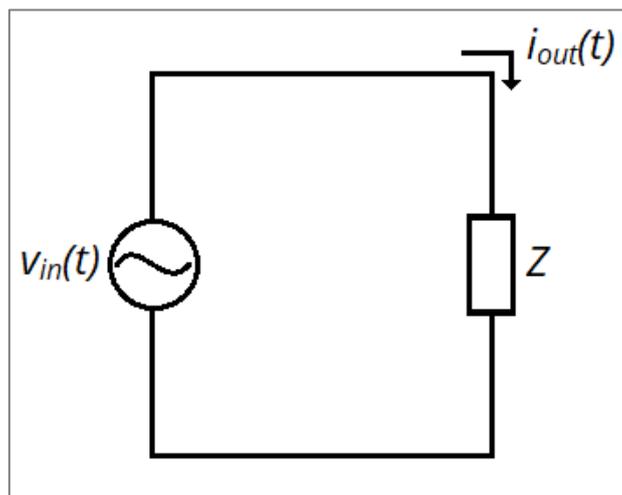
Assumindo que a **fonte de tensão** que alimenta uma determinada **carga linear genérica Z** (que pode ser um **resistor, capacitor, indutor, ou combinação destes**) seja dada por

$$v_{in}(t) = \sqrt{2}V_{ef} \text{sen}(\omega t) \text{ V}$$

Onde $\sqrt{2}V_{ef}$ representa o **valor de pico** da onda seno de frequência ω . Como a carga **é linear**, a corrente que irá se formar sobre tal carga **também o será**, ou seja, a corrente sobre ela será dada por

$$i_{out}(t) = \sqrt{2}I_{ef} \text{sen}(\omega t + \phi) \text{ A}$$

Onde $\sqrt{2}I_{ef}$ é o **valor de pico da corrente** senoidal que irá se formar sobre a carga. Como a **carga é linear**, ela **não irá interferir na frequência da excitação da entrada**. A Figura a seguir ilustra a situação.



Em outras palavras, a mesma frequência ω do sinal de entrada irá aparecer no sinal da saída, entretanto, defasada de ϕ radianos em relação ao seno de entrada. A esta defasagem ϕ , se dá o nome de **ângulo do fator de potência**.

Vejamos então como encontrar o valor da **potência média** sobre esta carga. Trazendo a definição de **valor médio** e de potência, teremos:

$$P_{med} = \frac{1}{T} \int_0^T p(t) dt \rightarrow P_{med} = \frac{1}{T} \int_0^T v_{out}(t) i_{out}(t) dt \rightarrow P_{med} = \frac{1}{T} \int_0^T [\sqrt{2}V_{ef} \text{sen}(\omega t)] [\sqrt{2}I_{ef} \text{sen}(\omega t + \phi)] d\omega t$$





Perceba que mudamos a variável de integração de ' dt ' para ' $d\omega t$ ', de modo a **facilitar a integração**.

Tirando agora da integral **todas as constantes**, obtemos

$$P_{\text{med}} = \frac{2}{T} V_{\text{ef}} I_{\text{ef}} \int_0^T [\text{sen}(\omega t)][\text{sen}(\omega t + \phi)] d\omega t$$

Agora, sabendo da **identidade trigonométrica**

$$\boxed{\text{sen}(a + b) = \text{sen}(a) \cos(b) + \cos(a) \text{sen}(b)}$$

A utilizamos na expressão $\text{sen}(\omega t + \phi)$, chamando $a = \omega t$ e $b = \phi$, então

$$\text{sen}(\omega t + \phi) = \text{sen}(\omega t) \cos(\phi) + \cos(\omega t) \text{sen}(\phi)$$

Que, retornando à expressão da **potência média** nos leva a

$$P_{\text{med}} = \frac{2}{T} V_{\text{ef}} I_{\text{ef}} \int_0^T [\text{sen}(\omega t)][\text{sen}(\omega t) \cos(\phi) + \cos(\omega t) \text{sen}(\phi)] d\omega t$$

Trabalhando algebricamente a expressão, conseguimos obter

$$P_{\text{med}} = \frac{2}{T} V_{\text{ef}} I_{\text{ef}} \left[\cos(\phi) \left(\int_0^T \text{sen}^2(\omega t) d\omega t \right) + \text{sen}(\phi) \left(\int_0^T \text{sen}(\omega t) \cos(\omega t) d\omega t \right) \right]$$

Das **relações trigonométricas**, podemos dizer ainda que:

$$\boxed{\text{sen}^2(x) = \frac{1 - \cos(2x)}{2}} \quad \boxed{\text{sen}(x) \cos(x) = \frac{\text{sen}(2x)}{2}}$$

Substituindo estas duas **relações trigonométricas** na expressão da **potência média**:

$$P_{\text{med}} = \frac{2}{T} V_{\text{ef}} I_{\text{ef}} \left[\cos(\phi) \left(\underbrace{\int_0^T \frac{1 - \cos(2\omega t)}{2} d\omega t}_{\text{Integral 1}} \right) + 2 \text{sen}(\phi) \left(\underbrace{\int_0^T \frac{\text{sen}(2\omega t)}{2} d\omega t}_{\text{Integral 2}} \right) \right]$$

Resolvendo agora as integrais **1 e 2**:



$$\underbrace{\int_0^T \frac{1 - \cos(2\omega t)}{2} d\omega t}_{\text{Integral 1}} = \frac{1}{2} \left[\int_0^T d\omega t - \frac{1}{2} \int_0^T \cos(2\omega t) 2d\omega t \right] \rightarrow \int_0^T \frac{1 - \cos(2\omega t)}{2} d\omega t = \frac{1}{2} [\omega t]_0^T - \left[\frac{1}{2} \sin(2\omega t) \right]_0^T$$

$$\boxed{\int_0^T \frac{1 - \cos(2\omega t)}{2} d\omega t = \frac{T}{2} - \left(\frac{1}{2} \sin 2T \right)}$$

$$\underbrace{\int_0^T \frac{\sin(2\omega t)}{2} d\omega t}_{\text{Integral 2}} = \frac{1}{4} \int_0^T \sin(2\omega t) 2d\omega t \rightarrow \frac{1}{4} [-\cos(2\omega t)]_0^T$$

$$\int_0^T \frac{\sin(2\omega t)}{2} d\omega t = \frac{1}{4} [-\cos(2T) + \cos(0)] \rightarrow \boxed{\int_0^T \frac{\sin(2\omega t)}{2} d\omega t = \frac{1}{4} [-\cos(2T) + 1]}$$

A fonte é **senoidal pura**, então o período é $T = 2\pi$ rad. Sendo assim, substituindo este período nas expressões que respondem às integrais **1** e **2**, obtemos

$$\boxed{\int_0^T \frac{1 - \cos(2\omega t)}{2} d\omega t = \pi} \quad \boxed{\int_0^T \frac{\sin(2\omega t)}{2} d\omega t = 0}$$

Assim, voltando à expressão da **potência média**:

$$P_{\text{med}} = \frac{2}{T} V_{\text{ef}} I_{\text{ef}} [\cos(\phi) (\pi) + 0]$$

Substituindo aqui também o período $T = 2\pi$ rad, temos, finalmente:

$$P_{\text{med}} = \frac{2}{2\pi} V_{\text{ef}} I_{\text{ef}} [\cos(\phi) (\pi)] \rightarrow \boxed{P_{\text{med}} = V_{\text{ef}} I_{\text{ef}} \cos \phi}$$



Toda esta matemática foi apenas para demonstrar que a **potência média** sobre qualquer carga utiliza os **valores eficazes de tensão e corrente**, e **não os valores médios**!

Ou seja, a potência média, também conhecida como **potência útil**, ou **componente DC da potência**, ou ainda **potência ativa**, é igual à multiplicação da **tensão eficaz da fonte**, pela **corrente eficaz da fonte** e pelo fator de potência da carga.

No caso especial de a carga ser **puramente resistiva**, pelo fato de que nesta condição $\cos \phi = 1$, a **potência média** fica sendo

$$\boxed{P_{\text{med}} = V_{\text{ef}} I_{\text{ef}}}$$

Este conceito é **fundamental**!





ATENÇÃO! Reforçando!

A **potência média sobre uma carga qualquer** é igual ao produto dos **valores eficazes** de tensão e corrente que passam pelo componente, e ainda pelo **fator de potência da carga**.

A **potência média NÃO ENVOLVE** a multiplicação entre os valores médios de corrente e tensão, **E SIM OS VALORES EFICAZES DE CORRENTE E TENSÃO!**

5.1.2.2 Potência Média sobre uma Carga Não Linear

As **cargas não lineares** (*associação de resistores, capacitores e/ou indutores com diodos e tiristores, por exemplo*) geram correntes que possuem **frequências diferentes da frequência da tensão da rede**, as chamadas **harmônicas**, por envolverem **múltiplos da frequência da rede**.



Harmônicos não geram potência útil (*só geram **potência CA***), sendo, portanto, indesejáveis em um sistema elétrico.

Em geral, quando lidamos com os diferentes tipos de conversores (CA-CA, CA-CC, CC-CA e CC-CC), **todos eles são cargas não lineares!**



5.2 O TIRISTOR

5.2.1 Funcionamento Básico

O componente **mais básico** da **Eletrônica de Potência** é o **diodo de junção** (ou *retificador não-controlado*), entretanto, para que se tenha um **controle maior** sobre os **valores médio e eficaz** de um sinal de saída, foi desenvolvida uma versão "*melhorada*" do diodo de junção, o **tiristor**.

Estes componentes compõem uma família de **semicondutores de potência**, sendo amplamente utilizados em circuitos de tal finalidade. Eles são operados como **chaves**, ou seja, ficam **alternando** entre os estados de **condução** e **não-condução**. Na maioria das vezes são considerados nas questões como elementos ideais (*embora obviamente não o sejam*).



"Tiristor" é uma **família** de semicondutores de potência!

Assim, **é errado** afirmar que *tiristor* **é sinônimo** de SCR, por exemplo. Porém **é correto** afirmar que **o SCR é um tiristor**.

O que é **SCR**? Bem, vamos ver daqui a pouco...

Como já foi dito, os *tiristores* operam **em regime de chaveamento**, tendo em comum uma estrutura de no mínimo **quatro camadas semicondutoras** numa sequência **P-N-P-N**, diferentemente no diodo de junção comum, que possui apenas 2 camadas semicondutoras, **P-N**.

O **tiristor** possui (*em regra*) **3 terminais**: **anodo (A)** e **catodo (K)**, pelos quais flui a **corrente da carga**, e **porta (G)** que, **mediante uma injeção de corrente de controle**, faz com que se estabeleça a corrente de anodo (I_a).

A Figura 1 a seguir ilustra uma **estrutura simplificada** do **tiristor** mais elementar, o **SCR** (*Silicon Controlled Rectifier*).

Se entre os polos **A** (*anodo*) e **K** (*catodo*) houver uma **tensão positiva** (ou seja, $V_{AK} > 0$), as junções **J1** e **J3** ficarão **diretamente polarizadas**, enquanto a junção **J2** estará **reversamente polarizada**.

Nesta condição **não haverá condução** de corrente pelo SCR até que a tensão V_{AK} **se eleve a um valor** que provoque a **ruptura da barreira de potencial** da junção **J2**, que está **reversamente polarizada** (*tal tensão de ruptura é chamada de V_{BO} , ou tensão de ruptura direta*).



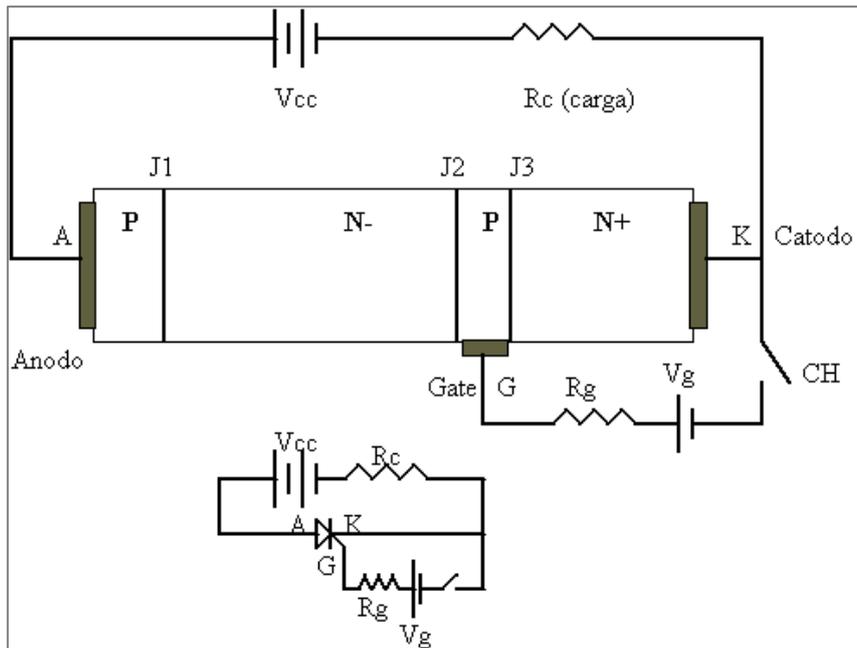


Figura 1 - Estrutura genérica de um tiristor.
FONTE: <http://www.dsce.fee.unicamp.br/~antenor/>

Se houver uma tensão $V_{GK} > 0$ (ou seja, uma tensão entre G e K positiva), circulará uma corrente através da junção J3.

Como a junção J1 já estava diretamente polarizada, o fato de ter se dado "um empurrãozinho" na junção J3 (que já estava diretamente polarizada), isto provoca um efeito avalanche interno, de modo que a junção J2 acaba não resistindo e cede à "vontade" das junções J1 e J3 em querer conduzir, e o SCR passa a ter uma corrente significativa circulando por ele.

De fato, este efeito de se excitar diretamente a junção J3 é tão grande que se pode inclusive retirar a excitação após o efeito ter se consolidado, que mesmo assim o SCR permanecerá conduzindo, ao menos enquanto houver uma corrente mínima fluindo pelo SCR.

Destacou-se no parágrafo acima a expressão "após o efeito ter se consolidado" por conta de que é necessário que a corrente que circula internamente pelo SCR atinja um valor mínimo de sustentação da condução. Tal valor é denominado corrente de disparo I_L .

Também se deu destaque à expressão "ao menos enquanto houver uma corrente mínima fluindo pelo tiristor". Isto quer dizer que, para que o SCR permaneça conduzindo é necessário que haja uma corrente mínima por ele circulando. Tal corrente mínima é denominado corrente de manutenção I_H .

Uma vez que a corrente pelo SCR se reduza a um valor inferior a I_H , o componente ficará novamente em corte.

Sendo assim, para que ocorra a comutação do dispositivo (de ligado para desligado), não basta que a tensão V_{AK} fique menor que o potencial mínimo de polarização do tiristor.

Caso se empregue tal técnica, o efeito será somente de acelerar o processo de desligamento do SCR, por conta de deslocar nos sentidos adequados os portadores na estrutura interna do dispositivo, mas não garante por si só o desligamento do tiristor.



O **tiristor**, assim como o diodo de junção, também pode vir a funcionar de maneira reversa. Para isso, é necessário **polarizar reversamente o tiristor**, ou seja, aplicando uma tensão V_{AK} negativa.

Com V_{AK} negativo, as junções **J1** e **J3** ficarão agora **reversamente polarizadas**, ao passo que a junção **J2** ficará agora **diretamente polarizada**.

Nesta condição, o mesmo "empurrãozinho" dado na junção **J3** na condição descrita de V_{AK} positivo **não terá o mesmo efeito**. Em outras palavras, no caso de uma polarização reversa de V_{AK} , o SCR pode vir a entrar em condução caso V_{AK} atinja o valor da **tensão de ruptura inversa** do tiristor.

A Figura 2 ilustra o comportamento aqui descrito, tanto da polarização direta quanto da polarização reversa.

Nela se vê **três correntes de gate**, I_{G2} , I_{G1} e I_{G0} . Estas são as correntes aplicadas externamente pelo terminal *gate*, ocorrendo em condições tais que a tensão V_{AK} ainda não tenha atingido a tensão de ruptura direta.

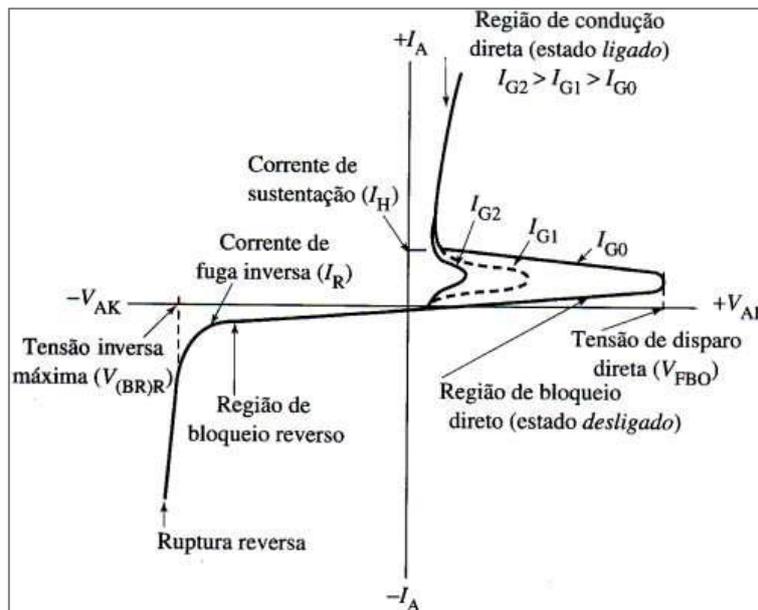


Figura 2 - Curva característica de tensão vs. corrente de um SCR.
FONTE: <https://eletronicaemcasa.blogspot.com>

É comum a analogia entre **o funcionamento do SCR e a de uma associação de dois TBJs em série (um PNP e um NPN)**, conforme mostrado na figura a seguir.



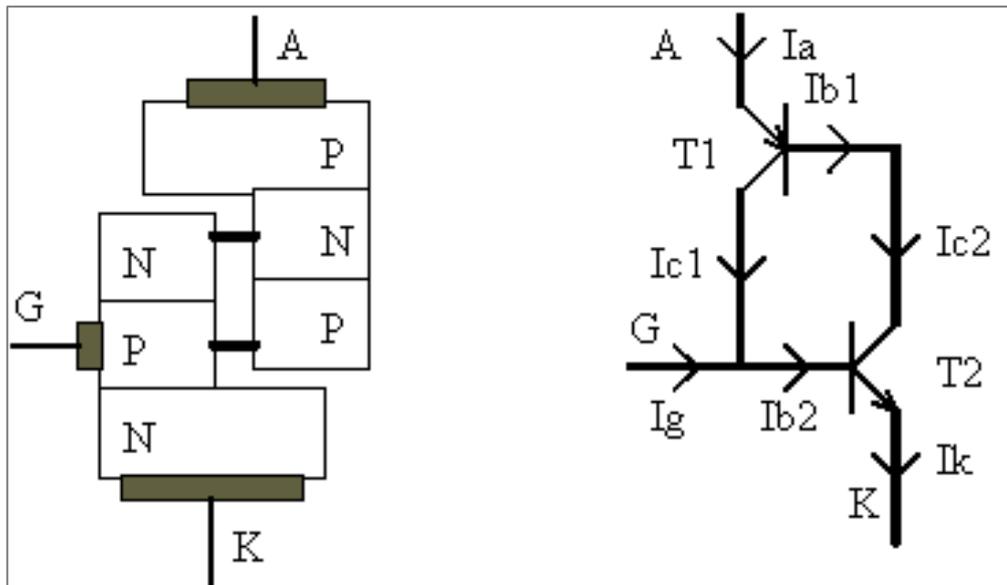


Figura 3 - Analogia entre tiristor e TBJ.
FONTE: <http://www.dsce.fee.unicamp.br/~antenor>

Vejamos agora outras **formas de disparo** de SCR.

5.2.2 Outras Formas de Disparo

A seguir se comenta as outras duas **formas de disparo** de um SCR. Já vimos que o SCR pode disparar tanto por tensão $V_{AK} > V_{FBO}$, quanto por $V_{GK} > 0$. Há ainda **mais duas maneiras**.

5.2.2.1 Por Temperatura

Quando um SCR é **submetido a altas temperaturas**, sua corrente de fuga numa junção p-n reversamente polarizada dobra aproximadamente com o aumento de 8°C .

Assim, a **elevação da temperatura pode levar a uma corrente através de J2 suficiente para levar o SCR à condução**.

5.2.2.2 Por Energia Radiante

Energia radiante dentro da banda espectral do silício, incidindo e penetrando no cristal, produz considerável quantidade de pares elétron-lacuna, **umentando a corrente de fuga reversa, possibilitando a condução do tiristor**.

Este tipo de acionamento é o utilizado nos **LASCR** (*Light Advanced SCR*, também conhecido como **fototiristor**). Trata-se de um **tipo especial de tiristor que é acionado por luz**.

Sua aplicação principal é em **sistemas que operam em elevado potencial e baixas correntes**, onde a isolação necessária só é obtida por meio de acoplamentos óticos.

5.2.3 Exemplos de Tiristores

Os **tiristores mais famosos** são o **SCR** (*Retificador Controlado de Silício*) e o **TRIAC**.



O **SCR** é muito parecido com o **diodo de junção comum**, ou seja, ao receber a injeção de corrente pelo *gate*, passa a conduzir **somente na condição em que esteja diretamente polarizado**. A corrente I_G deve ser injetada no *gate* da maneira mostrada no símbolo do SCR, o abaixo apresentado.

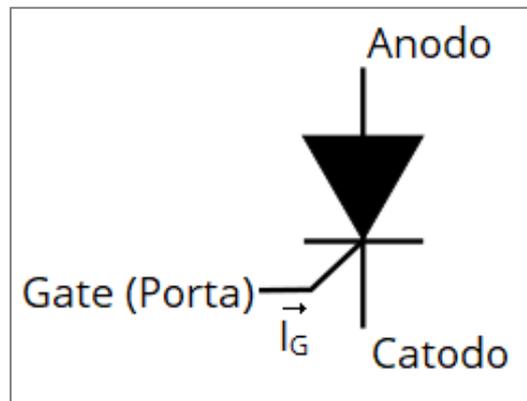


Figura 4 - Símbolo do SCR.

O **SCR** permanecerá conduzindo **por tempo indefinido**, ou seja, **enquanto estiver diretamente polarizado e a corrente de anodo se mantiver acima de um patamar mínimo**. Em outras palavras, a corrente I_G **pode ser apenas um pulso de corrente** (com amplitude e duração definidos) que já será suficiente para que o **SCR** passe a conduzir.

Este pulso deve respeitar as especificações do **SCR de amplitude e tempo de duração mínimos**, para que a corrente pelo ânodo I_a atinja o limiar I_L , que garante a condução do SCR entre A e K.

Entretanto, uma vez que inicie a condução, **não é possível fazer pará-lo de conduzir**, somente se ele "perder" a polarização direta.

Já o **TRIAC** (abreviação de **TRI**ode **AC** switch) conduz estando **direta ou reversamente polarizado**, bastando que haja um pulso de I_G . Ele pode ser entendido como **dois SCRs colocados em antiparalelo** e **um único gate**. O símbolo do **TRIAC** é o a seguir representado.

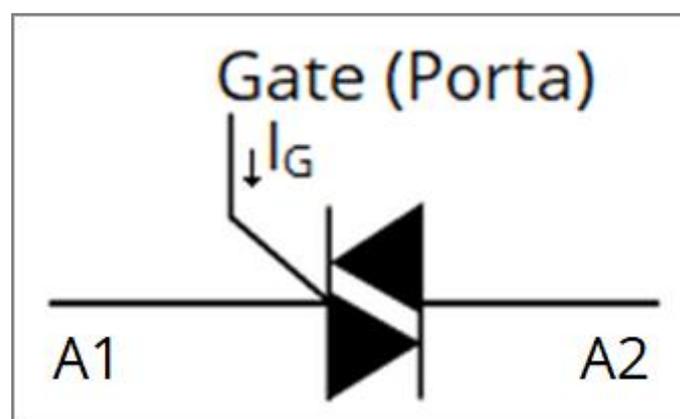


Figura 5 - Símbolo do TRIAC.

Diferentemente do **SCR**, o **TRIAC pode ser disparado por uma corrente I_G positiva ou negativa**, porém, **tal como o SCR**, uma vez que haja um pulso de I_G , **não se pode mais controlar o fluxo da corrente pelos terminais principais**, a não ser que se corte a polarização entre A1 e A2.



O irmão mais próximo do TRIAC é o DIAC (*DI*ode for *AL*ternating *C*urrent). A diferença entre os dois irmãos, *afinal ambos conduzem nos dois sentidos*, é que o DIAC **não possui o terminal de gate**, ou seja, ele irá conduzir **bastando que haja a polarização necessária entre seus terminais**, seja no sentido que for. O símbolo a seguir apresenta o DIAC.

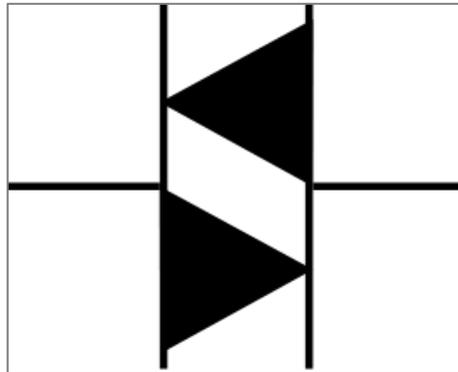


Figura 6 - Símbolo do DIAC.

O DIAC comumente é utilizado **para acionar outros tiristores**, como o SCR e o próprio TRIAC.

Outro tipo comum de tiristor é o GTO (*Gate-Turn-Off*). Este tiristor possui a capacidade de **controlar o fluxo da corrente pelo gate de uma maneira mais fina que o SCR e o TRIAC**, ou seja, ao receber um pulso de corrente I_G , ele conduz em um sentido.

Ao receber um novo pulso de corrente I_G (*agora em sentido contrário*), ele irá **parar de conduzir**. Trata-se de um **dispositivo unidirecional**, ou seja, conduz **somente em um único sentido**. O símbolo do GTO é o apresentado a seguir.

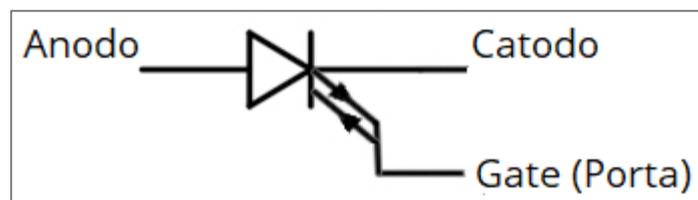


Figura 7 - Símbolo do GTO.

Diferentemente do SCR, o GTO **pode não ter capacidade de bloquear tensões reversas**.

Os tiristores em geral possuem **uma série de parâmetros típicos**, dos quais destacam-se alguns:

- **Máxima corrente de anodo ($I_{a_{max}}$)**
Máxima corrente que o tiristor pode suportar.
- **Corrente de manutenção de condução (I_H):**
Representa a **corrente mínima** que deve circular pelo **anodo**, de modo a **manter o tiristor em condução**.
- **Corrente de disparo (I_T):**
Representa a **menor corrente de anodo** necessária para iniciar a condução entre anodo e catodo e poder ser removida a corrente de porta. A duração do



signal de disparo deve ser tal que permita a corrente de anodo atingir o valor de I_L quando, então, pode ser retirada.

- **Tempo de disparo (t_{on}):**
Tempo necessário para o tiristor **sair do estado desligado e atingir a plena condução**.
- **Tempo de desligamento (t_{off}):**
Tempo necessário para a **transição entre o estado de condução e o de bloqueio**.



Vimos então os principais conceitos e componentes utilizados em **Eletrônica de Potência**.

No momento não precisamos nos aprofundar no funcionamento de cada dispositivo. À medida que for necessário, eles serão apresentados.

Vejamos agora então os **Conversores** apontados no início do Capítulo, a começar pelos **Conversores CA-CC**, ou simplesmente, **Retificadores**.



5.3 CONVERSORES CA-CC

5.3.1 Introdução

O nome **retificador** é um "apelido" dado aos **conversores CA-CC**. Eles surgiram por volta da década de 1930, e **ainda não utilizavam semicondutores**. Utilizavam **válvulas retificadoras a vapor de mercúrio**. Estes conversores de 1930 podem ser considerados **os pais da Eletrônica de Potência**.

Ao final da década de 1930, o físico norte-americano **William Shockley** percebeu o funcionamento de uma junção P-N e teve o *insight*: "*Isto aqui pode ser útil no controle de energia elétrica*".

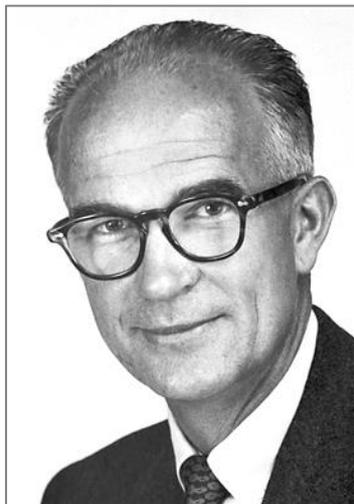


Figura 8 - William Schockley.

FONTE: https://es.wikipedia.org/wiki/William_Bradford_Shockley

Com base nesta observação de Shockley, **anos mais tarde**, nos Laboratórios Bell, ocorreu a **invenção do primeiro transistor bipolar de junção (TBJ)**.

Pouco tempo depois, nos Laboratórios da GE foi inventado **o primeiro tiristor**, o **SCR**. Ele ganhou este nome (**SCR - Silicon Controlled Rectifer**) pois, **diferentemente do diodo** (também chamado de *Silicon Rectifier*), **seu fluxo de corrente podia ser controlado**.

E, com a invenção do SCR, a **Eletrônica de Potência**, tal como a conhecemos hoje teve início. Quase todos os retificadores que utilizavam diodos comuns passaram a utilizar **SCR**, ganhando assim **muita margem de controle sobre as grandezas elétricas de tensão e corrente**.



Ainda hoje, se pode dizer que os principais componentes da **Eletrônica de Potência** são o **diodo de junção comum e o SCR**.



O uso de **conversores CA-CC** pode ser desde em um **circuito de microeletrônica** até em um **circuito de elevadíssima potência** (*linhas de transmissão em corrente contínua, por exemplo*).

Os **conversores CA-CC** que estudaremos aqui são aqueles empregados em potências **não tão altas** como a de linhas de transmissão, **nem tão baixas** como os de microeletrônica. Estamos numa **faixa intermediária**.

As aplicações de **conversores CA-CC** que iremos estudar ficando restritas a **controle de velocidade em motores CC**, ou então em **carregadores de baterias**, ou ainda em **fontes para eletroeletrônicos**, para citar alguns exemplos.



Entretanto, *nem tudo são flores* para os retificadores.

Por serem cargas não-lineares, sua **maior desvantagem** é o acréscimo de inúmeros harmônicos na rede elétrica, o que acaba **reduzindo drasticamente o fator de potência da instalação**, pois, como já vimos na introdução a este capítulo.

Componentes harmônicas não contribuem com potência ativa, somente com potência reativa.

Vejamos agora **alguns exemplos de circuitos retificadores**.



Cada tipo de retificador, *por sua vez*, possui um **comportamento distinto a depender do tipo de carga que ele alimenta**.

Em nosso curso faremos a análise em cima de carga resistivas, por conta destas cargas serem as **mais comuns em provas de concursos**.

5.3.2 Retificador Monofásico Não Controlado

Os **retificadores monofásicos** (sejam eles controlados ou não) basicamente podem ser de dois tipos: de **meia onda** ou então de **onda completa**.

Abaixo vemos **exemplos de circuitos** que realizam estas duas funções em **cargas do tipo resistiva**.



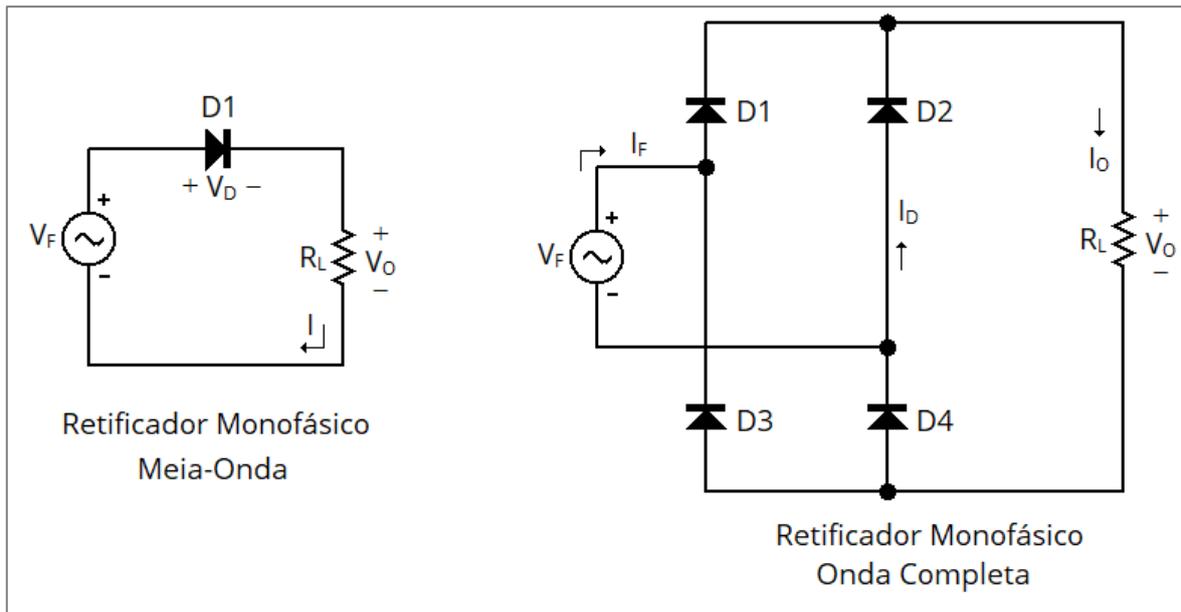


Figura 9 - Circuitos Retificadores Não Controlados Monofásicos.

5.3.2.1 Retificador Não Controlado Monofásico de Meia Onda

Seja a **tensão de entrada** dada pela expressão $V_F(t) = V_p \text{sen}(\omega t)$ V, onde V_p é o valor de pico da tensão. A figura a seguir ilustra o retificador monofásico de meia onda.

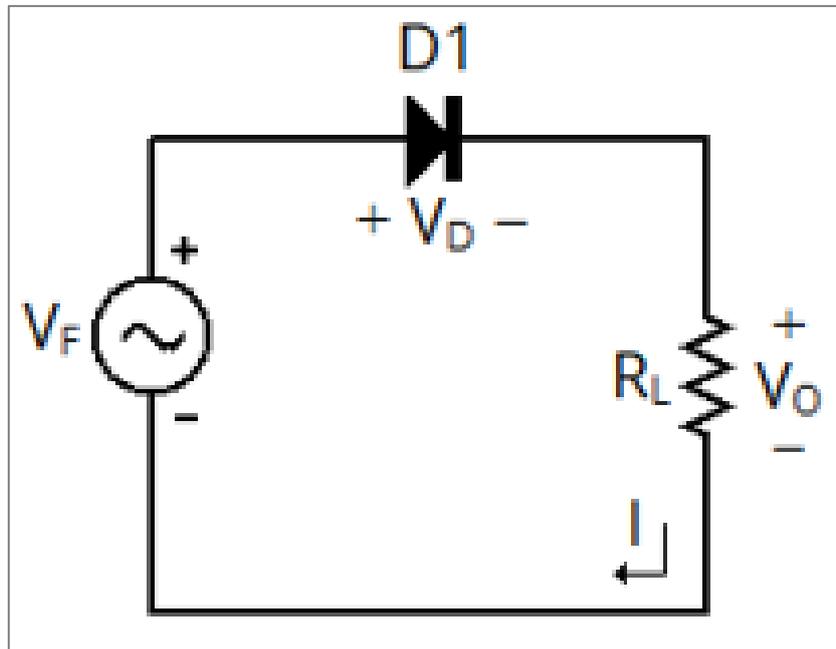


Figura 10 - Retificador monofásico de meia onda.

As **tensões de entrada** V_i e de **saída** V_o em cada um destes circuitos são dadas pelos gráficos da Figura 11 a seguir:



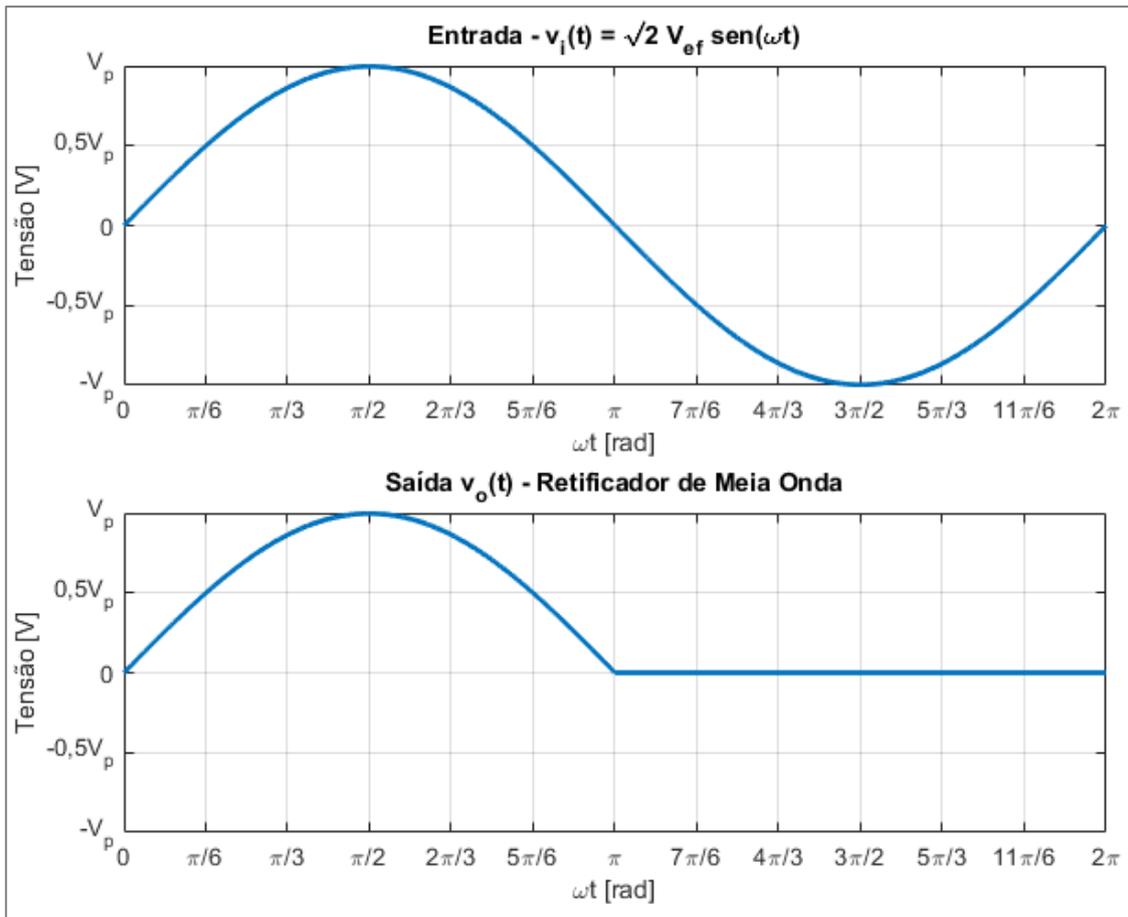


Figura 11 - Sinais de entrada e saída do retificador de meia onda.

Percebe-se, **da análise dos gráficos**, o motivo pelo qual se chama de **retificador de meia onda**, afinal apenas o **ciclo positivo** do sinal de entrada aparece sobre a carga.



A partir de **agora** começaremos a aplicar os fundamentos de **valores médio e eficaz**.

Da **análise dos gráficos**, podemos dizer que a **potência média** dissipada na carga R_L vale

$$P_{\text{med}} = \frac{1}{T} \int_0^T p(t) dt \quad \rightarrow \quad P_{\text{med}} = \frac{1}{T} \int_0^T v_o(t) i_o(t) dt$$

Perceba que, **embora o período da forma de onda da saída seja 2π rad**, ele só é diferente de zero **entre 0 e π rad**. Sendo assim, a integral é calculada somente neste intervalo, ou seja,

$$P_{\text{med}} = \frac{1}{2\pi} \int_0^\pi V_p \sin(\omega t) \frac{V_p}{R_L} \sin(\omega t) d\omega t \quad \rightarrow \quad P_{\text{med}} = \frac{V_p^2}{2\pi R_L} \int_0^\pi \sin^2(\omega t) d\omega t$$



$$P_{\text{med}} = \frac{V_p^2}{2\pi R_L} \left[\frac{\omega t}{2} - \frac{\sin(2\omega t)}{4} \right]_0^\pi \rightarrow P_{\text{med}} = \frac{V_p^2}{2\pi R_L} \left[\frac{\pi}{2} \right] \rightarrow \boxed{P_{\text{med}} = \frac{V_p^2}{4R_L}}$$



Perceba, pela análise dos gráficos da Figura 11 - Sinais de entrada e saída do retificador de meia onda. que a corrente I_F da fonte **não permanece em fase com a tensão** V_F no circuito **retificador de meia onda**, afinal ela seguirá a onda da tensão de saída.

A corrente I_F está em fase durante **apenas o semiciclo positivo**, depois desaparece completamente.

Ou seja, pelo fato de **não haver sincronia de fase em 100% do tempo** entre **tensão da fonte e corrente da fonte**, este tipo de retificador **adiciona harmônicos à rede** e, consequentemente, **seu fator de potência não é unitário, mesmo que a carga seja resistiva!**

O mesmo **não ocorre** no **retificador de onda completa**, conforme veremos daqui a pouco.

Bem, se o **fator de potência não é unitário**, vamos provar... O **fator de potência** é definido como sendo a razão entre a **potência média** e a **potência aparente**, certo? Já contamos com a **potência média**, recém calculada. Resta encontrar a **potência aparente**.

A **potência aparente** é calculada como sendo o produto do **valor eficaz da tensão fornecida pela fonte** multiplicada pelo **valor eficaz da corrente fornecida pela fonte**.

Ora, a fonte fornece uma **tensão senoidal pura**. O valor eficaz de uma tensão senoidal pura é obtido simplesmente pela divisão do **valor de pico** da forma de onda da tensão por $\sqrt{2}$. Sendo assim,

$$\boxed{V_{\text{ef}} = \frac{V_p}{\sqrt{2}}}$$

O **valor eficaz da corrente que a fonte fornece** é, **no caso deste circuito**, igual ao valor eficaz da corrente que passa pela carga. Ou seja,

$$I_{F\text{ef}} = \frac{V_{O\text{ef}}}{R}$$

Vamos calcular então o **valor eficaz da tensão sobre a carga**.



$$V_{O_{ef}} = \sqrt{\frac{1}{T} \int_0^T v_o^2(t) dt} \rightarrow V_{O_{ef}} = \sqrt{\frac{1}{2\pi} \int_0^\pi V_p^2 \sin(\omega t) d\omega t} \rightarrow V_{O_{ef}} = \sqrt{\frac{V_p^2}{2\pi} \left[\frac{\omega t}{2} - \frac{\sin(2\omega t)}{4} \right]_0^\pi}$$
$$V_{O_{ef}} = V_p \sqrt{\frac{1}{2\pi} \left[\frac{\pi}{2} - 0 \right]} \rightarrow \boxed{V_{O_{ef}} = \frac{V_p}{2}}$$

Assim, o **valor eficaz da corrente da fonte** é

$$\boxed{I_{F_{ef}} = \frac{V_{O_{ef}}}{R} = \frac{V_p}{2R}}$$

Portanto, a **potência aparente fornecida pela fonte** é igual a

$$P_{ap} = V_{F_{ef}} I_{F_{ef}} \rightarrow P_{ap} = \frac{V_p}{\sqrt{2}} \times \frac{V_p}{2R_L} \rightarrow \boxed{P_{ap} = \frac{V_p^2}{2\sqrt{2}R_L}}$$

Desta maneira, o **fator de potência** do **retificador monofásico de meia onda** é igual a

$$FP = \frac{P_{med}}{P_{ap}} \rightarrow FP = \frac{\left(\frac{V_p^2}{4R_L} \right)}{\left(\frac{V_p^2}{2\sqrt{2}R_L} \right)} = \frac{V_p^2}{4R_L} \times \frac{2\sqrt{2}R_L}{V_p^2} \rightarrow \boxed{FP = \frac{\sqrt{2}}{2} \cong 0,707}$$

Vimos um **retificador de meia onda acoplado direto à fonte**. Entretanto, **não é comum** o uso de um retificador direto na fonte. É mais comum vermos a fonte de tensão acoplada **ao primário de um transformador** e o retificador estar acoplado **ao secundário do transformador**.



Este é o **fator de potência** do retificador monofásico (carga não linear) em série com uma carga linear puramente **resistiva!**

Elementos lineares do tipo **indutivos** ou **capacitivos** não estão sendo tratados em nossos estudos, pelo fato de não serem muito comuns em provas de concursos.

5.3.2.2 Retificador Monofásico de Meia Onda Isolado

Vamos introduzir um **transformador ideal com relação** $a = N_p/N_s$ no circuito do **retificador monofásico de meia onda**, tal como demonstra a figura a seguir. A fonte V_F é a mesma já definida na seção anterior.



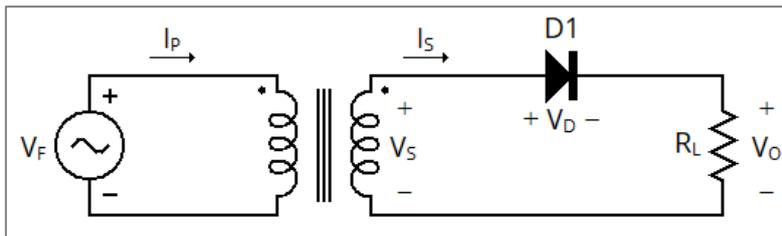


Figura 12 - Retificador monofásico não controlado acoplado a um transformador.

Como você bem lembra, o transformador funciona **com base na variação de fluxo magnético** que ocorre em suas bobinas.

O **valor médio da corrente** que circula pela carga no retificador monofásico de meia onda **não é nulo**. Com base na Figura 11, se pode dizer que a **corrente média** $I_{S_{med}}$ na carga será

$$I_{S_{med}} = \frac{1}{T} \int_0^T i_s(t) dt \rightarrow I_{S_{med}} = \frac{1}{2\pi} \int_0^\pi aI_P \sin(\omega t) d\omega t \rightarrow I_{S_{med}} = \frac{aI_P}{2\pi} \int_0^\pi \sin(\omega t) d\omega t$$

$$I_{S_{med}} = \frac{aI_P}{2\pi} [-\cos(\omega t)]_0^\pi \rightarrow I_{S_{med}} = \frac{aI_P}{2\pi} [-(-1) + 1] \rightarrow \boxed{I_{S_{med}} = \frac{aI_P}{\pi}}$$

Sendo assim, pelo fato de que $I_{S_{med}}$ representa a componente de **corrente na frequência de 0 Hz (ou seja, a frequência DC)** e, pelo fato de o **transformador funcionar com base em variação de fluxo**, e uma corrente de frequência 0 Hz **não causar variação de fluxo alguma**, tal componente DC, que aparece na corrente I_s do secundário, **não aparecerá na corrente I_p do primário!**

Em **forma gráfica**, as correntes do retificador **monofásico de meia onda isolado** seriam da maneira a seguir demonstrada.

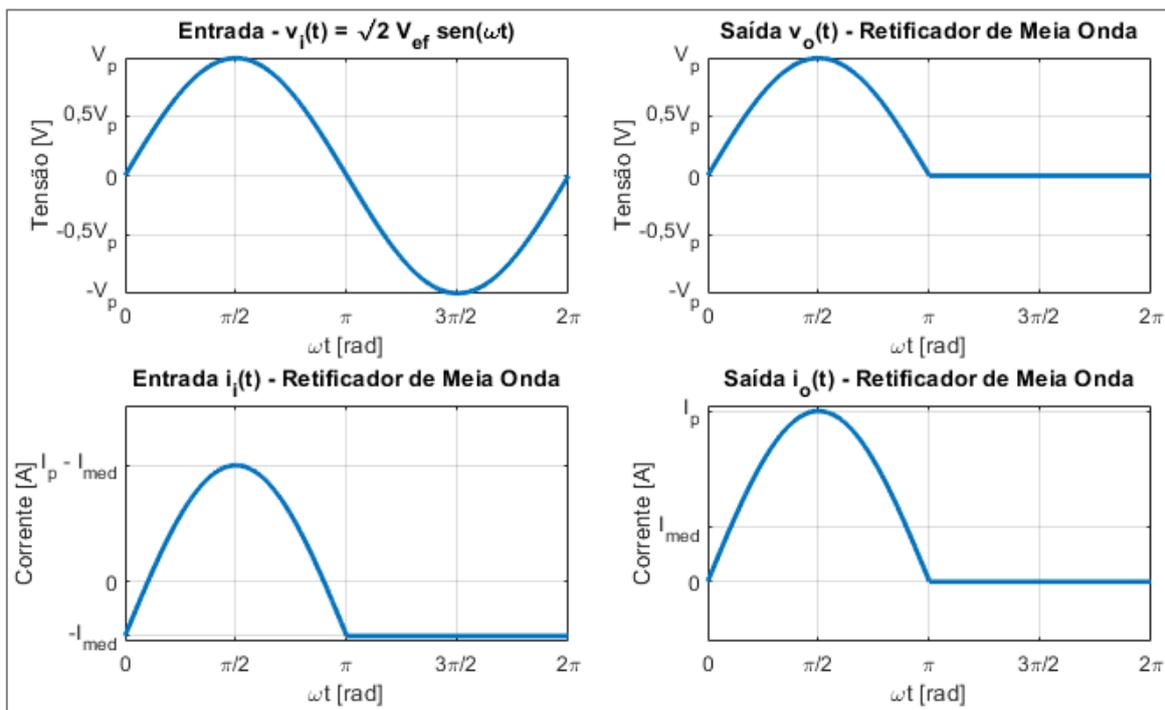


Figura 13 - Comparação das correntes do secundário e do primário de um transformador, quando empregado em um retificador de meia onda.



Perceba que **no primário**, a corrente apenas sofre um *offset* do seu **valor médio**, que fica presente **só no secundário**.

Vamos calcular o **fator de potência visto pelo primário** deste retificador. Encare o primário como sendo a "*fonte verdadeira*" da carga neste caso. Sendo V_p o **valor de pico da tensão no primário** e I_p o **valor de pico da corrente no primário**:

$$P_{\text{med}} = \frac{1}{T} \int_0^T p(t) dt \rightarrow P_{\text{med}} = \frac{1}{T} \int_0^T V_F(t) I_F(t) dt \rightarrow P_{\text{med}} = \frac{1}{T} \int_0^T V_p \sin(\omega t) I_p \sin(\omega t) d\omega t$$

Da Figura 13, o período de repetição da potência é igual a 2π rad, entretanto a integração será entre 0 e π rad. Assim, a expressão fica sendo

$$P_{\text{med}} = \frac{V_p I_p}{2\pi} \int_0^\pi \sin^2(\omega t) d\omega t \rightarrow P_{\text{med}} = \frac{V_p I_p}{2\pi} \left[\frac{\omega t}{2} - \frac{\sin(2\omega t)}{4} \right]_0^\pi$$

$$P_{\text{med}} = \frac{V_p I_p}{2\pi} \left(\frac{\pi}{2} \right) \rightarrow \boxed{P_{\text{med}} = \frac{V_p I_p}{4}}$$

Para a **potência aparente** precisamos calcular o **produto** da **tensão eficaz da fonte** pela **corrente eficaz da fonte**, ou seja, ambos no **lado do primário** do transformador. Entretanto, como já vimos, a corrente eficaz da fonte estará suprimida do valor médio que circula somente no secundário.

Sendo assim, a estratégia para encontrar a corrente eficaz no primário é a seguinte:

1. Encontrar o **valor CA** da corrente no **secundário**;
2. Através da relação de transformação, encontrar o **valor CA** da corrente no **primário**, que por sua vez é exatamente o valor da corrente eficaz no primário.

Para encontrarmos o valor CA da corrente no secundário, lançamos mão da expressão

$$I_{S_{CA}} = \sqrt{I_{S_{ef}}^2 - I_{S_{med}}^2}$$

Já encontramos o valor de $I_{S_{med}}$. Precisamos encontrar $I_{S_{ef}}$. Para isto, lançamos mão da expressão e do gráfico da corrente no secundário que consta na Figura 13.

$$I_{S_{ef}} = \sqrt{\frac{1}{T} \int_0^T i_s^2(t) dt} \rightarrow I_{S_{ef}} = \sqrt{\frac{1}{2\pi} \int_0^\pi (aI_p)^2 \sin^2(\omega t) d\omega t} \rightarrow I_{S_{ef}} = aI_p \sqrt{\frac{1}{2\pi} \int_0^\pi \sin^2(\omega t) d\omega t}$$

$$I_{S_{ef}} = aI_p \sqrt{\frac{1}{2\pi} \left[\frac{\omega t}{2} - \frac{\sin(2\omega t)}{4} \right]_0^\pi} \rightarrow I_{S_{ef}} = aI_p \sqrt{\frac{1}{4}} \rightarrow \boxed{I_{S_{ef}} = \frac{aI_p}{2}}$$

Desta maneira, o valor da corrente CA no secundário será



$$I_{S_{CA}} = \sqrt{\frac{a^2 I_P^2}{4} - \frac{a^2 I_P^2}{\pi^2}} \rightarrow I_{S_{CA}} = \sqrt{a^2 I_P^2 \left(\frac{1}{4} - \frac{1}{\pi^2} \right)} \rightarrow I_{S_{CA}} = a I_P \sqrt{\frac{\pi^2 - 4}{4\pi^2}} \rightarrow \boxed{I_{S_{CA}} = \frac{a I_P}{2\pi} \sqrt{\pi^2 - 4}}$$

Este é o valor CA da corrente no secundário. Para se obter o valor CA da corrente no primário devemos dividir por a . Sendo assim,

$$\boxed{I_{P_{CA}} = \frac{I_P}{2\pi} \sqrt{\pi^2 - 4} = I_{P_{ef}}}$$

O valor da **potência aparente** no primário será o resultado de

$$P_{ap} = V_{P_{ef}} I_{P_{ef}} \rightarrow P_{ap} = \left(\frac{V_p}{\sqrt{2}} \right) \left(\frac{I_p}{2\pi} \sqrt{\pi^2 - 4} \right) \rightarrow \boxed{P_{ap} = \frac{V_p I_p}{2\pi\sqrt{2}} \sqrt{\pi^2 - 4}}$$

Vamos agora encontrar o **fator de potência** visto pela fonte de tensão:

$$FP = \frac{P_{med}}{P_{ap}} \rightarrow FP = \frac{\frac{V_p I_p}{4}}{\frac{V_p I_p}{2\pi\sqrt{2}} \sqrt{\pi^2 - 4}} \rightarrow FP = \frac{V_p I_p}{4} \frac{2\pi\sqrt{2}}{V_p I_p \sqrt{\pi^2 - 4}} \rightarrow \boxed{FP = \frac{\pi\sqrt{2}}{2\sqrt{\pi^2 - 4}} \cong 0,917}$$

Como se vê, este retificador **também não possui fator de potência unitário**, embora seja já **bem melhor** que o **fator de potência** do **retificador monofásico de meia onda sem transformador**.



Reforçando... Este é o fator de potência para uma carga não linear em série com um elemento linear **resistivo!**

Elementos **indutivos** ou **capacitivos** não estão sendo tratados em nossos estudos, pelo fato de não serem muito comuns em provas de concursos.

5.3.2.3 Retificador Não Controlado Monofásico de Onda Completa

Vejamos agora o **retificador monofásico de onda completa**.

Imaginemos primeiramente o **semicírculo positivo** da fonte V_F e que esta fonte possui função igual à utilizada para o retificador de meia onda que acabamos de ver, ou seja, $V_F(t) = V_p \sin(\omega t)$ V.

Enquanto este semicírculo perdurar, somente os diodos **D1** e **D4** ficarão **diretamente polarizados** (vamos assumir, por simplicidade, que **os diodos são ideais**, e não possuem a queda de tensão de 0,7 V sobre si). Tal situação se dá conforme a figura a seguir demonstra.



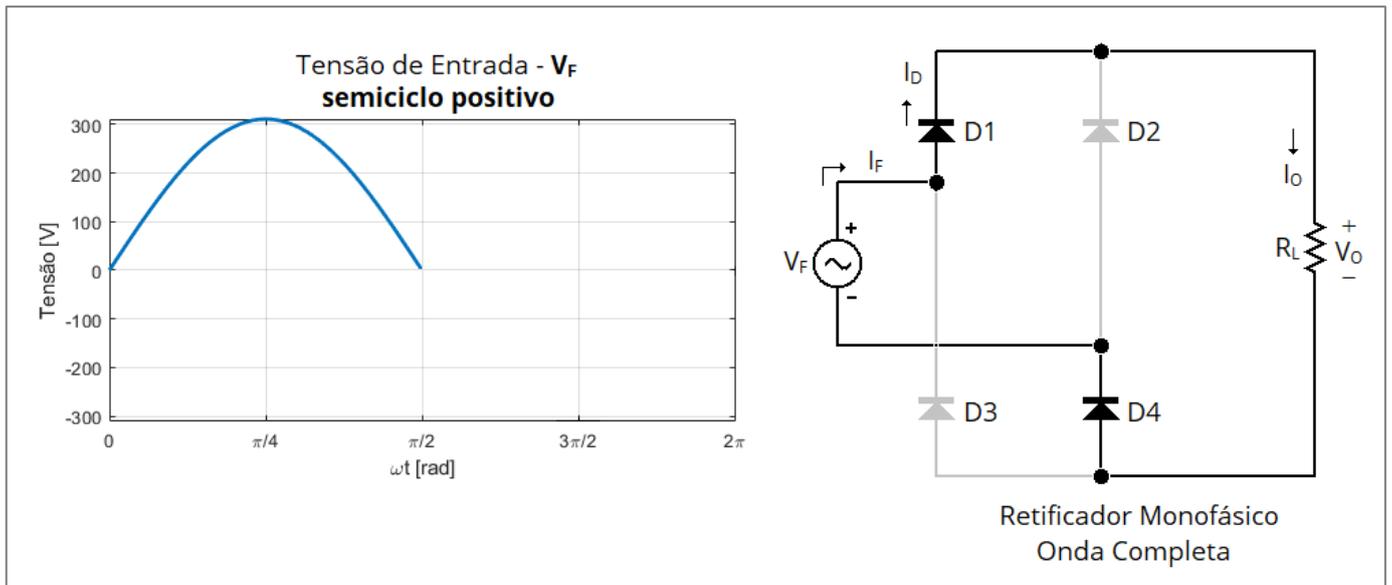


Figura 14 - Demonstração do semiciclo positivo no retificador de onda completa.

Na figura anterior, os diodos **em cinza** estão **reversamente polarizados**. Tais diodos (**D2 e D3**) **não conduzem** (ficam reversamente polarizados) nesta condição.

Vamos ver agora o que ocorre quando a fonte vai para o seu **semiciclo negativo**.

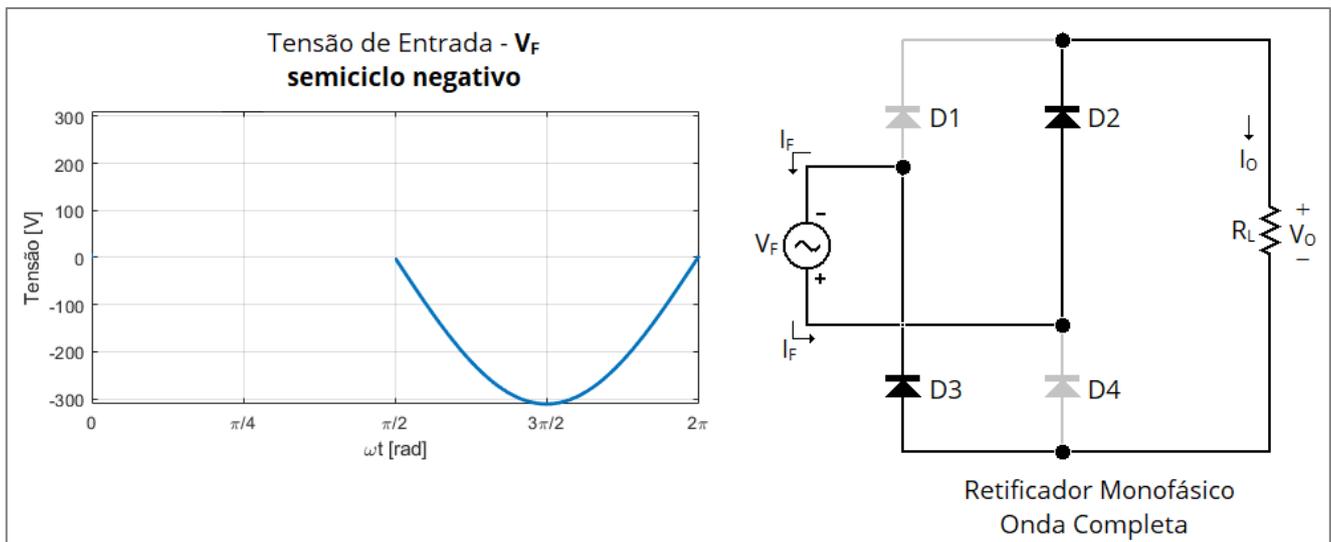


Figura 15 - Demonstração do semiciclo negativo no retificador de onda completa.

Agora somente os diodos **D2 e D3 conduzem** (pois **D1 e D4** ficam **reversamente polarizados**).

Assim, **no retificador de onda completa**, **cada diodo conduz por apenas meio ciclo de rede**, entretanto, a corrente pela carga flui em todo instante de tempo, e **sempre no mesmo sentido**.

Assim, se diz que **o retificador monofásico de onda completa com carga resistiva possui fator de potência unitário**. Vejamos os gráficos de corrente e tensão envolvidos neste retificador.



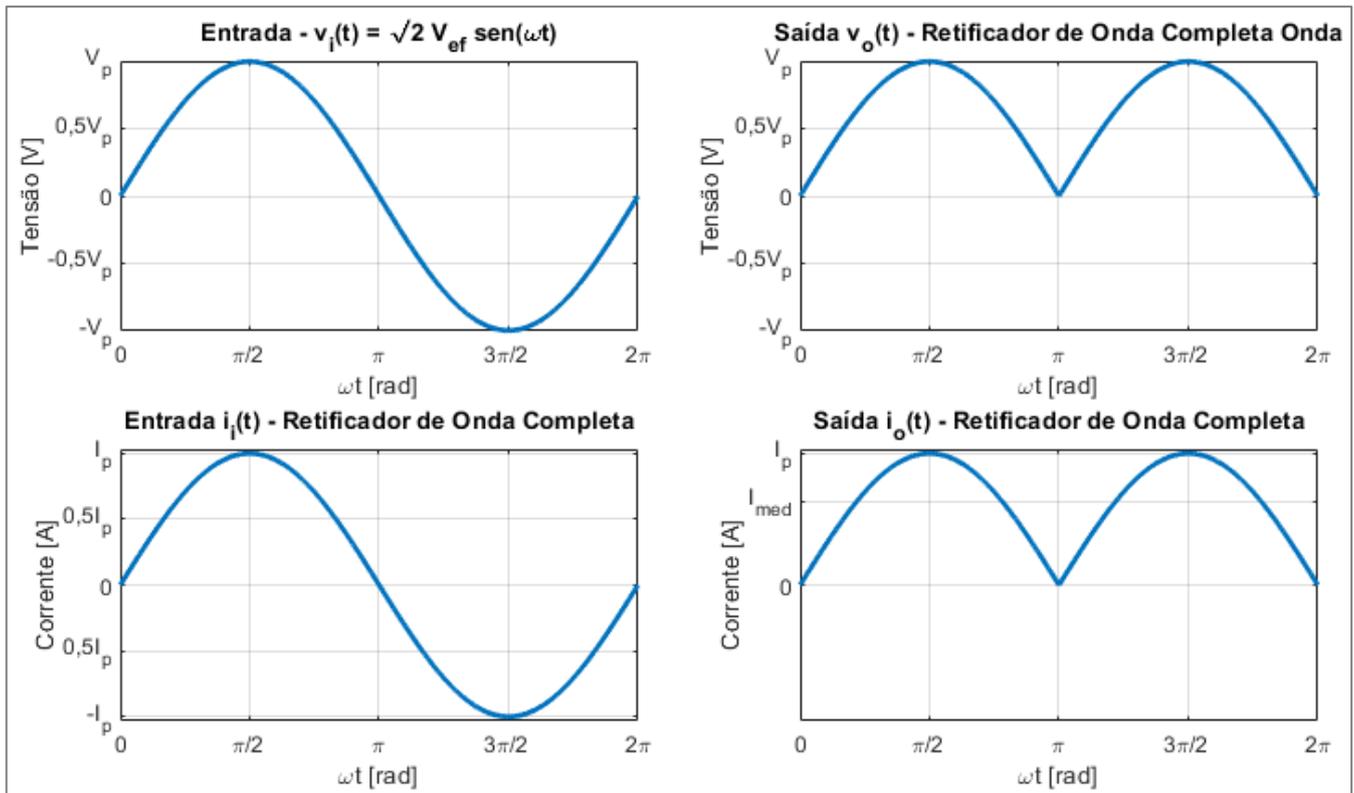


Figura 16 - Gráficos de tensão e corrente do retificador monofásico de onda completa.

Da análise dos gráficos, podemos dizer que o **valor médio da potência fornecida pela fonte** será igual

a

$$P_{\text{med}} = \frac{1}{T} \int_0^T p(t) dt \rightarrow P_{\text{med}} = \frac{1}{T} \int_0^T v(t) i(t) dt \rightarrow P_{\text{med}} = \frac{1}{2\pi} \int_0^{2\pi} V_p \text{sen}(\omega t) I_p \text{sen}(\omega t) d\omega t$$

$$P_{\text{med}} = \frac{V_p I_p}{2\pi} \int_0^{2\pi} \text{sen}^2(\omega t) d\omega t \rightarrow P_{\text{med}} = \frac{V_p I_p}{2\pi} \left[\frac{\omega t}{2} - \frac{\text{sen}(2\omega t)}{4} \right]_0^{2\pi} \rightarrow P_{\text{med}} = \frac{V_p I_p}{2\pi} [\pi]$$

$$P_{\text{med}} = \frac{V_p I_p}{2}$$

Também da análise dos gráficos, vamos encontrar a **potência aparente da fonte**.

$$P_{\text{ap}} = V_{\text{Fef}} I_{\text{Fef}} \rightarrow P_{\text{ap}} = \frac{V_p}{\sqrt{2}} \frac{I_p}{\sqrt{2}} \rightarrow P_{\text{ap}} = \frac{V_p I_p}{2}$$

O **fator de potência visto pela fonte** deste retificador é então igual a

$$FP = \frac{P_{\text{med}}}{P_{\text{ap}}} \rightarrow FP = \frac{\left(\frac{V_p I_p}{2}\right)}{\left(\frac{V_p I_p}{2}\right)} \rightarrow FP = 1$$



Sendo assim, verificamos que o **retificador monofásico de onda completa**, quando alimentando uma carga resistiva, possui **fator de potência unitário**, mesmo sendo uma carga não linear!



Isto quer dizer que **é possível** que uma **carga não linear** proporcione um **fator de potência unitário**!

5.3.2.4 Retificador Não Controlado Monofásico de Onda Completa Isolado

Esta montagem **com transformador** também pode ser expandida para um **retificador monofásico de onda completa**, como demonstra a figura a seguir.

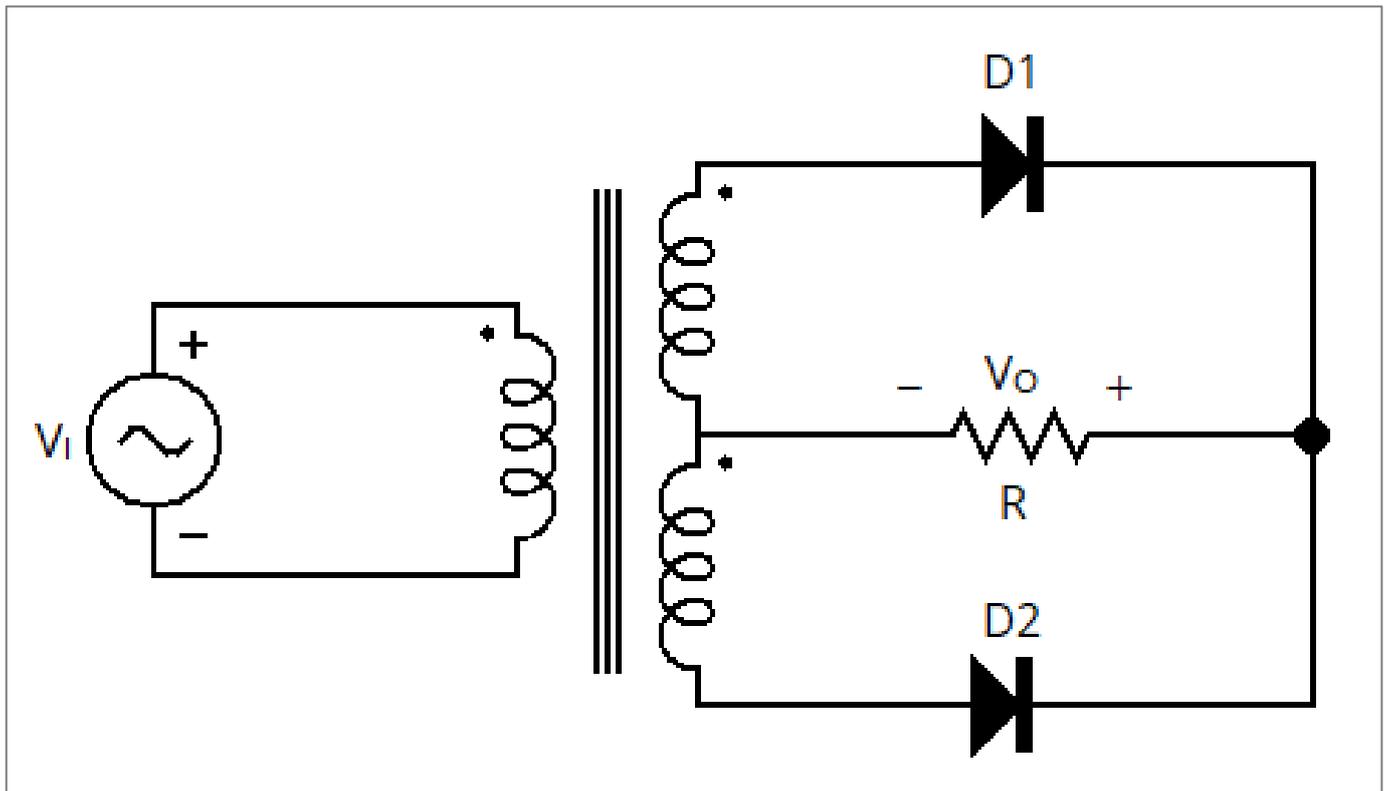


Figura 17 - Circuito do Retificador Monofásico de Onda Completa com Transformador.

Neste circuito, conforme será demonstrado a seguir, o transformador **é parte fundamental para o funcionamento**, não sendo somente um mero elemento isolante entre entrada da saída. O transformador **precisa** ter uma derivação na bobina do secundário, com a carga sendo conectada **tal como ilustrado na figura anterior**.

Durante o semiciclo **positivo**, a condução ocorre por **D1**, ficando **D2** cortado, conforme visto abaixo.



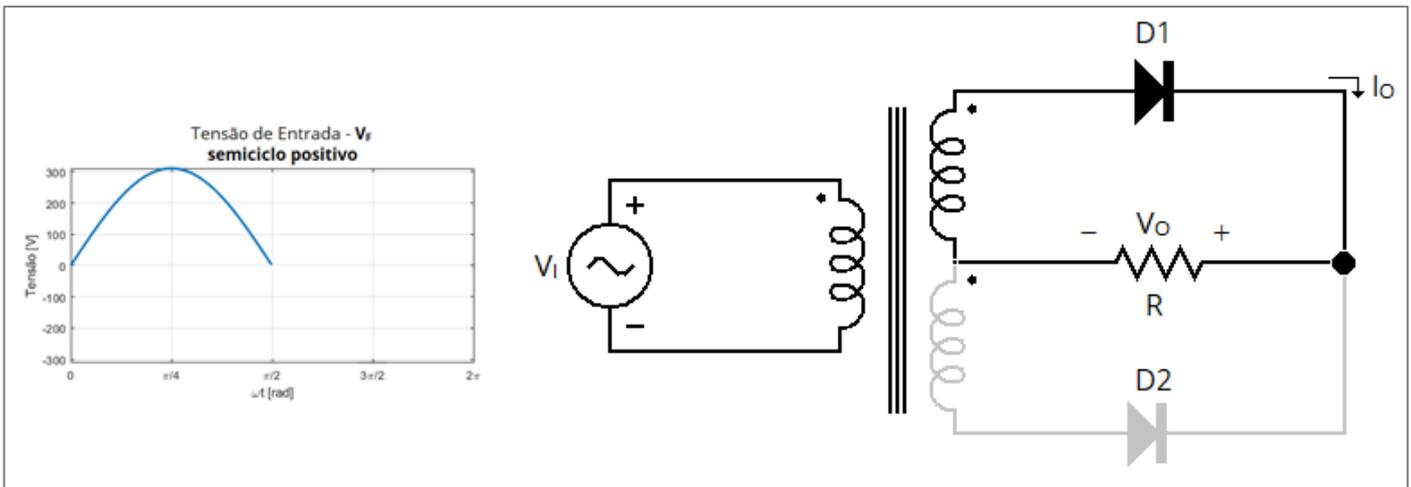


Figura 18 - Funcionamento do retificador monofásico de onda completa com transformador durante o semiciclo positivo.

Perceba que no **semiciclo positivo**, a corrente da carga (I_o) "sai pelo ponto" do transformador. Vejamos agora o funcionamento durante o **semiciclo negativo**. Neste modo de operação, **D2** estará conduzindo e **D1** estará cortado.

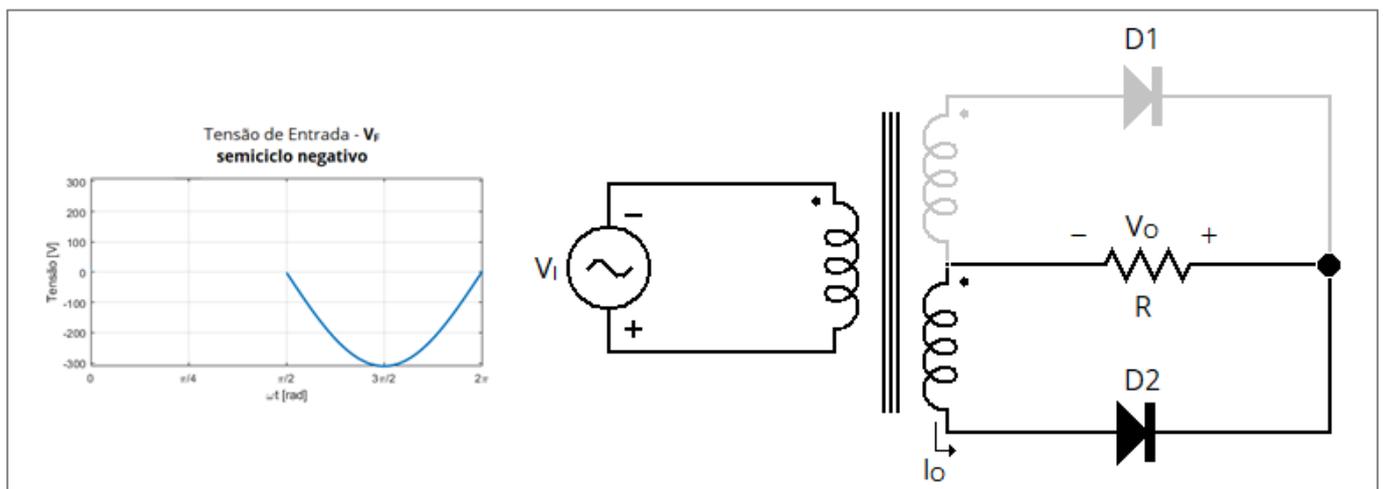


Figura 19 - Funcionamento do retificador monofásico de onda completa com transformador durante o semiciclo negativo.

Perceba agora que a **corrente de carga I_o** está "entrando pelo ponto" do transformador. Como neste caso a corrente do secundário passa pelas bobinas do secundário em fase com a corrente do primário, a forma da corrente no primário **será perfeitamente senoidal**, ao passo que a **corrente sobre a carga será sempre positiva**.

Vejamos os gráficos a seguir.



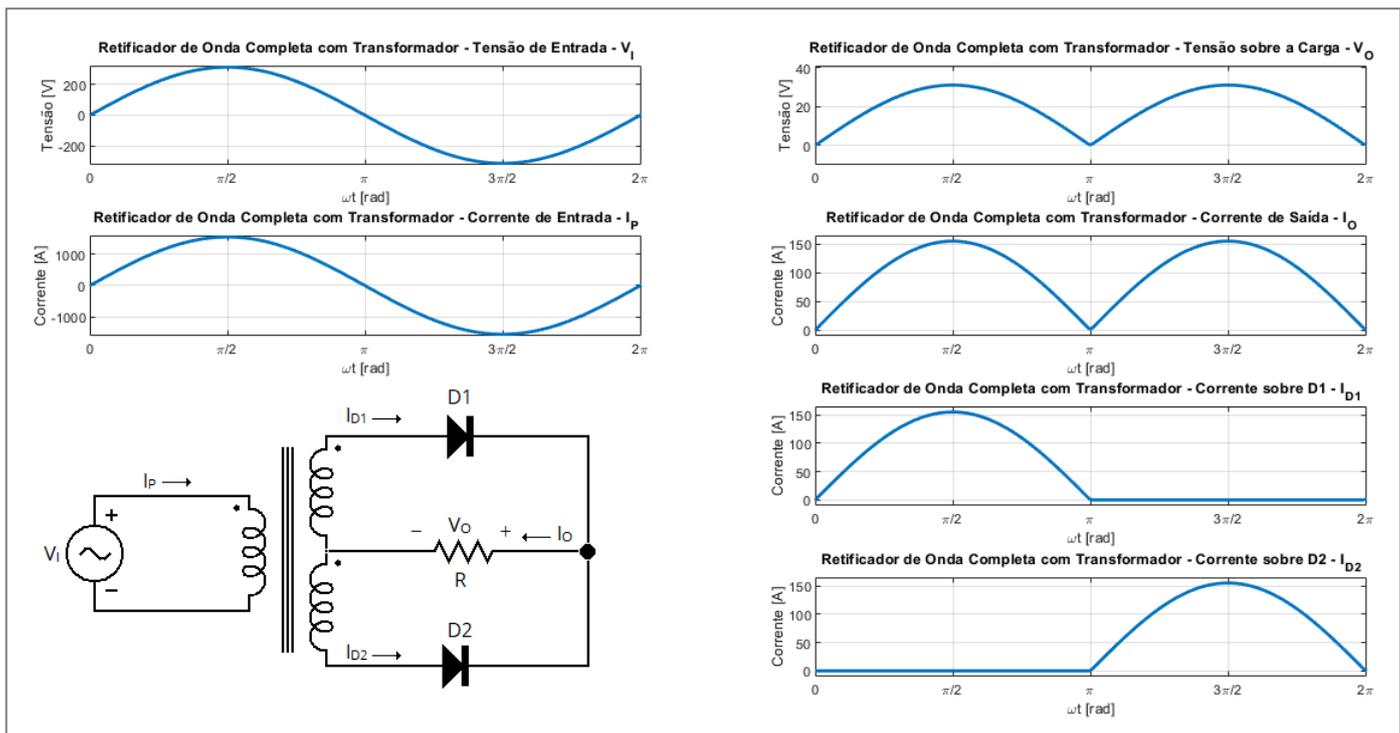


Figura 20 - Gráfico das correntes e tensões de entrada e saída.

Nesta montagem de **retificador monofásico de onda completa** se usa apenas **2 diodos**, enquanto na montagem sem o transformador utilizamos **4 diodos**.

Como tanto a corrente quanto a tensão estão **sempre em fase**, **este retificador também possui fator de potência unitário**.



Podemos ver também que **o fator de potência para esta montagem segue unitário**, por conta de as formas de onda da saída e da entrada **serem idênticas ao da caso demonstrado em 5.3.2.3**.

5.3.3 Retificador Não Controlado Trifásico

Do mesmo modo que vimos os **retificadores monofásicos** (úteis em aplicações mais domésticas/residenciais), veremos agora os **retificadores trifásicos**, muito utilizados em **instalações industriais**, ou seja, com **potência mais elevada**.

Retificadores trifásicos em geral, sejam de meia onda ou de onda completa, possuem como vantagens uma tensão de saída mais alta que a tensão de entrada e uma menor oscilação na onda de saída (que fica ainda menor no caso do retificador de onda completa)



5.3.3.1 Retificador Não Controlado Trifásico de Meia Onda

Este retificador tem como característica a **associação em paralelo de 3 retificadores monofásicos**. Ele também é conhecido como **retificador a 3 pulsos**.



Para utilizar este retificador é necessário que a fonte trifásica possua um neutro. O **retificador trifásico de meia onda** é descrito na forma de um circuito conforme ilustrado na Figura 21.

Perceba outra característica deste retificador: **a carga fica ligada em um ponto comum às fontes**.

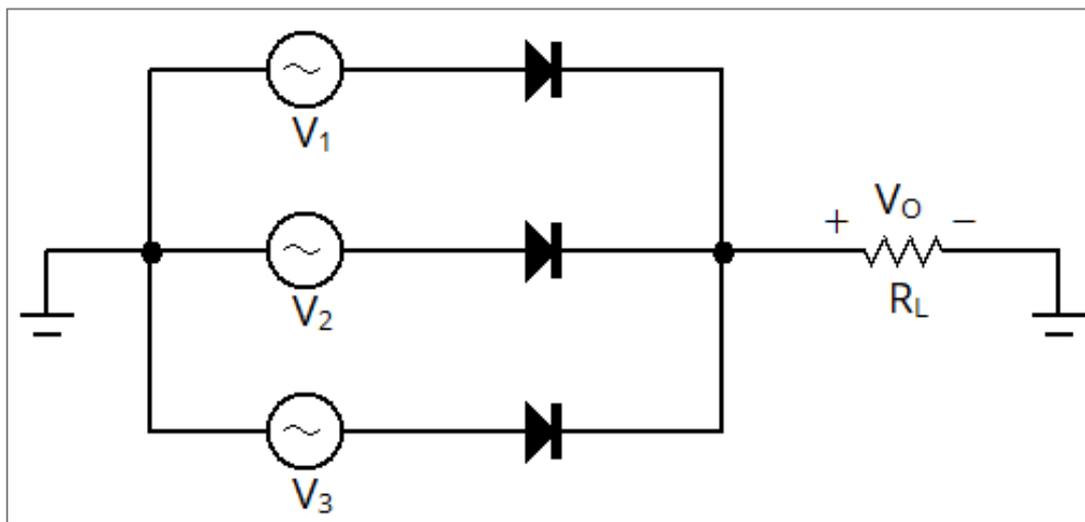


Figura 21 - Retificador Trifásico de Meia Onda.

Imaginemos que a **fonte trifásica** está configurada para operar com **tensão eficaz de valor** V_{ef} e é **perfeitamente equilibrada**, ou seja, a defasagem entre cada uma das fases é de 120° , ou seja,

$$\begin{aligned}v_1(t) &= \sqrt{2}V_{ef} \text{sen}(\omega t) \text{ V} \\v_2(t) &= \sqrt{2}V_{ef} \text{sen}(\omega t - 120^\circ) \text{ V} \\v_3(t) &= \sqrt{2}V_{ef} \text{sen}(\omega t + 120^\circ) \text{ V}\end{aligned}$$

Tenhamos em mente que $\sqrt{2}V_{ef}$ é o mesmo que o valor de pico V_p . O gráfico a seguir apresenta as três tensões plotadas em um mesmo gráfico.



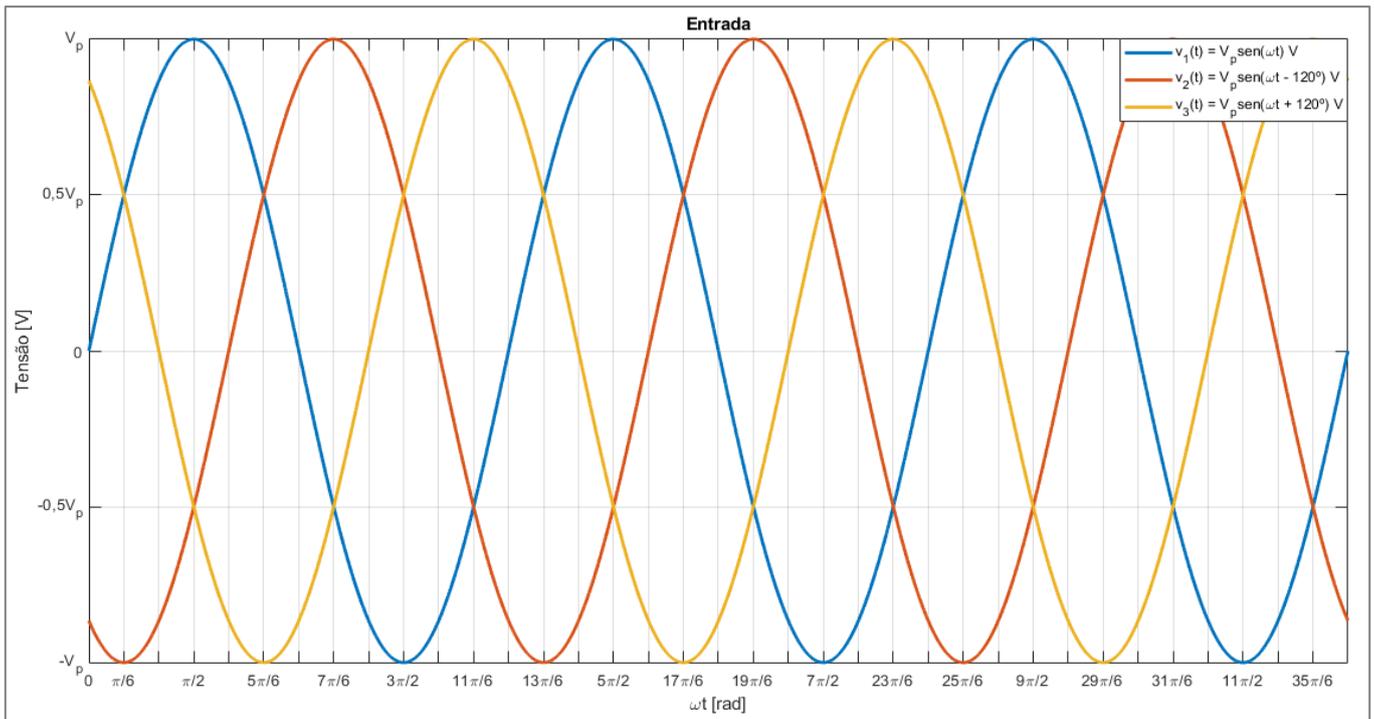


Figura 22 - Tensões de entrada.

A **tensão de saída** é dada por V_o e está plotada no gráfico a seguir. Perceba que o período de oscilação é de $2\pi/3$ rad (ou seja, 120°).

Como o período da tensão da rede é 2π rad, isto significa que **o período do sinal de saída é 1/3 do período da rede, não é mesmo?** Isto significa, **dado que a frequência é o inverso do período**, que a **tensão de saída possui uma frequência que é 3 vezes a frequência da rede!**

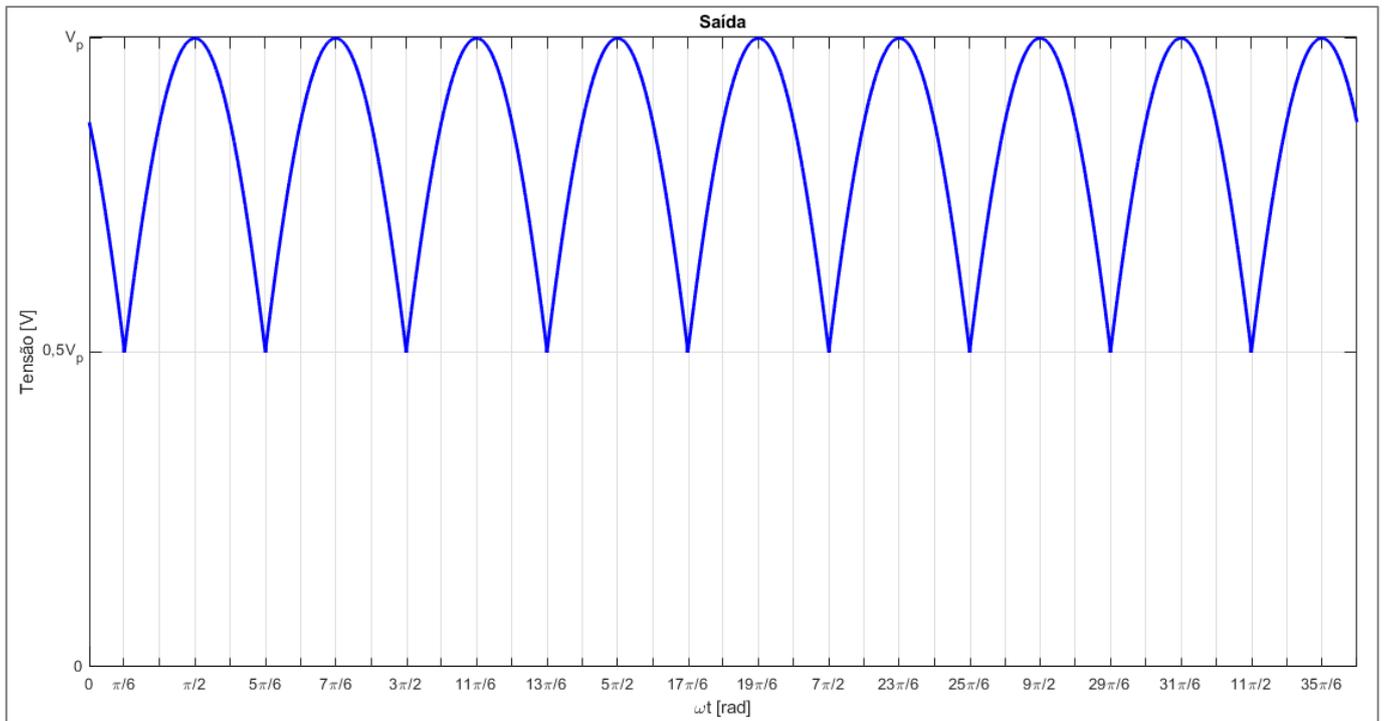


Figura 23 - Gráfico da tensão $v_o(t)$ sobre a carga.



Vejam agora, na próxima figura, a condução de cada diodo separadamente.

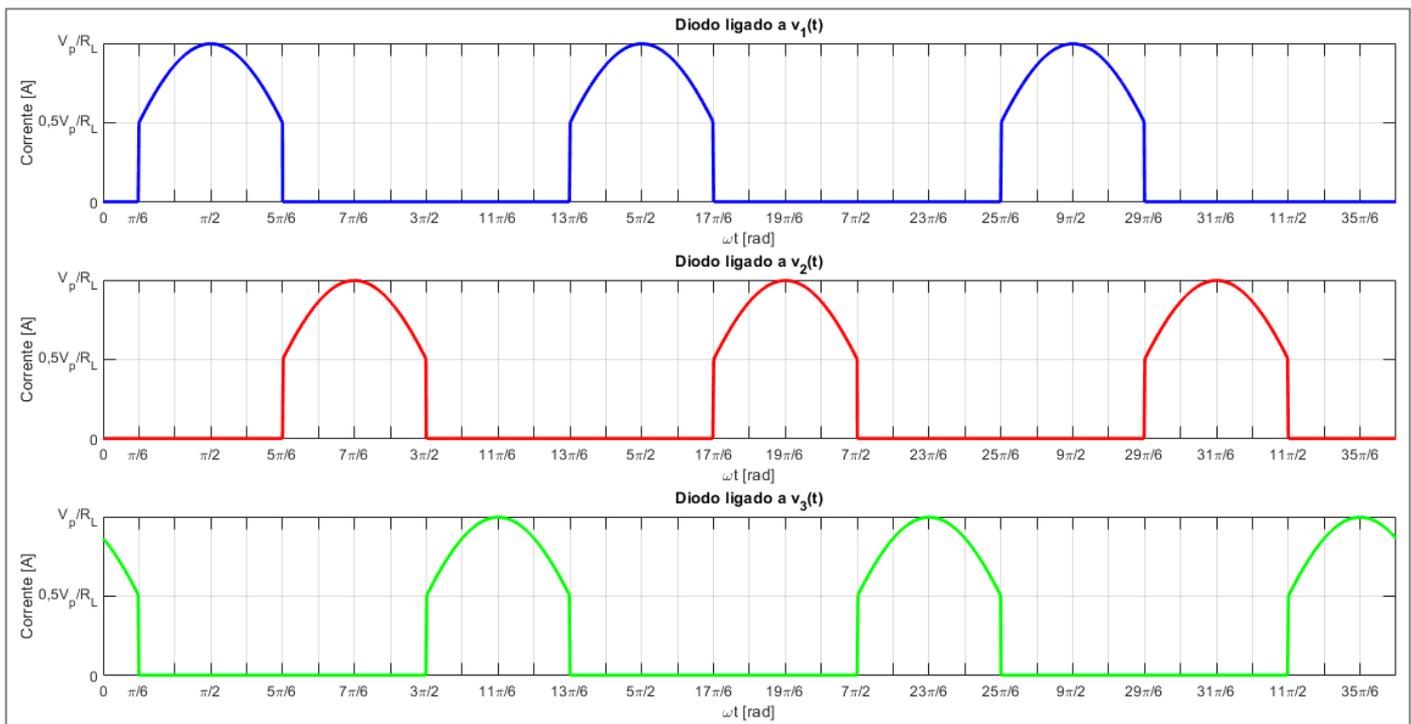


Figura 24 - Condução de cada diodo plotada separadamente.

Perceba que **apenas um diodo conduz a cada intervalo de 120°** , com período igual a 2π rad. Ou seja, exatamente o deslocamento angular de cada fase da fonte. Sendo assim, podemos dizer que, *neste tipo de retificador*, haverá a influência de **uma única fase de cada vez** sobre a carga.

Vamos agora calcular o **valor médio** e o **valor eficaz** da **tensão de saída e da corrente de saída**. Você verá que **quando se aumenta o número de fases**, ambos começam a ser muito parecidos!

O **valor médio** V_{Omed} desta **tensão de saída e da corrente de saída** I_{Omed} são dados por:

$$V_{Omed} = \frac{1}{T} \int_0^T v_o(t) dt \rightarrow V_{Omed} = \frac{1}{(2\pi/3)} \int_{\pi/6}^{5\pi/6} V_p \sin(\omega t) d\omega t \rightarrow V_{Omed} = \frac{V_p}{(2\pi/3)} [-\cos(\omega t)]_{\pi/6}^{5\pi/6}$$

$$V_{Omed} = \frac{V_p}{(2\pi/3)} \left[-\cos\left(\frac{5\pi}{6}\right) + \cos\left(\frac{\pi}{6}\right) \right]_{\pi/6}^{5\pi/6} \rightarrow V_{Omed} = \frac{V_p}{(2\pi/3)} \left[\frac{\sqrt{3}}{2} + \frac{\sqrt{3}}{2} \right]$$

$$\boxed{V_{Omed} = \frac{3\sqrt{3}V_p}{2\pi} \cong 0,83 V_p} \quad \boxed{I_{Omed} = \frac{3\sqrt{3}V_p}{2\pi R_L} \cong 0,83 \frac{V_p}{R_L}}$$

O **valor eficaz** V_{Oef} da **tensão de saída e da corrente** I_{Oef} de saída são dados por:

$$V_{Oef} = \sqrt{\frac{1}{T} \int_0^T v_o^2(t) dt} \rightarrow V_{Oef} = \sqrt{\frac{1}{(2\pi/3)} \int_{\pi/6}^{5\pi/6} V_p^2 \sin^2(\omega t) d\omega t} \rightarrow V_{Oef} = \sqrt{\frac{3V_p^2}{2\pi} \int_{\pi/6}^{5\pi/6} \sin^2(\omega t) d\omega t}$$



$$V_{O_{ef}} = \sqrt{\frac{3V_p^2}{2\pi} \left[\frac{\omega t}{2} - \frac{\text{sen}(2\omega t)}{4} \right]_{\pi/6}^{5\pi/6}} \rightarrow V_{O_{ef}} = \sqrt{\frac{3V_p^2}{2\pi} \left(\frac{5\pi/6}{2} - \frac{\text{sen}(2 \times 5\pi/6)}{4} - \frac{\pi/6}{2} + \frac{\text{sen}(2\pi/6)}{4} \right)}$$

$$V_{O_{ef}} = \sqrt{\frac{3V_p^2}{2\pi} \frac{(4\pi + 3\sqrt{3})}{12}}$$

$$V_{O_{ef}} = V_p \sqrt{\frac{(4\pi + 3\sqrt{3})}{8\pi}} \cong 0,84V_p$$

$$I_{O_{ef}} = \frac{V_p}{R_L} \sqrt{\frac{(4\pi + 3\sqrt{3})}{8\pi}} \cong 0,84 \frac{V_p}{R_L}$$

Se considerarmos que $V_p = \sqrt{2}V_{ef}$, onde V_{ef} é o valor eficaz da tensão da fonte, então teremos a tensão eficaz e média da saída (e também as correntes eficaz e média da saída) em função da tensão eficaz da entrada.

$$V_{O_{ef}} \cong 0,84\sqrt{2}V_{ef} \cong 1,19V_{ef}$$

$$I_{O_{ef}} \cong 1,19 \frac{V_{ef}}{R_L}$$

$$V_{O_{med}} \cong 1,17 V_{ef}$$

$$I_{O_{med}} \cong 1,17 \frac{V_{ef}}{R_L}$$

Bastante próximos, não? Vamos agora calcular também o **fator de potência visto pela fonte** deste conversor. Primeiramente precisamos da **potência média** fornecida pela fonte. Analisando a Figura 24, mais especificamente a fase com deslocamento de fase igual a zero (entretanto poderia ser qualquer uma), podemos dizer que a **tensão** e a **corrente** serão tais que

$$P_{med} = \frac{1}{T} \int_0^T p(t) dt \rightarrow P_{med} = \frac{1}{T} \int_0^T v_1(t) i_1(t) dt \rightarrow P_{med} = \frac{1}{2\pi} \int_{\pi/6}^{5\pi/6} V_p \text{sen}(\omega t) I_p \text{sen}(\omega t) d\omega t$$

$$P_{med} = \frac{V_p I_p}{2\pi} \int_{\pi/6}^{5\pi/6} \text{sen}^2(\omega t) d\omega t \rightarrow P_{med} = \frac{V_p I_p}{2\pi} \left[\frac{\omega t}{2} - \frac{\text{sen}(2\omega t)}{4} \right]_{\pi/6}^{5\pi/6}$$

$$P_{med} = \frac{V_p I_p}{2\pi} \left[\frac{5\pi/6}{2} - \frac{\text{sen}(2 \times 5\pi/6)}{4} - \frac{\pi/6}{2} + \frac{\text{sen}(2\pi/6)}{4} \right] \rightarrow P_{med} = \frac{V_p I_p}{24\pi} (4\pi + 3\sqrt{3})$$

Entretanto, esta é a **potência média devida a uma única fase**. Para as três fases, **pelo fato de que não há a influência de uma fase sobre outra**, simplesmente podemos multiplicar este resultado por 3, **obtendo a potência média trifásica** igual a:

$$P_{med} = \frac{V_p I_p}{8\pi} (4\pi + 3\sqrt{3}) \cong 0,707V_p I_p$$

Para calcular o **fator de potência visto pela fonte** precisamos agora da **potência aparente fornecida pela fonte**.



Ela é dada pela **multiplicação** dos **valores eficazes** de **tensão de uma fase** e a **corrente de fase de uma fase, multiplicado por 3** (pois a fonte é trifásica e estamos utilizando as grandezas "de fase" e não as "de linha"). Matematicamente iremos aplicar a seguinte equação.

$$P_{ap} = 3V_{FN_{ef}}I_{FN_{ef}}$$

Já temos o valor da **tensão eficaz de uma fase**. Ele é dado por

$$V_{ef} = \frac{V_p}{\sqrt{2}}$$

Precisamos encontrar o valor da **corrente eficaz de uma fase**. Para isso vamos nos fazer valer novamente de um dos gráficos da Figura 24, mais especificamente da corrente devido à fonte $v_1(t)$ - **mas poderia ser qualquer uma das 3**.

Como já vimos, o **período de condução** é igual a 2π e a fonte conduz **por somente 120°**, ou seja, $2\pi/3$ rad. Sendo assim,

$$I_{FN_{ef}} = \sqrt{\frac{1}{T} \int_0^T i_{FAN}^2(t) dt} \rightarrow I_{FN_{ef}} = \sqrt{\frac{1}{2\pi} \int_{\pi/6}^{5\pi/6} (I_p^2 \sin^2(\omega t)) d\omega t} \rightarrow I_{FN_{ef}} = I_p \sqrt{\frac{1}{2\pi} \left[\frac{\omega t}{2} - \frac{\sin(2\omega t)}{4} \right]_{\pi/6}^{5\pi/6}}$$

$$I_{FN_{ef}} = I_p \sqrt{\frac{1}{2\pi} \left[\frac{5\pi/6}{2} - \frac{\sin(10\pi/6)}{4} - \frac{\pi/6}{2} + \frac{\sin(2\pi/6)}{4} \right]} \rightarrow I_{FN_{ef}} = I_p \sqrt{\frac{4\pi + 3\sqrt{3}}{24\pi}}$$

Desta maneira, a **potência aparente** será

$$P_{ap} = 3V_{FN_{ef}}I_{FN_{ef}} \rightarrow P_{ap} = 3 \frac{V_p}{\sqrt{2}} \left(I_p \sqrt{\frac{4\pi + 3\sqrt{3}}{24\pi}} \right) \rightarrow P_{ap} = 3 \frac{V_p I_p}{\sqrt{2}} \sqrt{\frac{4\pi + 3\sqrt{3}}{24\pi}} \cong 1,03V_p I_p$$

Assim, o **fator de potência visto pela fonte** será

$$FP = \frac{P_{med}}{P_{ap}} \cong \frac{0,707V_p I_p}{1,03V_p I_p} \rightarrow FP \cong 0,686$$

Ou seja, trata-se ainda de um **fator de potência precário** do ponto de vista das regulações brasileiras (que considera 0,92 como sendo o **fator de potência mínimo** para as grandes instalações elétricas). Vejamos agora o caso isolado.



5.3.3.2 Retificador Trifásico de Meia Onda Isolado

A figura a seguir ilustra um **retificador trifásico de meia onda**, alimentado por um transformador com ligação Y-Y (*estrela-estrela*). As tensões de fase estão na **sequência direta** (ou *sequência positiva*), ou seja, **sequência abc**.

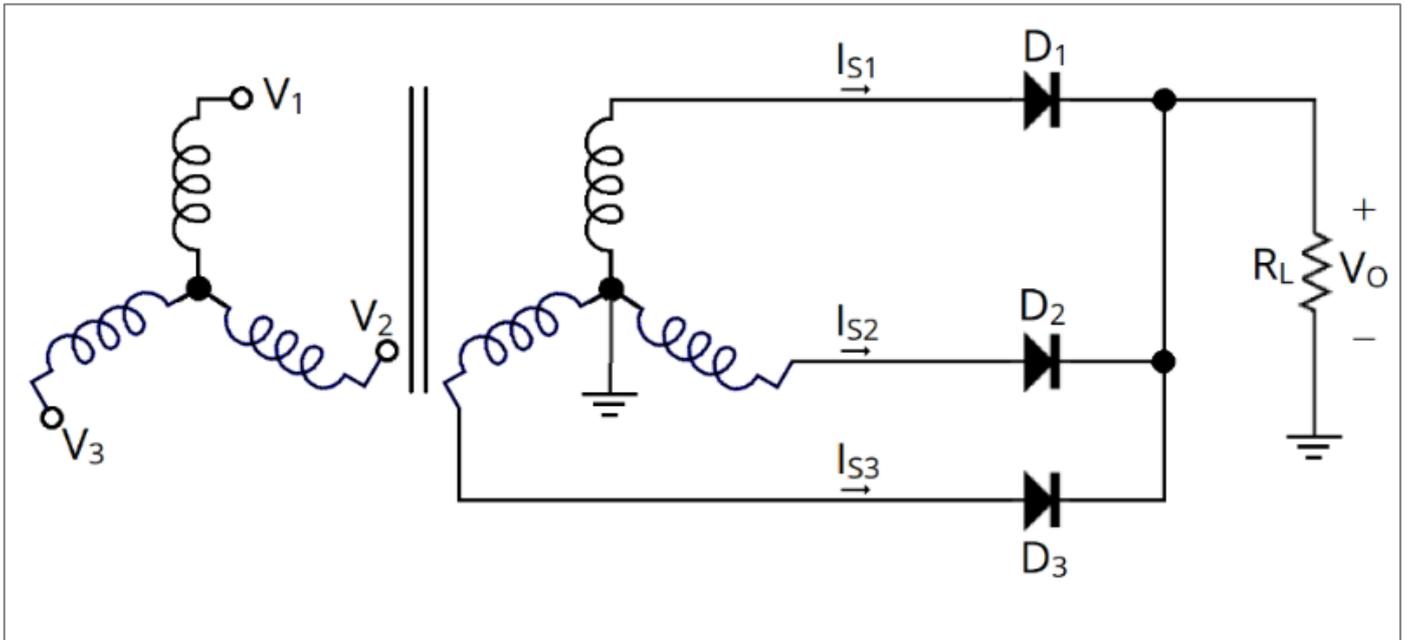


Figura 25 - Retificador Trifásico de Meia Onda.

A figura a seguir ilustra as **correntes e tensões** características deste circuito.

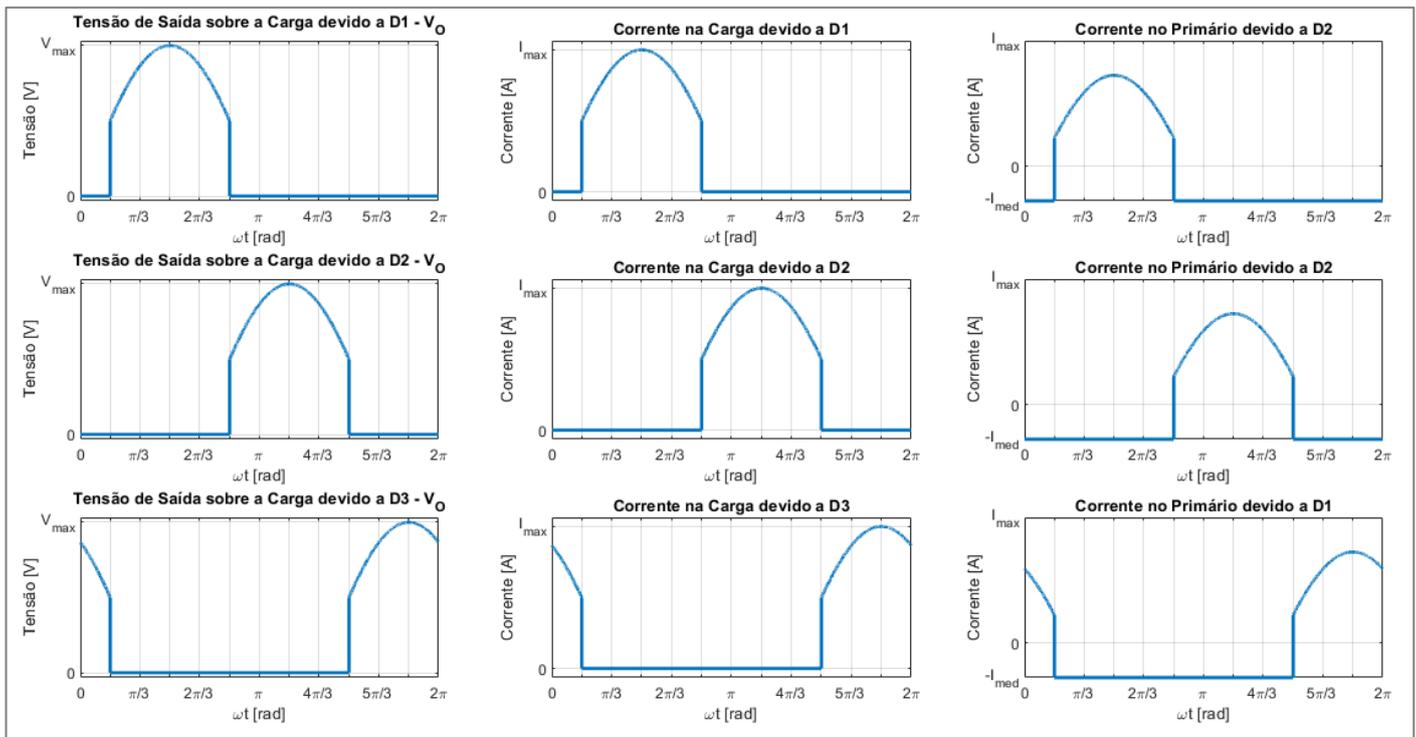


Figura 26 - Gráficos das tensões de saída na carga e das correntes na carga.



Perceba que novamente **cada diodo irá conduzir durante 120°**, pois durante este intervalo, a sua tensão V_{AK} é maior que a dos outros dois. Perceba também que **a corrente que circula pelo primário possui a mesma forma da corrente no secundário**, entretanto, assim como já vimos no caso monofásico, **o valor médio desta corrente é suprimido no primário**.

O gráfico a seguir ilustra a corrente que **efetivamente circula sobre a carga**, ou seja, é igual à **soma das correntes devido a D1, D2 e D3**.

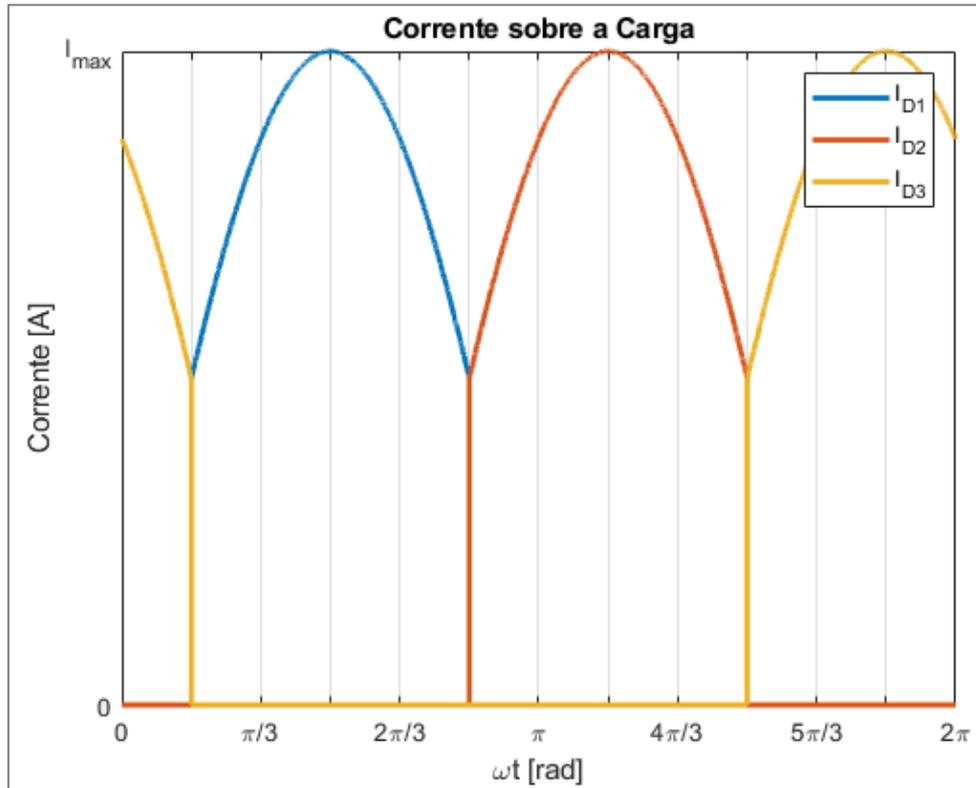


Figura 27 - Demonstração das correntes sobre cada diodo.

Os **valores médio e eficaz** da **corrente sobre a carga e da tensão sobre carga** são os mesmos já encontrados na seção 5.3.3.1, exceto pela **relação de transformação a** , ou seja,

$$V_{O_{med}} = \frac{3\sqrt{3}V_p}{a2\pi} \cong 0,83 \frac{V_p}{a}$$

$$I_{O_{med}} = \frac{3\sqrt{3}V_p}{a2\pi R_L} \cong 0,83 \frac{V_p}{aR_L}$$

$$V_{O_{ef}} = \frac{V_p}{a} \sqrt{\frac{4\pi + 3\sqrt{3}}{8\pi}} \cong 0,84 \frac{V_p}{a}$$

$$I_{O_{ef}} = \frac{V_p}{aR_L} \sqrt{\frac{4\pi + 3\sqrt{3}}{8\pi}} \cong 0,84 \frac{V_p}{aR_L}$$

Vamos ver em relação ao **fator de potência** visto pela fonte deste retificador o que muda... A **potência média** fornecida pela fonte será igual a

$$P_{med} = \frac{1}{T} \int_0^T p(t) dt \rightarrow P_{med} = \frac{1}{T} \int_0^T V_p \sin(\omega t) I_p \sin(\omega t) d\omega t \rightarrow P_{med} = \frac{V_p I_p}{2\pi} \int_{\pi/6}^{5\pi/6} \sin^2(\omega t) d\omega t$$



$$P_{\text{med}} = \frac{V_p I_p}{2\pi} \left[\frac{\omega t}{2} - \frac{\text{sen}(2\omega t)}{4} \right]_{\pi/6}^{5\pi/6} \rightarrow P_{\text{med}} = \frac{V_p I_p}{2\pi} \left[\frac{5\pi/6}{2} - \frac{\text{sen}(10\pi/6)}{4} - \frac{\pi/6}{2} + \frac{\text{sen}(2\pi/6)}{4} \right]$$

$$P_{\text{med}} = V_p I_p \left(\frac{4\pi + 3\sqrt{3}}{24\pi} \right)$$

Este é o valor da potência média devida a uma única fase. Para as 3 fases teremos:

$$P_{\text{med}} = V_p I_p \left(\frac{4\pi + 3\sqrt{3}}{8\pi} \right)$$

Para a **potência aparente da entrada**, teremos que:

$$P_{\text{ap}} = 3V_{\text{FNef}} I_{\text{FNCA}}$$

Onde V_{FNef} é a **tensão eficaz de fase** no primário e I_{FNef} é a **corrente eficaz de fase** também no primário. O múltiplo 3 se aplica pois estamos diante de uma relação de **grandezas de fase**. Temos que o valor eficaz da tensão de fase vale

$$V_{\text{FNef}} = \frac{V_p}{\sqrt{2}}$$

Vamos calcular o **valor CA da corrente eficaz de fase no secundário**, ou seja, I_{SFNCA} e **trazê-la para o primário**, de maneira semelhante à que foi feita na seção 5.3.2.2, ou seja,

$$I_{\text{SFNCA}} = \sqrt{I_{\text{SFNef}}^2 - I_{\text{SFNmed}}^2}$$

Já calculamos estas correntes, entretanto eram os **valores trifásicos**. Precisamos obter seus valores "de fase". Observando a Figura 26 - Gráficos das tensões de saída na carga e das correntes na carga., podemos dizer que o período é 2π rad, com o sinal existindo de $\pi/6$ rad a $5\pi/6$ rad.

Calculando o valor eficaz da corrente devida a uma única fase no secundário:

$$I_{\text{SFNef}} = \sqrt{\frac{1}{T} \int_0^T i_{\text{SFN}}^2(t) dt} \rightarrow I_{\text{SFNef}} = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} (aI_p)^2 \text{sen}^2(\omega t) d\omega t} \rightarrow I_{\text{SFNef}} = \sqrt{\frac{a^2 I_p^2}{2\pi} \int_{\pi/6}^{5\pi/6} \text{sen}^2(\omega t) d\omega t}$$

$$I_{\text{SFNef}} = \sqrt{\frac{a^2 I_p^2}{2\pi} \left[\frac{\omega t}{2} - \frac{\text{sen}(2\omega t)}{4} \right]_{\pi/6}^{5\pi/6}} \rightarrow I_{\text{SFNef}} = aI_p \sqrt{\frac{1}{2\pi} \left[\frac{5\pi/6}{2} - \frac{\text{sen}(10\pi/6)}{4} - \frac{\pi/6}{2} + \frac{\text{sen}(2\pi/6)}{4} \right]}$$

$$I_{\text{SFNef}} = aI_p \sqrt{\frac{4\pi + 3\sqrt{3}}{24\pi}}$$



Calculando agora o valor médio da corrente devida a uma fase no secundário:

$$I_{S_{FN}med} = \frac{1}{T} \int_0^T i_{S_{FN}}(t) dt \rightarrow I_{S_{FN}med} = \frac{1}{2\pi} \int_{\pi/6}^{5\pi/6} a I_P \sin(\omega t) d\omega t \rightarrow I_{S_{FN}med} = \frac{a I_P}{2\pi} [-\cos(\omega t)]_{\pi/6}^{5\pi/6}$$

$$I_{S_{FN}med} = \sqrt{3} \frac{a I_P}{2\pi}$$

Assim, **calculando o valor CA** da corrente monofásica do secundário:

$$I_{S_{FNCA}} = \sqrt{\left(a I_P \sqrt{\frac{4\pi + 3\sqrt{3}}{24\pi}} \right)^2 - \left(\sqrt{3} \frac{a I_P}{2\pi} \right)^2} \rightarrow I_{S_{FNCA}} = \sqrt{a^2 I_P^2 \left(\frac{4\pi + 3\sqrt{3}}{24\pi} \right) - \frac{3a^2 I_P^2}{4\pi^2}}$$

$$I_{S_{FNCA}} = a I_P \sqrt{\left(\frac{4\pi + 3\sqrt{3}}{24\pi} \right) - \frac{3}{4\pi^2}}$$

No **primário**, tal corrente será:

$$I_{P_{FNCA}} = \frac{I_{S_{FNCA}}}{a} = I_P \sqrt{\left(\frac{4\pi + 3\sqrt{3}}{24\pi} \right) - \frac{3}{4\pi^2}}$$

Aplicando esta expressão na equação da **potência aparente**:

$$P_{ap} = 3 \left(\frac{V_p}{\sqrt{2}} \right) \left(I_P \sqrt{\left(\frac{4\pi + 3\sqrt{3}}{24\pi} \right) - \frac{3}{4\pi^2}} \right) \rightarrow P_{ap} = \frac{3V_p I_P}{\sqrt{2}} \sqrt{\frac{4\pi + 3\sqrt{3}}{24\pi} - \frac{3}{4\pi^2}}$$

O **fator de potência visto pela fonte** para este retificador será então

$$FP = \frac{P_{med}}{P_{ap}} \rightarrow FP = \frac{V_p I_p \left(\frac{4\pi + 3\sqrt{3}}{8\pi} \right)}{\frac{3V_p I_p}{\sqrt{2}} \sqrt{\frac{4\pi + 3\sqrt{3}}{24\pi} - \frac{3}{4\pi^2}}} \rightarrow \boxed{FP \cong 0,834}$$

Ou seja, apenas *levemente melhor* que o retificador trifásico sem o transformador, que possuía um fator de potência de 0,686. Porém ainda abaixo do **fator de potência limítrofe das grandes instalações elétricas brasileiras** (igual a 0,92).



5.3.3.3 Retificador Trifásico de Onda Completa

Este retificador também é conhecido como **retificador trifásico em ponte**, ou simplesmente como **ponte de Graetz a diodo**, ou ainda, como **retificador a 6 pulsos**. Ele não requer que a fonte possua um neutro acessível (ou seja, a fonte pode estar ligada em triângulo).



Quanto **maior o número de pulsos**, mais "lisa" tende a ser a **tensão de saída**. Quanto **mais lisa**, menor é o **conteúdo harmônico** do retificador. Quanto **menor o conteúdo harmônico**, melhor é o **fator de potência** percebido pela fonte.

O **retificador trifásico de onda completa** é comumente descrito pelo seguinte circuito.

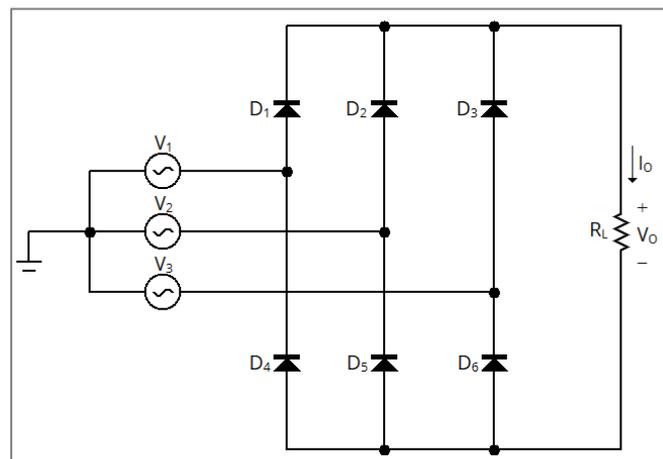


Figura 28 - Retificador Trifásico de Onda Completa.



Este retificador, *junto com o seu equivalente controlado*, é o **mais comum nas provas**.
Guarde o nome e seus sinônimos!

A característica deste retificador é que a carga fica sujeita ao valor das **tensões de linha**, diferentemente do retificador trifásico de meia onda, onde a carga fica sujeita às **tensões de fase**. Sempre haverá pelo menos dois diodos em condução.



As próximas figuras ilustram as **tensões** características deste circuito, ou seja, as tensões de fase de cada fonte e as tensões de linha, que são as que efetivamente estarão sobre a carga (após, obviamente, serem retificadas).

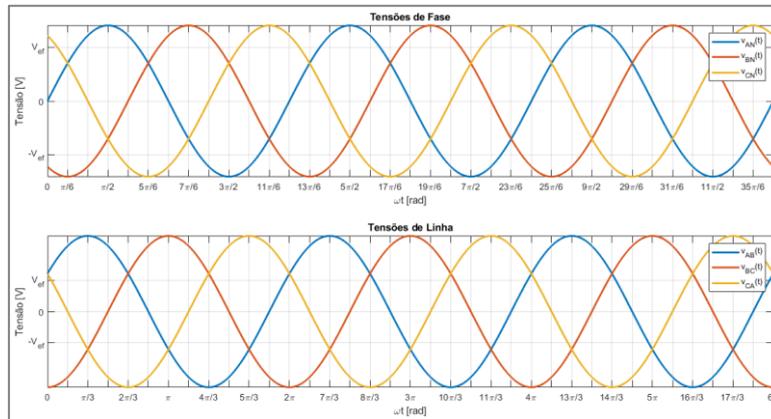


Figura 29 - Tensões de Fase e de Linha do Retificador.

Perceba o **defasamento de 30°** de todas as tensões de linha em relação às tensões de fase, bem como o aumento no valor de pico (agora ele é função do valor de linha da tensão, e não mais do valor de fase). Perceba que as tensões de linha ainda não se encontram retificadas.

As três tensões que nos interessam agora não são mais as de fase, ou seja, não são mais $v_1(t)$, $v_2(t)$ e $v_3(t)$. As tensões de interesse agora são as de linha, ou seja, $v_{12}(t)$, $v_{23}(t)$ e $v_{31}(t)$, que por sua vez são descritas por

$$v_{12}(t) = \sqrt{3}\sqrt{2}V_{ef} \text{sen}(\omega t + 30^\circ) \text{ V}$$

$$v_{23}(t) = \sqrt{3}\sqrt{2}V_{ef} \text{sen}(\omega t - 90^\circ) \text{ V}$$

$$v_{31}(t) = \sqrt{3}\sqrt{2}V_{ef} \text{sen}(\omega t + 150^\circ) \text{ V}$$

Acompanhe do gráfico a seguir as tensões de linha devidamente retificadas.

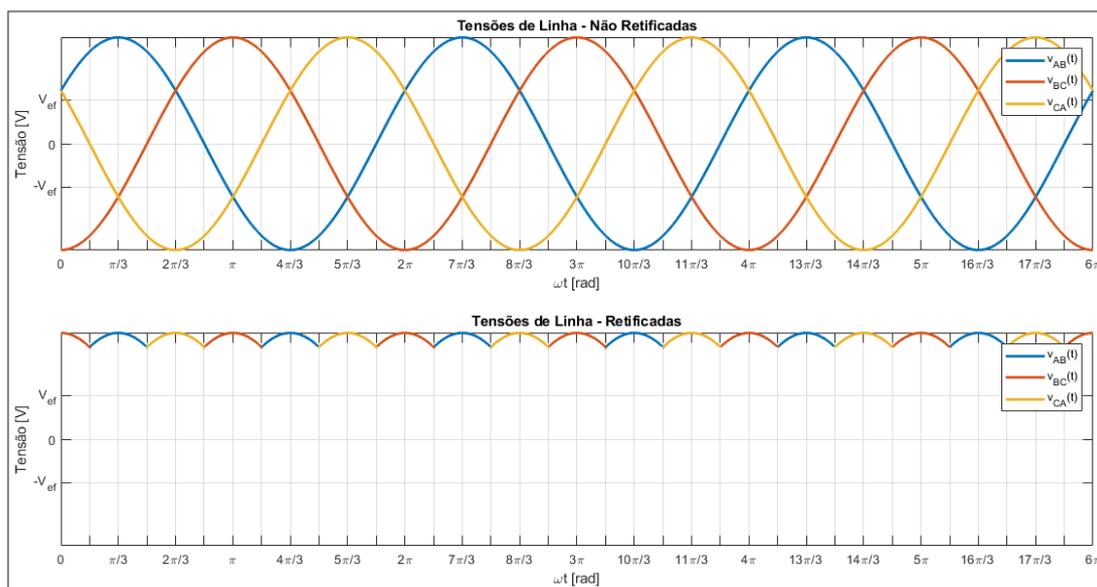


Figura 30 - Tensões de Linha Não Retificada e Retificada (esta última é a que incide sobre a carga).



A **tensão de saída** é dada por V_0 e está plotada no gráfico a seguir. Perceba que o período de oscilação é de $\pi/3$ rad (ou seja, 60°).

Como o período da tensão da rede é 2π rad, isto significa que **o período do sinal de saída é 1/6 do período da rede**, não é mesmo? Isto significa, **dado que a frequência é o inverso do período**, que **a tensão de saída possui uma frequência que é 6 vezes a frequência da rede!**

Perceba que o valor da tensão eficaz sobre a carga ao utilizarmos este retificador é uma função do valor de linha da tensão, e não do valor de fase. Vamos verificar o valor médio e eficaz da tensão sobre a carga. Analisando o gráfico da tensão sobre a carga na Figura 30, então teremos um **valor eficaz** dado por

$$V_{O_{ef}} = \sqrt{\frac{1}{T} \int_0^T v_o^2(t) dt}$$

Perceba que as nossas funções a serem integradas agora possuem sempre um argumento de fase diferente de zero. *E isto pode ser um tanto quanto complicador na integral...* Mas podemos escrever as funções das tensões de linha **de outra maneira**, onde uma das fases perderá a componente de deslocamento angular. Em outras palavras, **vamos transformá-las em cossenos!**

Se sabe que $\text{sen}(a - 90^\circ) = \text{cos}(a)$. Sendo assim, podemos transformar a expressão de $v_{23}(t)$ desta maneira:

$$v_{23}(t) = \sqrt{3}\sqrt{2}V_{ef} \text{sen}(\omega t - 90^\circ) \text{ V} \rightarrow \boxed{v_{23}(t) = \sqrt{3}\sqrt{2}V_{ef} \text{cos}(\omega t) \text{ V}}$$

Esta é a expressão que iremos aplicar na integral. No gráfico da Figura 30 ela aparece na **cor laranja**.

Perceba que ela é a primeira a aparecer na onda retificada, entretanto temos **apenas metade dela** aparecendo. Nada impede de **multiplicarmos por 2 sua integral** e desta forma obtermos **seu valor pleno**, não é mesmo? Sendo assim, teremos

$$V_{O_{ef}} = \sqrt{\frac{2}{T} \int_0^T \left(\frac{\sqrt{3}\sqrt{2}}{\sqrt{6}}\right)^2 V_{ef}^2 \text{cos}^2(\omega t) d\omega t} \rightarrow V_{O_{ef}} = \sqrt{\frac{2(\sqrt{6})^2}{T} \int_0^T V_{ef}^2 \text{cos}^2(\omega t) d\omega t}$$

O **período da onda** utilizada é dado por $\pi/3$ rad (ou seja, 60°), com a integral sendo calculada entre 0 rad e $\pi/6$ rad (ou seja, entre 0° e 30°). Assim,

$$V_{O_{ef}} = V_{ef} \sqrt{\frac{12}{\pi/3} \int_0^{\pi/6} \text{cos}^2(\omega t) d\omega t} \rightarrow V_{O_{ef}} = V_{ef} \sqrt{\frac{12}{\pi/3} \left[\frac{\omega t}{2} + \frac{\sin(2\omega t)}{4} \right]_0^{\pi/6}}$$

$$V_{O_{ef}} = V_{ef} \sqrt{\frac{12}{\pi/3} \left[\frac{\pi/6}{2} + \frac{\sin(2 \times \pi/6)}{4} - \frac{0}{2} - \frac{\sin(2 \times 0)}{4} \right]} \rightarrow V_{O_{ef}} = V_{ef} \sqrt{\frac{12}{\pi/3} \left[\frac{\pi}{12} + \frac{\sqrt{3}}{8} \right]}$$



$$V_{O_{ef}} = V_{ef} \sqrt{\frac{12}{\pi/3} \left[\frac{\pi}{12} + \frac{\sqrt{3}}{8} \right]} \rightarrow \boxed{V_{O_{ef}} \cong 2,34V_{ef}}$$

Calculando agora o **valor médio da tensão da saída**.

$$V_{O_{med}} = \frac{1}{T} \int_0^T v_{23}(t) dt \rightarrow V_{O_{med}} = \frac{2}{\pi/3} \int_0^{\pi/6} \sqrt{3}\sqrt{2}V_{ef} \cos(\omega t) d\omega t \rightarrow V_{O_{med}} = \frac{2\sqrt{6}V_{ef}}{\pi/3} [\sin(\omega t)]_0^{\pi/6}$$

$$V_{O_{med}} = \frac{2\sqrt{6}V_{ef}}{\pi/3} \sin(\pi/6) \rightarrow \boxed{V_{O_{med}} \cong 2,34}$$

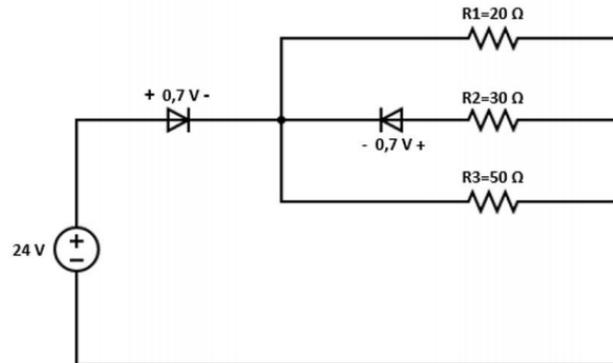
Perceba que agora, com o **retificador trifásico não controlado de onda completa**, temos mais que o dobro da tensão eficaz da fonte na saída.



QUESTÕES COMENTADAS

1. (FUNDEP/Prefeitura de Uberlândia - 2019)

Considere o circuito a seguir.



Os valores, em modulo, das correntes que circulam por R1 e R3 são, respectivamente,

- a) 1,165 A e 466 mA.
- b) 1,165 A e 776,7 mA.
- c) 1,165 mA e 466 mA.
- d) 466 mA e 776,7 mA.

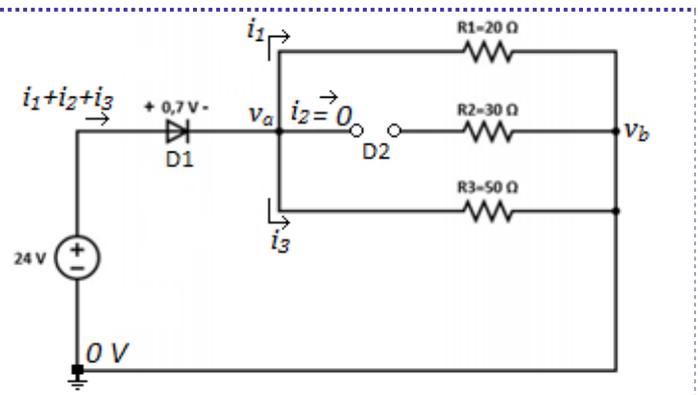
Comentários:

Quando o circuito envolve diodos, cabe a nós assumirmos algumas possibilidades de polarização destes elementos semicondutores do circuito.

Analisando a questão, é plausível que D1 esteja diretamente polarizado (ou seja, conduzindo corrente), uma vez que, assumindo que o polo negativo da fonte esteja conectado ao nó de referência do circuito (arbitrado como sendo igual a 0 V), o anodo de D1 (seu polo "positivo") está em um potencial mais alto que seu catodo (seu polo "negativo"), logo, conclui-se pela plausibilidade de que D1 esteja conduzindo.

Com esta informação em mãos (D1 conduzindo), o fluxo da corrente neste circuito acontece da "esquerda para a direita", ou seja, D2 não pode estar conduzindo, logo está cortado e não circula nenhuma corrente pelo seu ramo, ficando o circuito assim simplificado (Figura ao lado).

Cabe ressaltar que a banca apresenta uma queda de tensão sobre D2 que não existe e poderia levar o candidato a erro. Entretanto, do ponto de vista matemático, e levando em consideração a **LKT (Lei de Kirchhoff das Tensões)**, verifica-se que a queda de tensão sobre D2 inexistente.



E agora passamos à resolução do circuito. A questão quer saber os valores das correntes que circulam por R1 e R3, ou seja, as correntes que foram denominadas na figura como i_1 e i_3 . Tais valores podem ser assim determinados:

$$i_1 = \frac{v_a - v_b}{R1} \quad i_3 = \frac{v_a - v_b}{R3}$$

Onde $v_a = V_F - v_{D1}$ e $v_b = 0$. Sabendo que V_F é o valor da fonte de tensão (24 V) e v_{D1} é o valor da tensão de polarização do diodo D1 informado pela questão (0,7 V), então temos para as correntes i_1 e i_3 :

$$i_1 = \frac{\overbrace{(V_F - v_{D1})}^{v_a} - \overbrace{0}^{v_b}}{R1} \quad i_3 = \frac{\overbrace{(V_F - v_{D1})}^{v_a} - \overbrace{0}^{v_b}}{R3}$$

Substituindo pelos respectivos valores:

$$i_1 = \frac{24 - 0,7}{20} = \frac{23,3}{20} \quad i_3 = \frac{24 - 0,7}{50} = \frac{23,3}{50}$$

Utilizando agora potências de 10 para resolver a questão:

$$i_1 = \frac{233}{2} \times \frac{10^{-1}}{10^1} \quad i_3 = \frac{233}{5} \times \frac{10^{-1}}{10^1}$$

Dividindo 233 por 2 tem-se 116,5 e dividindo 233 por 5 tem-se 46,6. Então:

$$i_1 = 116,5 \times 10^{-2} \text{ A} \quad i_3 = 46,6 \times 10^{-2} \text{ A}$$

Sendo assim, temos os resultados da questão. Pelas alternativas, verifica-se que a correta é a **letra A**.

Por se tratar de uma resposta com base em uma premissa inicial, caso se queira uma certificação, pode-se aplicar **LKT** e **LKC** no circuito para verificação da resposta.



2. (FUNDEP/Prefeitura de Uberlândia - 2019)

Os semicondutores são uma classe especial de elementos cuja condutividade está entre a de um bom condutor e a de um isolante. Em relação a esses tipos de materiais, assinale a alternativa correta.

- a) Um semicondutor extrínseco apresenta o maior grau de pureza disponibilizado pela tecnologia utilizada na sua fabricação.
- b) Em um material do tipo n, o elétron é chamado de portador majoritário, e a lacuna, de portador minoritário.
- c) Um semicondutor intrínseco foi submetido ao processo de dopagem para inserção controlada de impurezas.
- d) Materiais semicondutores possuem coeficiente de temperatura positivo.

Comentários:

Analisemos as alternativas. A questão busca a alternativa correta.

Alternativa A: **Errada**. Um semicondutor extrínseco (ou *dopado*) é um semicondutor intrínseco onde foram introduzidas impurezas, de modo que se torne possível o controle das características elétricas do semicondutor. Logo, **o grau de impureza não pode ser considerado como sendo "o maior disponibilizado pela tecnologia empregada na sua fabricação" e a alternativa está então errada.**

Alternativa B: **Correta**.

Alternativa C: **Errada**. Semicondutor intrínseco é aquele encontrado na natureza na sua forma mais pura, ou seja, a concentração de portadores de carga positiva é igual à concentração de portadores de carga negativa. **Ou seja, ele não foi submetido a nenhum processo de dopagem, logo, alternativa errada.**

Alternativa D: **Errada**. O coeficiente de temperatura é uma propriedade intrínseca dos materiais, que quantifica a relação entre a variação da resistência elétrica de um material e a alteração de temperatura. No caso dos metais, aumenta à medida que aumenta a temperatura, enquanto nos semicondutores, diminui à medida que a temperatura aumenta. Portanto, o coeficiente é positivo nos metais e negativo nos semicondutores. Desta forma, **alternativa incorreta.**



3. (FUNDEP/Prefeitura de Uberlândia - 2019)

Diodos são dispositivos semicondutores de dois terminais amplamente utilizados em sistemas eletrônicos. Em relação a esses dispositivos, assinale a alternativa incorreta.

- a) Um diodo ideal funciona como um curto-circuito quando polarizado diretamente, e como circuito aberto quando polarizado reversamente.
- b) A corrente existente sob condição de polarização reversa é chamada de corrente de saturação reversa, em um diodo real.
- c) O potencial máximo de polarização reversa que pode ser aplicado em um diodo, antes que o dispositivo entre na região de ruptura, é chamado de tensão de pico inversa.
- d) A tensão de ruptura reversa de um diodo independe do valor de temperatura ao qual o dispositivo está submetido.

Comentários:

Analisemos as alternativas. A questão busca a alternativa **incorreta**.

Alternativa A: **Correta**.

Alternativa B: **Correta**.

Alternativa C: **Correta**.

Alternativa D: Gabarito. Diodos são feitos de materiais semicondutores, que sofrem influência direta da temperatura em seu comportamento. Logo, **alternativa incorreta**.



4. (FUNDEP/Prefeitura de Uberlândia - 2019)

Transistores são dispositivos semicondutores de três camadas e três terminais que foram responsáveis por impulsionar a indústria eletrônica após seu surgimento. Em relação a esses dispositivos, assinale a alternativa **correta**.

- a) Na configuração base-comum, a região ativa do transistor se caracteriza pela junção base-emissor polarizada reversamente.
- b) Para a configuração base-comum, a região de corte se caracteriza pelas junções base-emissor e base-coletor polarizadas reversamente.
- c) Para a configuração base-comum, a região de saturação é caracterizada pela polarização reversa nas junções base-emissor e base-coletor.
- d) Na região ativa de uma configuração emissor-comum, a junção base-coletor é polarizada diretamente, enquanto a junção base-emissor é polarizada reversamente.

Comentários:

Analisemos as alternativas. A questão busca a alternativa **correta**.

Alternativa A: **Incorreta**, pois a **região ativa** de um TBJ (*assume-se que seja um TBJ pois a questão menciona base e emissor*), **seja a configuração que for** (base-comum, emissor-comum ou coletor-comum), se caracteriza pela junção **base-emissor polarizada diretamente** (ou seja, $V_{BE} > 0$) e pela **junção base-coletor polarizada reversamente** (ou seja, $V_{BC} < 0$).

Alternativa B: **Correta**, pois a **região corte** de um TBJ, **seja a configuração que for**, se caracteriza pela junção **base-emissor polarizada reversamente** (ou seja, $V_{BE} < 0$) e pela **junção base-coletor polarizada reversamente** (ou seja, $V_{BC} < 0$).

Alternativa C: **Incorreta**, pois a **região de saturação** de um TBJ, **seja a configuração que for**, se caracteriza pela junção **base-emissor polarizada diretamente** (ou seja, $V_{BE} > 0$) e pela **junção base-coletor polarizada diretamente** (ou seja, $V_{BC} > 0$).

Alternativa D: **Incorreta**, pois a **região ativa** de um TBJ, **seja a configuração que for**, se caracteriza pela junção **base-emissor polarizada diretamente** (ou seja, $V_{BE} > 0$) e pela **junção base-coletor polarizada reversamente** (ou seja, $V_{BC} < 0$).



5. (CEBRASPE/SLU-DF - 2019)

O diodo não é indicado para a utilização em termômetros digitais, devido à baixa dependência da sua tensão com a temperatura ambiente.

Comentários:

A questão está **errada**, uma vez que o diodo, por ser composto de material semicondutor, depende bastante da temperatura ambiente.

6. (CEBRASPE/SLU-DF - 2019)

Uma das vantagens dos transistores MOS é a sua integração com a tecnologia MEMS (*micro-electro-mechanical system*).

Comentários:

Primeiramente, MEMS é o nome dado à tecnologia que integra elementos mecânicos, sensores e eletrônicos em um único e pequeno chip. Esta tecnologia está presente em carros equipados com *airbags*, na medicina, em cirurgias robóticas onde se precisa de movimentos muito precisos.

Sendo assim, pelo fato de os transistores MOS (*Metal-Oxide Semiconductor*) serem empregados na fabricação de circuitos integrados, possibilitando o emprego de inúmeros transistores em um pequeno espaço físico, a afirmativa está correta. Os transistores de tecnologia MOS são chamados transistores de efeito de campo (ou FETs).

7. (CEBRASPE/SLU-DF - 2019)

Em isoladores ópticos, pode-se utilizar a associação de dois transistores bipolares de junção para aumentar o ganho de corrente total do isolador.

Comentários:

Um isolador óptico (também conhecido como diodo óptico), é um componente que possibilita a transmissão de luz em apenas uma direção. Normalmente é empregado para prevenir que haja realimentações não desejadas em dispositivos que empregam a luz.

A associação de dois transistores bipolares de junção (TBJ) possibilita o aumento do ganho de corrente total do circuito. A esta montagem se dá o nome de "Par Darlington".

Portanto, ao se associar um par darlington a um isolador óptico, obtém-se um ganho na corrente do diodo óptico. A afirmativa está correta.



8. (CEBRASPE/SLU-DF - 2019)

O reduzido pico de corrente no diodo é uma das vantagens da utilização de um retificador de meia-onda com diodos.

Comentários:

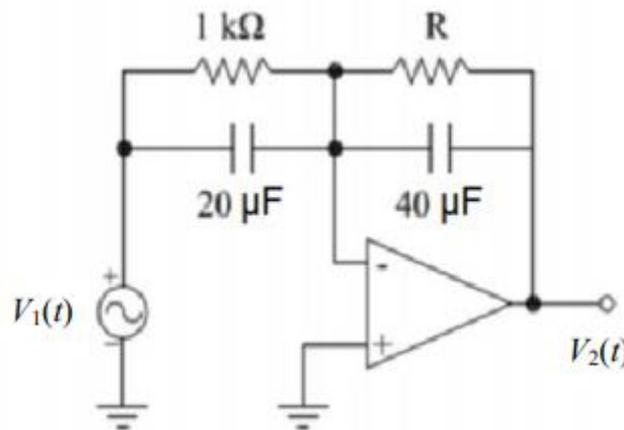
Como o uso de um retificador de meia onda insere no circuito apenas uma queda de tensão de diodo, a tensão de pico sobre a carga fatalmente será a maior dentre os retificadores. Tendo uma tensão de pico maior, ocorrerá que a corrente de pico também será maior.

Comparativamente, se for empregado um circuito retificador de onda completa sobre a mesma carga, a corrente terá em seu caminho (em cada semiciclo), pelo menos dois diodos, cada um impondo uma queda de tensão ao circuito, fazendo com que a tensão de pico sobre a carga seja um pouco menor, impondo também que a corrente de pico seja menor.

Desta maneira, **a afirmativa está incorreta.**

9. (UFCG/UFCG - 2019)

Na figura abaixo, apresenta-se um circuito ativo utilizado na implementação de compensadores de 1ª ordem de atraso de fase ou de avanço de fase.



Considere como ideal o amplificador operacional do circuito. Para que o polo da função de transferência (V_2/V_1) do compensador esteja localizado em $s = -5$, a resistência R , em Ω , deverá ser:

- a) $0,5 \Omega$
- b) $1,0 \Omega$
- c) $2,0 \Omega$
- d) $5,0 \Omega$
- e) $8,0 \Omega$

Comentários:

Para esta você precisa entender um pouco de **transformada de Laplace** em circuitos elétricos. A transformada de Laplace é uma técnica poderosa para analisar circuitos elétricos com componentes cujo comportamento é definido por uma derivada ou uma integral. É o caso dos capacitores e indutores, por exemplo.



A aplicação da **transformada de Laplace** leva uma equação definida em relação ao tempo e a leva para outra equação definida em relação à frequência.

E no que isto ajuda? Bom, resolver uma equação polinomial é muito mais simples que resolver uma equação diferencial, não acha? Então por isso que o a **transformada de Laplace** é tão recorrente na análise de circuitos de corrente alternada. E, uma vez que se chega a uma equação polinomial simplificada, aplica-se a **transformada inversa de Laplace** para se obter o resultado no domínio tempo novamente. E pronto!

Uma outra informação **utilíssima** é que no **domínio frequência**, todos os componentes passivos com comportamento linear (resistor, indutor e capacitor) são vistos como **impedâncias**, ou seja, o emprego da **transformada de Laplace** também facilita a análise de circuitos pois permite usar largamente as técnicas de **tensões de nó** e **correntes de malha**.

Por exemplo, a impedância de um capacitor (Z_C) é assim definida: sabe-se que, no **domínio tempo**, a equação da corrente que passa por um capacitor (i_c) é $i_c = C \frac{dv_c}{dt}$. Aplicando-se a **transformada de Laplace** nesta equação, tem-se que a corrente que que passa pelo capacitor, no **domínio frequência**, é dada por I_C :

$$i_c = C \frac{dv_c}{dt} \quad \overset{\mathcal{L}}{\leftrightarrow} \quad I_C = sC V_C$$

Ainda, sabe-se que a impedância Z_C de um capacitor é dada por $Z_C = \frac{V_C}{I_C}$. Sendo assim, a impedância do capacitor é igual a

$$Z_C = \frac{V_C}{I_C} = \frac{1}{sC}$$

Ah outra coisa... A **variável** da **transformada de Laplace** é a **frequência**, é representada pela letra "s", e possui como unidade padrão o **rad/s**. No **domínio tempo** a variável é, por óbvio, **o tempo**, representado pela letra "t", e possui como unidade padrão o **segundo**.

Uma última observação... Chama-se de "**polo**" a raiz de um polinômio que está no **denominador** de uma equação. E, a título de informação, chama-se de "**zero**" a raiz de um polinômio que está no **numerador** de uma equação.

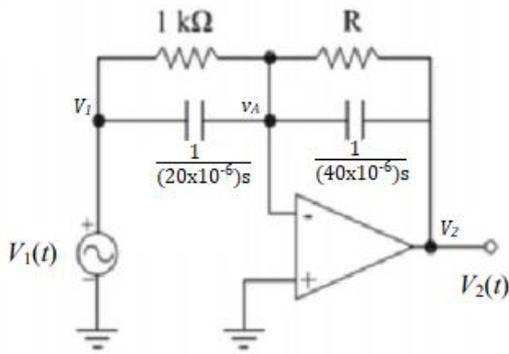
Bom feita esta **breve** (e *mega-resumida*) explanação sobre **transformada de Laplace**, passemos à análise do circuito em questão.

Primeiramente, verifica-se que a questão quer saber o valor do **resistor R** para que o **polo** do compensador fique em $s = -5 \text{ rad/s}$.

Já que o circuito fala em "**polo**" e em "s", é uma dica para usarmos análise por **transformada de Laplace**.

Definamos então, primeiramente, as **equações dos nós do circuito abaixo**, onde definimos os nós v_A , V_1 e V_2 e substituímos as capacitâncias por suas respectivas impedâncias:





Usando **tensões de nó**:

$$\frac{v_A - V_1(s)}{\left(\frac{1}{20s \times 10^{-6}}\right)} + \frac{v_A - V_2(s)}{\left(\frac{1}{40s \times 10^{-6}}\right)} + \frac{v_A - V_1(s)}{1000} + \frac{v_A - V_2(s)}{R} = 0$$

Agora, o pulo do gato: da teoria de AmpOps, você bem lembra que se assume que $v_+ = v_-$. E verifica-se no circuito que $v_+ = 0$ e que $v_A = v_-$, logo, $v_A = 0$. Sendo assim, podemos simplificar a equação que acabamos de desenvolver:

$$V_1(s)[20s \times 10^{-6}] + V_2(s)[40s \times 10^{-6}] + V_1(s)[10^{-3}] + V_2(s) \left[\frac{1}{R}\right] = 0$$

Agrupando agora $V_1(s)$ e $V_2(s)$:

$$V_1(s)[20s \times 10^{-6} + 10^{-3}] + V_2(s) \left[40s \times 10^{-6} + \frac{1}{R}\right] = 0$$

Manipulando algebricamente agora para se obter a função de transferência dita pela questão:

$$\frac{V_2(s)}{V_1(s)} = -\frac{20s \times 10^{-6} + 10^{-3}}{40s \times 10^{-6} + \frac{1}{R}}$$

Dividindo agora o numerador e o denominador do lado direito da equação por 40×10^{-6} para termos:

$$\frac{V_2(s)}{V_1(s)} = -\frac{\frac{1}{2}s + 250}{s + \frac{1}{40R \times 10^{-6}}} = \left(\frac{1}{2}\right) \frac{s + 500}{s + \frac{1}{40R \times 10^{-6}}}$$

O problema pede que haja um polo em $s = -5$ rad/s, sendo assim:

$$-5 + \frac{1}{40R \times 10^{-6}} = 0$$

$$\frac{1}{40R \times 10^{-6}} = 5$$

$$1 = 5[40R \times 10^{-6}]$$

$$1 = 200R \times 10^{-6}$$

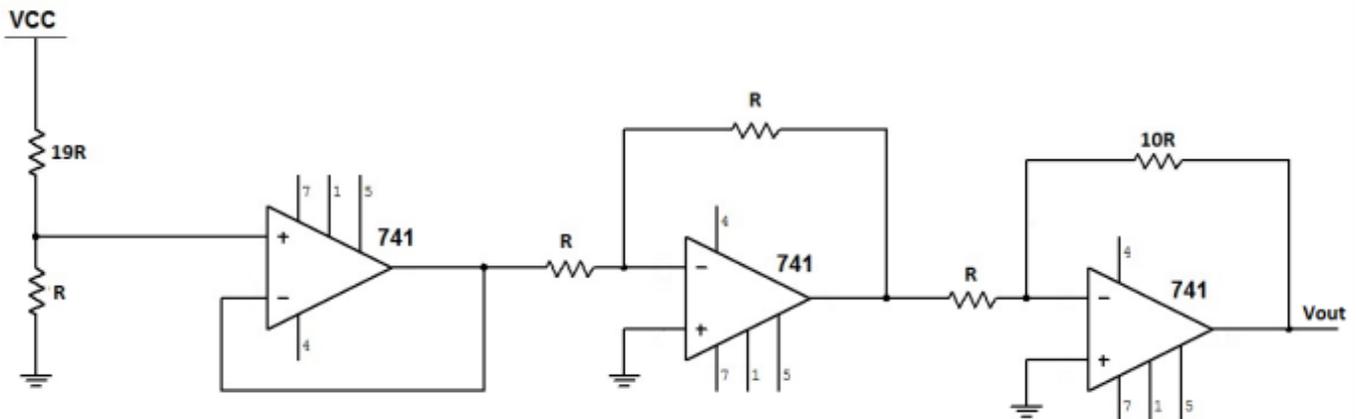
$$10^6 = 200R \quad \therefore \quad \boxed{R = 5 \text{ k}\Omega}$$

A resposta é a **alternativa D**.



10. (FUNDATEC/Prefeitura de Santa Rosa - 2019)

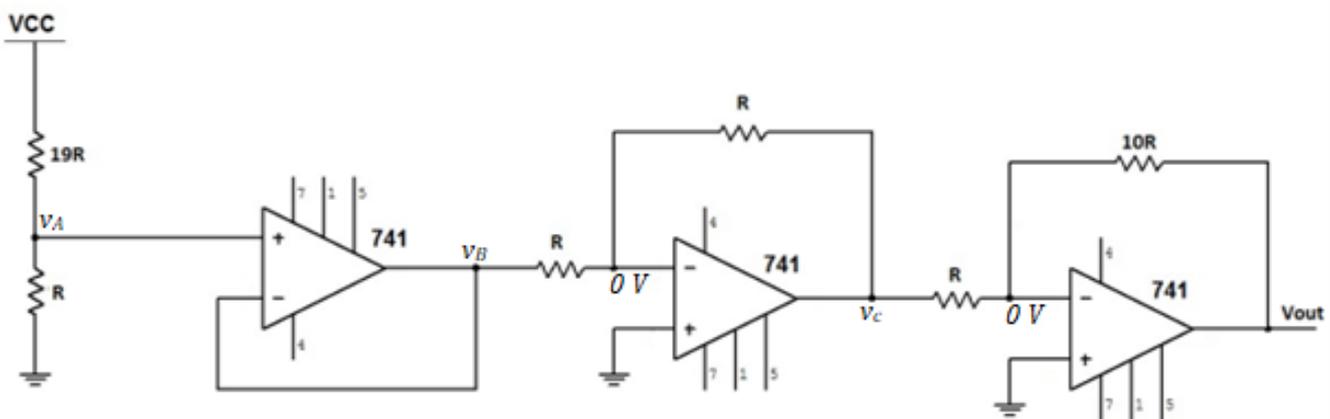
Considerando o circuito com amplificadores operacionais abaixo e sabendo que os amplificadores estão devidamente alimentados com tensões simétricas, determine o valor da saída do circuito baseado na tensão de VCC.



- a) $V_{cc}/4$
- b) $-V_{cc}/4$
- c) $V_{cc}/2$
- d) $-V_{cc}/2$
- e) $-V_{cc}$

Comentários:

O circuito pede como resposta a saída V_{out} em função de V_{cc} . Sendo assim, redesenhamos o circuito da seguinte maneira:



Analisando os **AmpOps** da esquerda para a direita, do divisor de tensão que alimenta a entrada não inversora do **AmpOp** vem a tensão v_A :

$$v_A = \frac{V_{CC}}{20R} R \rightarrow \boxed{v_A = \frac{V_{CC}}{20}}$$

Da teoria de **AmpOps** sabe-se que $v_A = v_B$. Logo,



$$v_B = \frac{V_{CC}}{20}$$

Para o segundo **AmpOp** sabemos que também $v_+ = v_-$, ou seja:

$$\frac{0 - v_B}{R} + \frac{0 - v_C}{R} = 0 \rightarrow v_C = -v_B$$

Ou seja,

$$v_C = -\frac{V_{CC}}{20}$$

E, para o terceiro **AmpOp**, igualmente:

$$\frac{0 - v_C}{R} + \frac{0 - v_{OUT}}{10R} = 0$$
$$v_{OUT} = -\frac{v_C}{R} 10R$$

Substituindo v_C :

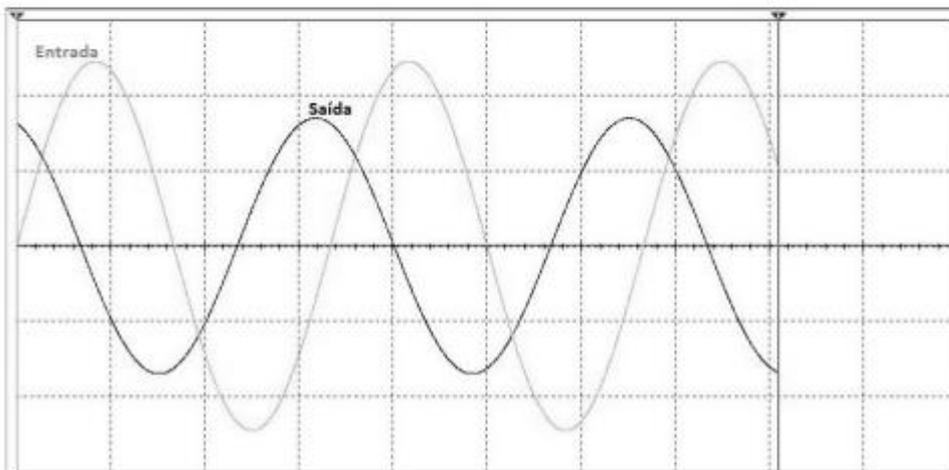
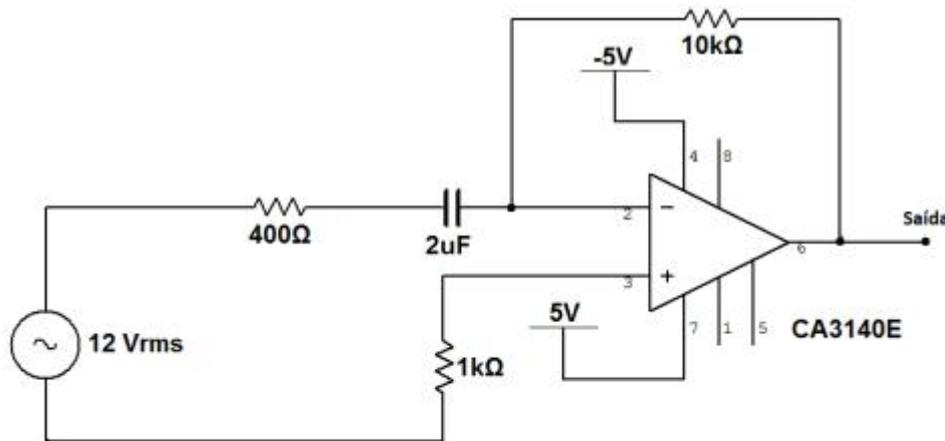
$$v_{OUT} = \frac{V_{CC}}{20R} 10R \rightarrow v_{OUT} = \frac{V_{CC}}{2}$$

E a resposta é a alternativa C.



11. (FUNDATEC/Prefeitura de Santa Rosa - 2019)

Analisando o circuito abaixo e os sinais de entrada e saída, podemos afirmar que a topologia tem comportamento de:



- a) Inversor de Sinal.
- b) Não Inversor de Sinal.
- c) Seguidor de Sinal.
- d) Integrador de Sinal.
- e) Derivador de Sinal.

Comentários:

Os valores dos componentes em si não importam nesta questão, uma vez que se trata de uma análise da forma de onda do sinal de saída em relação ao **sinal de entrada**.

Analisando os sinais, verifica-se que claramente não se trata de um inversor de sinal, uma vez que o valor máximo da entrada não está em fase com o valor mínimo da saída. **Portanto, a alternativa A está descartada.**

Também não se trata de um seguidor de sinal, uma vez que a função de saída assume valores negativos em instantes onde a entrada ainda é positiva. **Portanto, as alternativas B e C (que, essencialmente, são a mesma coisa...) estão descartadas.**

Resta, portanto, analisar se o circuito é um integrador de sinal ou derivador de sinal.



Chamemos o **signal de entrada** de $x(t)$ e o sinal de saída de $y(t)$. Sabendo que $x(t)$ é uma função seno, ou seja,

$$x(t) = V_{INpico} \text{sen}(t)$$

E que a derivada de $x(t)$, ou seja, $x'(t)$ vale $V_{INpico} \text{cos}(t)$, ou seja,

$$x'(t) = \frac{d}{dt} x(t) = \frac{d}{dt} [V_{INpico} \text{sen}(t)] = V_{INpico} \text{cos}(t)$$

Analisemos então se $y(t)$ é uma função cosseno.

t	$x(t) = V_{INpico} \text{sen}(t)$	$x'(t) = V_{INpico} \text{cos}(t)$	$y(t)$
0	0	V_{INpico}	Aprox. $V_{OUTpico}$
$\frac{\pi}{2} = 90^\circ$	V_{INpico}	0	Aprox. 0
$\pi = 180^\circ$	0	$-V_{INpico}$	Aprox. $-V_{OUTpico}$
$\frac{3\pi}{2} = 270^\circ$	$-V_{INpico}$	0	Aprox. 0
$2\pi = 360^\circ$	0	V_{INpico}	Aprox. $V_{OUTpico}$

Assim, embora o sinal de saída não possua a mesma amplitude que o **signal de entrada**, uma vez que o **AmpOp** inclui um ganho (*por percepção do gráfico, entre 0 e 1*) ao **signal de entrada**, bem como um deslocamento de fase, verifica-se que este deslocamento de fase é de aproximadamente -90° .

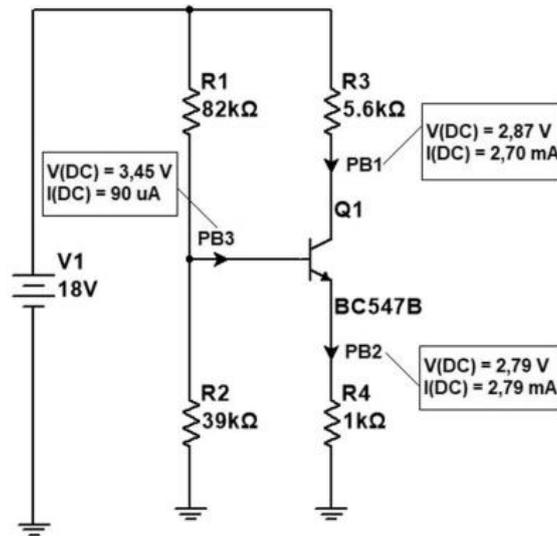
Sabe-se que a derivada de uma função seno é uma função cosseno, que nada mais é que uma função seno deslocada de -90° .

Portanto, conclui-se que o circuito é um derivador de sinal. Alternativa E é a correta.



12. (FUNDEP/Prefeitura de Lagoa Santa - 2019)

Analise o circuito a seguir em que três pontas de prova (PB) foram inseridas para medidas de tensão e corrente.



Após análise desse circuito, é correto afirmar:

- A configuração emissor comum define uma $I_C = 2,79$ mA.
- A região de corte de Q1 caracteriza-se por $V_{BE} = 0,66$ V.
- O transistor Q1 opera na região de saturação.
- Operando na região linear, Q1 apresenta $V_{CE} = 0$ V.

Comentários:

A questão não nos deixa claro isso, entretanto, é plausível de se assumir que as medidas de tensão das pontas de prova PB₁, PB₂ e PB₃ sejam medidas de tensão em relação à terra.

Considerando esta premissa, podemos dizer que o transistor opera na região de saturação, uma vez que, tratando-se de um TBJ NPN, a tensão entre base e coletor é maior que zero ($3,45 - 2,87 = 0,58$ V) e a tensão entre base e emissor também é maior que zero ($3,45 - 2,79 = 0,66$ V). Sendo assim, a afirmativa C é a correta para esta questão. O gabarito é a alternativa C.

Vejamos agora por que as demais alternativas estão erradas.

A alternativa A está errada porque a corrente de coletor é igual a 2,70 mA.

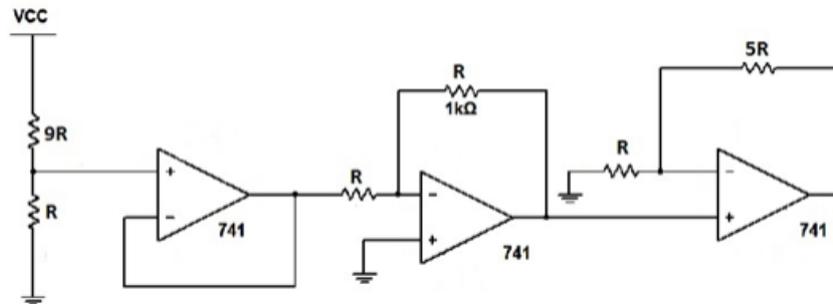
A alternativa B está errada porque a tensão V_{BE} é igual 0,66 V e o transistor está na região de saturação, e não de corte.

A alternativa D está errada porque o transistor está na de saturação, além de V_{CE} ser igual a 0,08 V, e não 0 V.



13. (FUNDATEC/Prefeitura de Gramado - 2019)

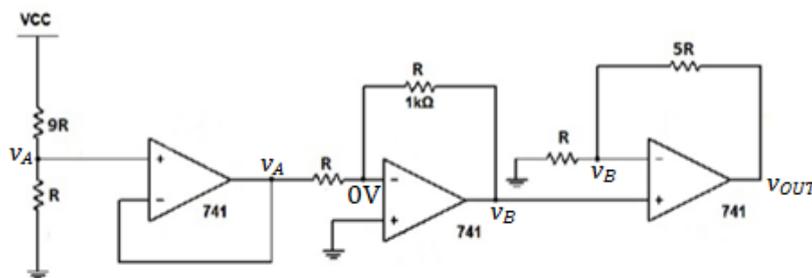
O circuito a seguir foi desenvolvido para condicionar e amplificar o sinal de entrada de um sistema. Para validar o projeto, o projetista utilizou um divisor de tensão na entrada para verificar a função do sistema. Sabendo que o amplificador está devidamente alimentado com tensões simétricas, determine o valor da saída do circuito baseado na tensão de V_{cc} .



- a) $5V_{cc}/10$
- b) $-5V_{cc}/10$
- c) $6V_{cc}/10$
- d) $-6V_{cc}/10$
- e) $V_{cc}/10$

Comentários:

O circuito pede como resposta a saída v_{out} em função de V_{cc} . Não nos é apresentado o local da tensão de saída (o que até poderia ser motivo de anulação da questão...), entretanto, é plausível de se assumir que seja no ponto chamado no circuito abaixo de v_{out} , uma vez que é o ponto de saída do terceiro **AmpOp**. Sendo assim, redesenhamos o circuito da seguinte maneira:



Analisando os **AmpOps** da esquerda para a direita, do divisor de tensão vem v_A :

$$v_A = \frac{V_{CC}}{10R} R \rightarrow \boxed{v_A = \frac{V_{CC}}{10}}$$

Da teoria de **AmpOps** sabe-se que $v_+ = v_-$, por isso pelo fato de o primeiro **AmpOp**

estar realimentado diretamente, o nó de saída deste **AmpOp** também é igual a

$$\boxed{v_A = \frac{V_{CC}}{10}}$$

Para o segundo **AmpOp** sabemos que também $v_+ = v_-$, ou seja:

$$\frac{0 - v_A}{R} + \frac{0 - v_B}{R} = 0 \rightarrow v_B = -v_A$$

Ou seja,

$$\boxed{v_B = -\frac{V_{CC}}{10}}$$



E, para o terceiro **AmpOp**, igualmente:

$$\frac{v_B}{R} + \frac{v_B - v_{OUT}}{5R} = 0$$

$$\frac{v_{OUT}}{5R} = \frac{v_B}{R} + \frac{v_B}{5R}$$

$$\frac{v_{OUT}}{5} = v_B + \frac{v_B}{5}$$

$$v_{OUT} = 6v_B$$

Substituindo v_C :

$$v_{OUT} = 6 \left(-\frac{V_{CC}}{10} \right) \rightarrow \boxed{v_{OUT} = -\frac{6V_{CC}}{10}}$$

E a resposta é a alternativa D.



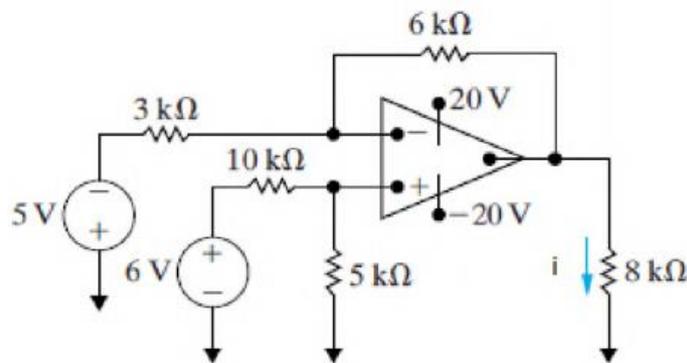
14. (NC-UFPR/Itaipu Binacional - 2019)

Após a análise de um equipamento eletrônico com comportamento anômalo, a equipe de engenharia identificou um componente como potencial causa do mau funcionamento: um amplificador operacional (AmpOp).

A equipe então isolou o componente e criou um circuito de testes, demonstrado ao lado, que é continuamente monitorado.

Para que seja possível identificar eventuais problemas, é necessário determinar o valor da corrente i (no resistor de $8\text{ k}\Omega$), para comparações com o valor medido.

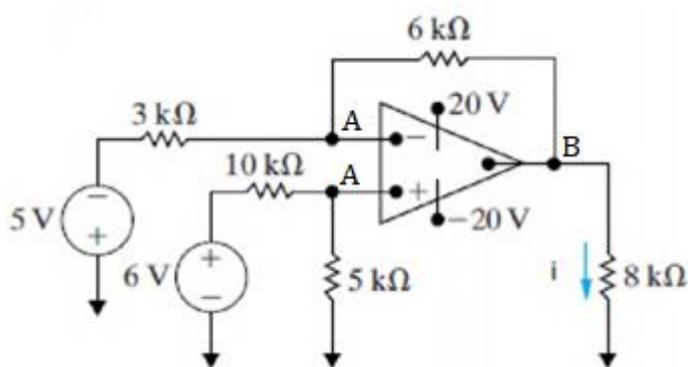
Levando em consideração os dados apresentados, assinale a alternativa correta com o valor da corrente i , considerando o circuito como ideal.



- a) 0,03 mA.
- b) 0,2 mA.
- c) 2 mA.
- d) 2,5 mA.
- e) 4 mA.

Comentários:

Vamos redesenhar o circuito para colocar nomes nos nós...



Olhemos para a entrada não inversora do **AmpOp**.

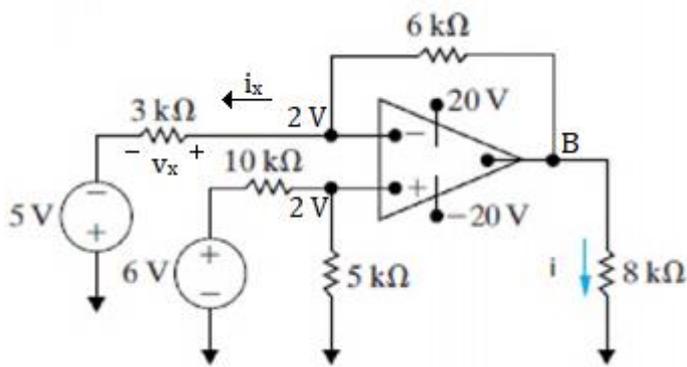
O nó "A" é um divisor de tensão, dado por:

$$v_A = \frac{6}{10k + 5k} \times 5k \quad \therefore \quad \boxed{v_A = 2\text{ V}}$$

Como o **AmpOp** é **ideal**, e temos uma realimentação negativa, temos que a tensão aplicada na entrada

inversora é igual à tensão aplicada na entrada não inversora. Com isso temos então:





Da fonte de 5 V flui uma corrente para o nó A da entrada inversora dada por i_x . Sobre o resistor de 3 kΩ surge uma tensão dada por v_x :

$$i_x = \frac{v_x}{3k}$$

Ou seja, v_x é:

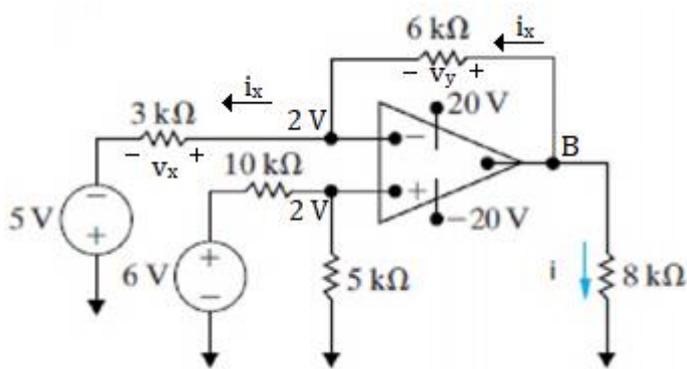
$$v_x = 2 - (-5) \quad \therefore \quad \boxed{v_x = 7 \text{ V}}$$

Tendo o valor de v_x , descobre-se o valor de i_x :

$$i_x = \frac{v_x}{3k} \quad \therefore \quad \boxed{i_x = \frac{7}{3k} \text{ A}}$$

Não precisamos perder tempo fazendo a divisão para descobrir o valor de i_x . Podemos carregá-lo como fração, o que será útil *a posteriori*.

Sabendo i_x , e sabendo também que o **AmpOp** ideal não drena corrente pelas suas entradas, conclui-se que todo o valor de i_x circula pelo resistor de 6 kΩ. Sobre o resistor de 6 kΩ surge uma queda de tensão chamada v_y .



A tensão v_y é dada pela multiplicação da corrente i_x pelo valor do resistor (6 kΩ):

$$v_y = \frac{7}{3k} \times 6k \quad \therefore \quad \boxed{v_y = 14 \text{ V}}$$

Com o valor de v_y encontra-se o valor da tensão do nó B do circuito (v_B):

$$v_B = 2 + v_y \quad \therefore \quad \boxed{v_B = 16 \text{ V}}$$

Perceba que não ter feito a divisão para se encontrar

o valor de i_x nos fez poupar tempo, uma vez que os valores se simplificaram logo adiante.

E, finalmente, o valor da corrente i é dado pela divisão entre a tensão v_B pelo valor do resistor (8 kΩ):

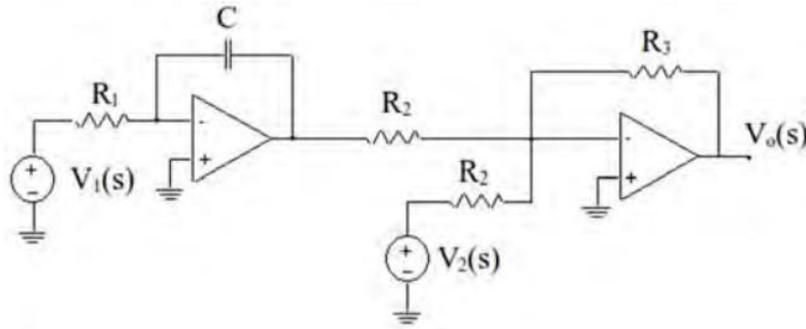
$$i = \frac{v_B}{8k} = \frac{16}{8k} \quad \therefore \quad \boxed{i = 2 \text{ mA}}$$

Gabarito: Letra C.



15. (IADES/AL-GO - 2019)

Considere que, na figura apresentada, os amplificadores operacionais são ideais. Com base no exposto, calcule a tensão de saída $V_O(s)$.



a) $V_O(s) = \frac{R_2 V_1(s)}{s R_1 R_3 C} + \frac{R_2 V_2(s)}{R_3}$

b) $V_O(s) = \frac{R_3 V_1(s)}{s R_1 R_2 C} + \frac{R_3 V_2(s)}{R_2}$

c) $V_O(s) = -\frac{R_3 V_1(s)}{s R_1 R_2 C} + \frac{R_3 V_2(s)}{R_2}$

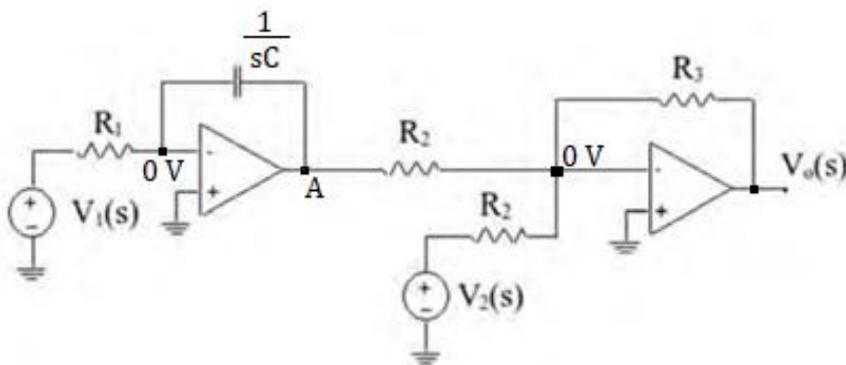
d) $V_O(s) = \frac{R_2 V_1(s)}{s R_1 R_3 C} - \frac{R_2 V_2(s)}{R_3}$

e) $V_O(s) = \frac{R_3 V_1(s)}{s R_1 R_2 C} - \frac{R_3 V_2(s)}{R_2}$

Comentários:

Primeiro, redesenhamos o circuito com as considerações relativas a **AmpOps** ideais (ou seja, correntes de entrada são iguais a zero e há um "curto circuito virtual" entre as entradas inversora e não-inversora do **AmpOp**). Também já iremos considerar o capacitor como uma impedância.

Desta maneira, equacionemos os nós do primeiro **AmpOp**, da esquerda para a direita, para encontrar o valor de V_A em função de $V_1(s)$:



$$\frac{0 - V_1(s)}{R_1} + \frac{0 - V_A}{\left(\frac{1}{sC}\right)} = 0$$

$$V_A = -\frac{V_1(s)}{sCR_1}$$

Com o valor de V_A em função de $V_1(s)$, pode-se equacionar o próximo **AmpOp**, de modo a se descobrir o valor de $V_O(s)$ em função de $V_1(s)$:

$$\frac{0 - V_A}{R_2} + \frac{0 - V_2(s)}{R_2} + \frac{0 - V_O(s)}{R_3} = 0$$

A partir de agora é puro algebrismo... Substituindo V_A por sua equação:



$$0 + \frac{V_1(s)}{sCR_1} + \frac{0 - V_2(s)}{R_2} + \frac{0 - V_O(s)}{R_3} = 0$$

Isolando agora $V_O(s)$:

$$-\frac{V_O(s)}{R_3} = -\frac{V_1(s)}{sCR_1} + \frac{V_2(s)}{R_2} \rightarrow V_O(s) = -R_3 \left(-\frac{V_1(s)}{sCR_1} + \frac{V_2(s)}{R_2} \right)$$

$$V_O(s) = \frac{R_3}{R_2} \left(\frac{V_1(s)}{sCR_1} - V_2(s) \right)$$

Analisando as alternativas, verifica-se que a resposta encontrada representa a letra E.



16. (FCM/IFN-MG - 2018)

O circuito mostrado na Figura 8 utiliza amplificadores operacionais com características ideais e resistores passivos.

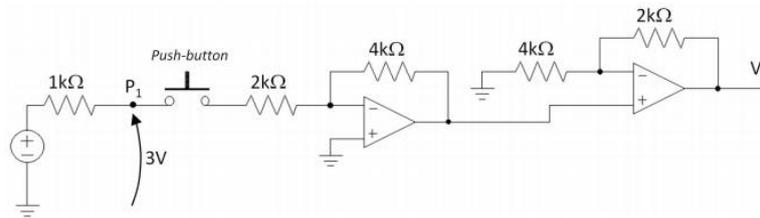


Figura 8

Na entrada deste circuito, foi conectada uma fonte de tensão CC de valor desconhecido. Verificou-se que na condição de operação com *push-button* aberto, o potencial elétrico do ponto P1 indicado, em relação ao terra, é igual a 3V, conforme indicado no diagrama do circuito. Sabendo-se que, na condição de operação com *push-button* fechado, os amplificadores operacionais operam na região linear, pode-se afirmar que nesta condição de funcionamento a tensão de saída do circuito (V_o) é igual a

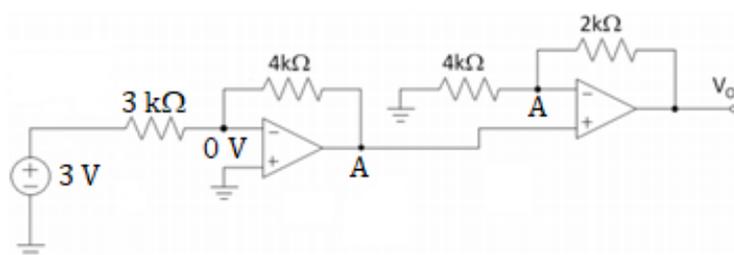
- a) -9 V.
- b) -6 V.
- c) -2 V.
- d) +2 V.
- e) +3 V.

Comentários:

A primeira informação que se retira do enunciado é que o valor "desconhecido" da fonte é igual a 3 V, uma vez que em um circuito aberto, a associação de uma fonte de tensão com um resistor em série faz com que nenhuma corrente circule pelo circuito. Se nenhuma corrente circula pelo circuito, então a queda de tensão sobre o resistor é de 0 V.

Portanto, se uma fonte possui valor desconhecido (chamemos de V_F), e a ela é associado um resistor em série, com o outro terminal da fonte ligado ao terra e o outro terminal do resistor fica a vazio, e utilizemos um voltímetro para saber a tensão de saída deste circuito, obtendo a medida de 3 V, logo, pode-se concluir que a tensão da fonte é de 3 V.

Com isto, ao se pressionar o *push-button*, temos a seguinte representação do circuito da questão:



Equacionemos então o primeiro AmpOp (da esquerda para a direita).

$$\frac{0 - 3}{3k} + \frac{0 - v_A}{4k} = 0$$

Isolando v_A :

$$v_A = -\frac{3}{3k} \times 4k \quad \therefore \quad \boxed{v_A = -4V}$$

Com o valor de v_A , podemos encontrar o valor de V_o através do equacionamento do segundo AmpOp.

$$\frac{v_A - 0}{4k} + \frac{v_A - V_o}{2k} = 0 \quad \rightarrow \quad v_A \left(\frac{1}{4k} + \frac{1}{2k} \right) - \frac{V_o}{2k} = 0$$



Isolando V_o :

$$V_o = v_A \left(\frac{1}{4k} + \frac{1}{2k} \right) \times 2k \rightarrow V_o = \frac{3v_A}{2}$$

Substituindo o valor de v_A :

$$V_o = \frac{3}{2}(-4) \quad \therefore \quad \boxed{V_o = -6 \text{ V}}$$

Gabarito: Letra B.



17. (FCM/IFN-MG - 2018)

O gráfico da Figura 9 abaixo representa a reta de carga e o ponto de operação quiescente (POQ) do circuito de polarização mostrado na Figura 10. O transistor usado possui $h_{FE}=100$ e $V_{BE}=0,7V$.

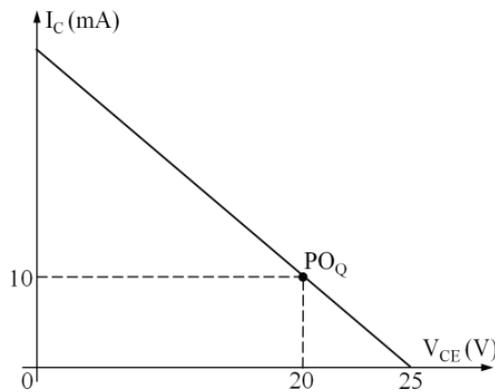


Figura 9

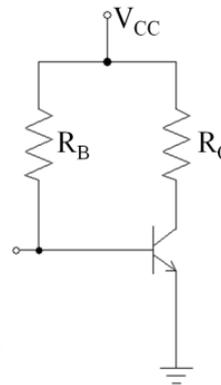


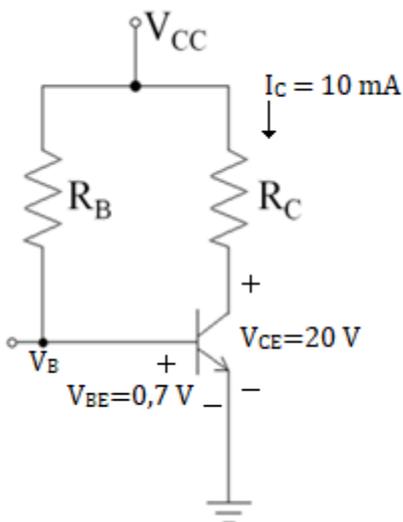
Figura 10

A partir destas informações, os valores dos dois resistores do circuito são

- a) $R_B = 48,6 \text{ k}\Omega$; $R_C = 0,1 \text{ k}\Omega$.
- b) $R_B = 100 \text{ k}\Omega$; $R_C = 1,0 \text{ k}\Omega$.
- c) $R_B = 100 \text{ k}\Omega$; $R_C = 2,0 \text{ k}\Omega$.
- d) $R_B = 243 \text{ k}\Omega$; $R_C = 0,5 \text{ k}\Omega$.
- e) $R_B = 250 \text{ k}\Omega$; $R_C = 2,0 \text{ k}\Omega$.

Comentários:

Foi fornecido que a tensão entre Coletor e Emissor (V_{CE}) é de 20 V, a corrente de coletor (I_C) é de 10 mA, e a tensão entre Base e Emissor (V_{BE}) é de 0,7 V, tem-se o seguinte:



Sabe-se que a reta de carga possui declividade dada por $m = -\frac{1}{R_C}$. Como a declividade é calculada por $m = \frac{\Delta y}{\Delta x} = \frac{y_2 - y_1}{x_2 - x_1}$, portanto, a declividade da reta é:

$$m = \frac{10 \times 10^{-3} - 0}{20 - 25} = \frac{10 \times 10^{-3}}{-5} = -2 \times 10^{-3}$$

Ou seja:

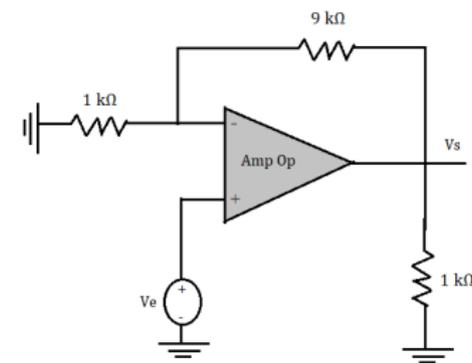
$$-\frac{1}{R_C} = -2 \times 10^{-3} \quad \therefore \quad \boxed{R_C = \frac{1}{2 \times 10^{-3}} = 0,5 \text{ k}\Omega}$$

Com este resultado, consegue-se já chegar ao gabarito: Letra D.



18. (COMPERVE/UFRN - 2018)

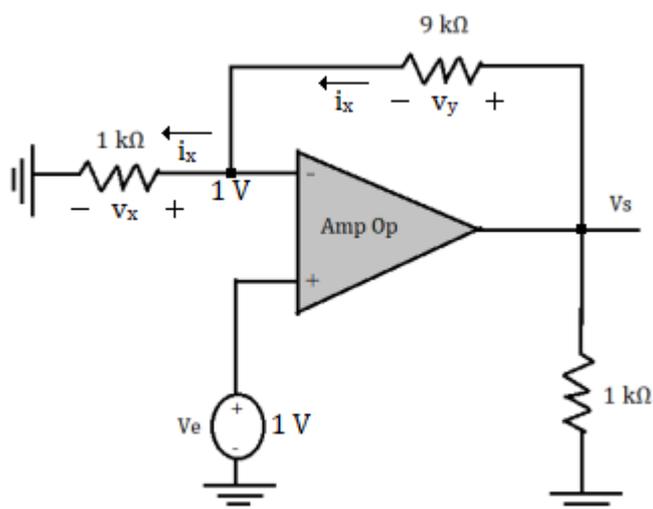
A figura ao lado mostra um circuito com amplificador operacional. Quando a tensão V_e for igual a 1 V, o valor da tensão V_s será de



- a) 40 V.
- b) 20 V.
- c) 10 V.
- d) 30 V.

Comentários:

Redesenhando o circuito:



Sabendo que o nó da entrada não inversora assume o valor de 1 V (devido ao curto-circuito virtual), calcule-se i_x :

$$i_x = \frac{1}{1k} = 1 \text{ mA}$$

Sabe-se também que o mesmo i_x circula pelo resistor de 9 kΩ, resultando numa queda de tensão v_y sobre este resistor:

$$v_y = 9k \times 10^{-3} = 9 \text{ V}$$

A tensão V_s será a soma de v_x com v_y :

$$V_s = v_x + v_y = 1 + 9 = 10 \text{ V}$$

Gabarito: Letra C.



19. (FCC/EMAE-SP - 2018)

É característica ideal de um Amplificador Operacional, elemento/dispositivo eletrônico fundamental para diversas aplicações:

- a) O ganho de corrente é infinito.
- b) O ganho de tensão é unitário.
- c) A impedância entre as entradas é nula.
- d) A impedância de saída é nula.
- e) A resposta em frequência é unitária.

Comentários:

Analisemos as alternativas:

Alternativa A: **Falsa**. O ganho de corrente de um AmpOp ideal não pode ser dito infinito, e sim o ganho de tensão pode ser considerado como tendente ao infinito.

Alternativa B: **Falsa**. O ganho de tensão do AmpOp ideal tende ao infinito.

Alternativa C: **Falsa**. A impedância entre as entradas do AmpOp ideal tende ao infinito.

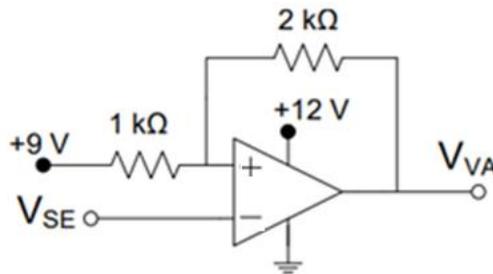
Alternativa D: **Gabarito**. Assume-se que a impedância de saída do AmpOp ideal é nula, assim como as impedâncias de entrada do AmpOp são infinitas.

Alternativa E: **Errada**. A resposta em frequência do AmpOp ideal não pode ser dita unitária, uma vez que ela varia em relação à frequência do sinal de entrada.



20. (FGV/AL-RO - 2018)

O controle do volume de um fluido industrial em um reservatório utiliza um amplificador operacional com a seguinte topologia:



Considere que:

V_{VA} aciona a válvula de entrada de fluido, que permite a entrada de fluido no reservatório quando a tensão em seus terminais é +12V, e permanece fechada caso contrário;

V_{SE} é o sinal de um sensor de pressão no fundo do reservatório, que produz um sinal de 2V para cada metro de coluna de água (mca) do reservatório;

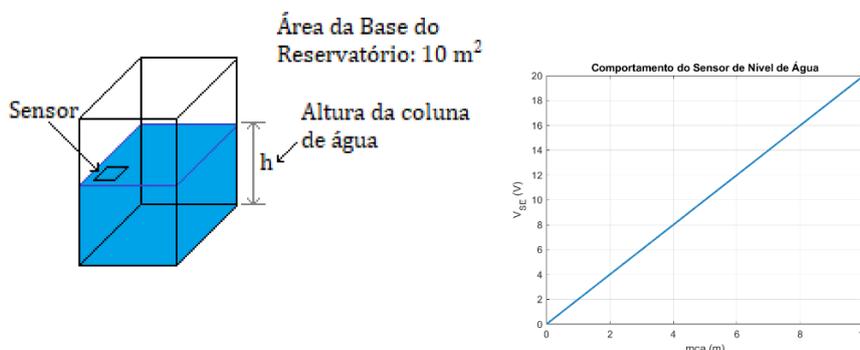
O reservatório é cilíndrico, com área de seção transversal de 10m^2 .

Este controle faz o reservatório ter um volume de fluido entre

- a) 10 m^3 e 20 m^3 .
- b) 20 m^3 e 30 m^3 .
- c) 20 m^3 e 40 m^3 .
- d) 30 m^3 e 40 m^3 .
- e) 30 m^3 e 50 m^3 .

Comentários:

A questão nos traz um circuito com realimentação positiva. O sensor de pressão do reservatório possui uma resolução de $2\text{V}/\text{mca}$, ou seja, para cada **metro de coluna de água (mca)** que varia no interior do reservatório, o sensor responde com uma variação de 2V. Vamos colocar isto num desenho para poder visualizar melhor.



Devido à realimentação positiva, o circuito irá operar **sempre saturado** (devido à realimentação positiva), ou seja, sua saída V_{VA} será sempre igual a +12 V (quando $v+ > v-$), ou a 0 V (quando $v+ < v-$).



Conforme já dito lá na teoria, pelo fato de existir realimentação positiva, **a premissa de que $v_+ = v_-$ não irá se aplicar**. Sendo assim, pela montagem, **v_- será sempre igual a V_{SE}** . Já v_+ será igual a

$$\frac{v_+ - 9}{1k} + \frac{v_+ - V_{VA}}{2k} = 0$$

Multiplicando ambos por lados por 1000 teremos:

$$v_+ \left[1 + \frac{1}{2} \right] - 9 - \frac{V_{VA}}{2} = 0$$

$$\boxed{v_+ = 6 + \frac{V_{VA}}{3}}$$

Assim,

Quando $v_- < v_+$, $V_{VA} = +12V$

$$v_- < v_+ \rightarrow V_{SE} < 6 + \frac{V_{VA}}{3}$$

$$V_{SE} < 6 + \frac{12}{3} \rightarrow \boxed{V_{SE} < 10}$$

Ou seja, quando **$V_{SE} < 10 V$** , então a saída será **$V_{VA} = +12 V$** , **ligando a válvula** e permitindo que o reservatório comece a encher.

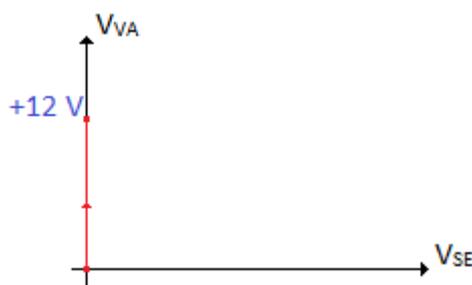
Quando $v_- > v_+$, $V_{VA} = 0$:

$$v_- > v_+ \rightarrow V_{SE} > 6 + \frac{V_{VA}}{3}$$

$$V_{SE} > 6 + \frac{0}{3} \rightarrow \boxed{V_{SE} > 6}$$

Ou seja, quando **$V_{SE} > 6 V$** , então **$V_{VA} = 0 V$** , **desligando a válvula**, fazendo com que o reservatório pare de encher.

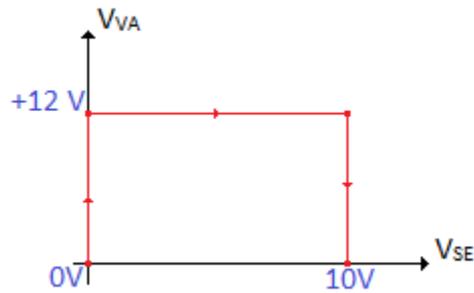
Com isto, temos as duas condições de funcionamento! Vamos imaginar que o reservatório esteja inicialmente vazio. Com isto, o sensor de pressão irá entregar 0V, pois a altura da coluna de água será zero. Com $V_{SE} = 0V$, a tensão V_{VA} será + 12V, pois neste caso $v_+ > v_-$. Assim, o reservatório começa a encher. Vamos colocar isto em um gráfico.



O reservatório começa então a encher. Tenha em mente que enquanto $V_{VA} = +12V$, o valor de v_+ permanece igual a +10V.

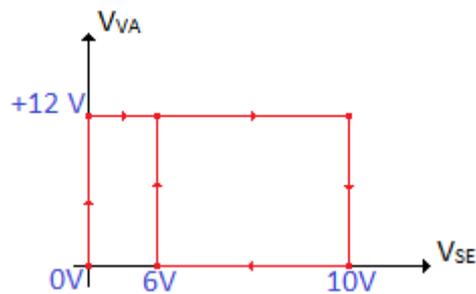
Com o reservatório enchendo, o valor de V_{SE} também irá aumentar 2V a cada metro. Chegará o ponto em que V_{SE} será maior que 10 V. Até atingir $V_{SE} = 10V$, o valor de V_{VA} permanece inalterado. Entretanto, com $V_{SE} = 10 V$ acontecerá o ponto em que ocorrerá $v_- > v_+$, ou seja, a saída comuta automaticamente para 0V. Vamos colocar isto no gráfico.





Com V_{VA} tendo comutado de +12V para 0V, a válvula desliga. Caso a água comece a baixar, o valor de V_{SE} (que ainda está próximo de 10V) começa também a diminuir, entretanto, o valor de V_{VA} permanece igual a 0V, pois com $V_{VA} = 0V$, o valor de $v+$ será igual a 6V, e nesta condição, $v- > v+$, mantendo na saída o valor da saturação inferior do AmpOp.

Esta condição permanece até que o valor de V_{SE} atinja 6V. Quando atingir este patamar, V_{VA} comuta a saída novamente para +12 V, fazendo com que o reservatório recomece a encher. Vamos colocar isto no gráfico.



Com $V_{VA} = +12V$, a tensão $v+$ será igual a +10V novamente. E o ciclo daqui para a frente irá se repetir, conforme ilustrado pelas setas no gráfico.

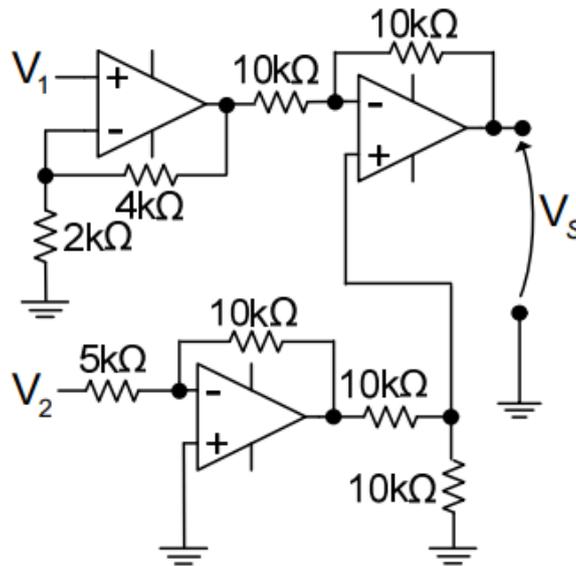
Ok, entendido o funcionamento do circuito, passemos à resposta solicitada. Qual a faixa de atuação do circuito em relação ao volume? Bem, a faixa de atuação será quando $V_{SE} = +6V$ e quando $V_{SE} = +10V$. Nestes dois pontos a altura do reservatório será de 3m e 5m, respectivamente. Como o volume é igual à área da base vezes a altura, e a área da base vale $10m^2$, então o circuito funciona para uma faixa de $30 m^3$ a $50 m^3$.

Portanto, o gabarito é a letra E.



21. (UECE-CEV/Prefeitura de Sobral - 2018)

Atente para o circuito mostrado na figura a seguir.



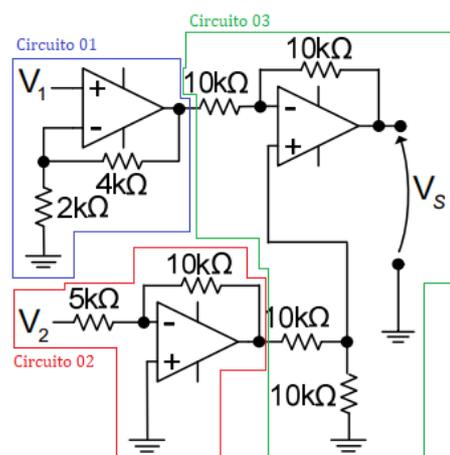
Se $V_1 = 1 + 2\text{sen}(\omega t)$ V e $V_2 = -2$ V, então a tensão de saída V_S , em volt, é igual a

- a) 4.
- b) $-1 + \text{sen}(\omega t)$.
- c) $-3 + 6\text{sen}(\omega t)$.
- d) $1 - 6\text{sen}(\omega t)$

Comentários:

A priori pode-se descartar já de cara a alternativa "A", uma vez que, pelo **princípio da superposição**, se uma **fonte de excitação** do circuito é composta por um **signal** que varia com **frequência** " ω ", certamente a saída possuirá uma componente que também oscila com **frequência** " ω " (ou um harmônico desta).

Restam então as alternativas "B", "C" e "D".

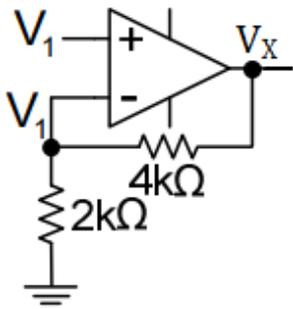


Por se tratar de uma associação de **AmpOps**, podemos **separar o circuito em pequenos blocos de AmpOps**, ou seja, em três blocos, conforme destacado na figura ao lado e, ao final, utilizando também o **princípio da superposição**, somar os resultados dos circuitos 01 e 02, que formarão as entradas do circuito 03.

Esta é uma **importante aplicação** do **princípio da superposição**, ou seja, podemos considerar que **uma das fontes é igual a zero** e analisar o comportamento do circuito considerando **uma fonte de cada vez**.



Começemos então a análise pelo **Circuito 01**. Vamos isolá-lo do restante e resolvê-lo.

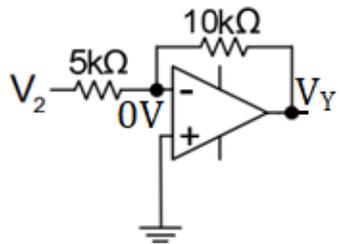


Isolado o "**Circuito 01**", equacionamos ele, aplicando as convenções já amplamente consideradas para **AmpOps** ($v_+ = v_-$ e correntes de entrada iguais a zero) e resolvemos para V_x .

$$\frac{V_1}{2k} + \frac{V_1 - V_x}{4k} = 0 \rightarrow V_1 \left(\frac{1}{2k} + \frac{1}{4k} \right) = \frac{V_x}{4k}$$

$$V_x = V_1(2 + 1) \quad \therefore \quad \boxed{V_x = 3V_1}$$

Passamos agora à análise do "**Circuito 02**". Vamos isolá-lo do restante e resolvê-lo, do mesmo modo que fizemos para o "**Circuito 01**".

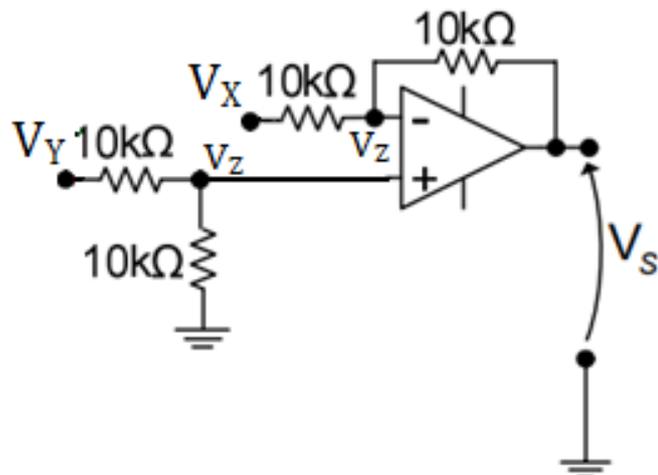


Equacionando o "**Circuito 02**":

$$\frac{0 - V_2}{5k} + \frac{0 - V_Y}{10k} = 0 \rightarrow -\frac{V_2}{5k} = \frac{V_Y}{10k}$$

$$\boxed{V_Y = -2V_2}$$

Agora temos as **duas entradas** para o nosso "**Circuito 03**". Vamos redesenhá-lo para resolver para V_s agora.



Verifica-se que surge a tensão V_z . Para encontrá-la, basta resolver o **divisor de tensão** que está conectado à entrada não inversora do **AmpOp**:

$$V_z = \frac{V_Y}{20k} \times 10k \rightarrow \boxed{V_z = \frac{V_Y}{2}}$$

Com V_z encontrado, podemos resolver o restante do **AmpOp** para V_s .

$$\frac{V_z - V_x}{10k} + \frac{V_z - V_s}{10k} = 0$$

Isolando agora V_s :

$$V_z \left(\frac{1}{10k} + \frac{1}{10k} \right) - V_x \left(\frac{1}{10k} \right) = \frac{V_s}{10k}$$

$$V_s = 2V_z - V_x$$

Substituindo agora as variáveis V_z , V_x e V_y que encontramos ao longo da **resolução**:

$$V_s = 2 \frac{V_Y}{2} - 3V_1 \rightarrow V_s = -2V_2 - 3V_1$$

E, por último, substituindo V_2 e V_1 pelos valores dados pela questão:

$$V_s = -2(-2) - 3(1 + 2 \text{ sen } \omega t) \rightarrow V_s = 4 - 3 - 6 \text{ sen } \omega t$$

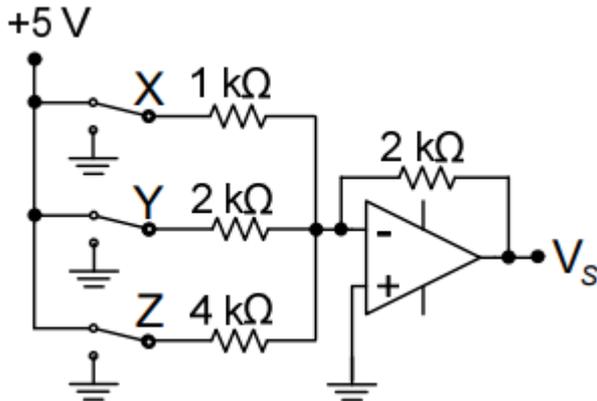
$$\boxed{V_s = 1 - 6 \text{ sen } \omega t}$$

Gabarito: Letra D.



22. (UECE-CEV/Prefeitura de Sobral - 2018)

Considere o circuito do conversor digital analógico mostrado na figura abaixo.



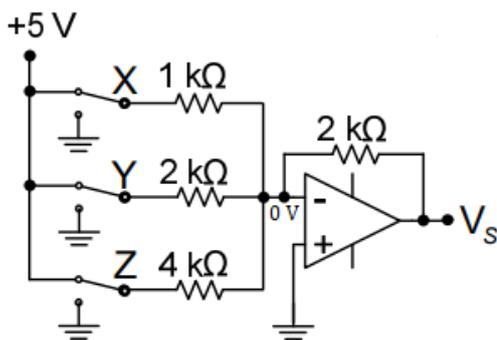
O valor da tensão de saída V_s de fundo de escala é igual a

- a) -17,5 V.
- b) -8,75 V.
- c) -35 V.
- d) -5 V.

Comentários:

Fundo de escala representa o maior valor (*em módulo*) que o **instrumento**, ou **equipamento**, ou **circuito** consegue representar.

Redesenhando o **circuito** para incluirmos as **variáveis** e os **valores já conhecidos** e, em seguida, levantar as equações das tensões de nó.



Levantando as equações das tensões de nó:

$$\frac{0-5}{1k} + \frac{0-5}{2k} + \frac{0-5}{4k} + \frac{0-V_s}{2k} = 0$$

Isolando V_s :

$$-2k \left(\frac{5}{1k} + \frac{5}{2k} + \frac{5}{4k} \right) = V_s$$

Portanto,

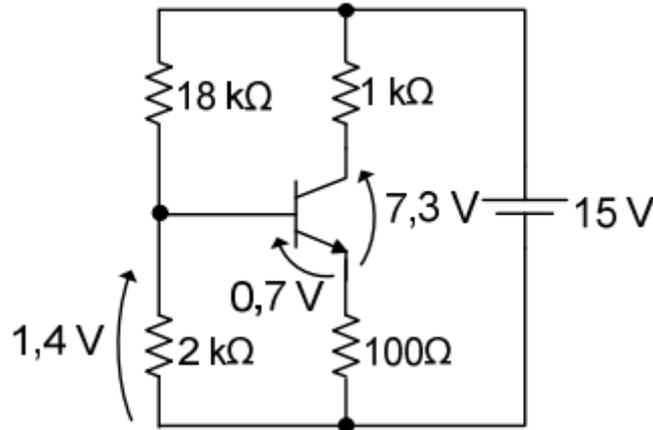
$$V_s = -10 - 5 - 2,5 \rightarrow \boxed{V_s = -17,5 \text{ V}}$$

Gabarito: Letra A.



23. (UECE-CEV/Prefeitura de Sobral - 2018)

Um circuito de polarização por divisor de tensão é mostrado na figura a seguir.

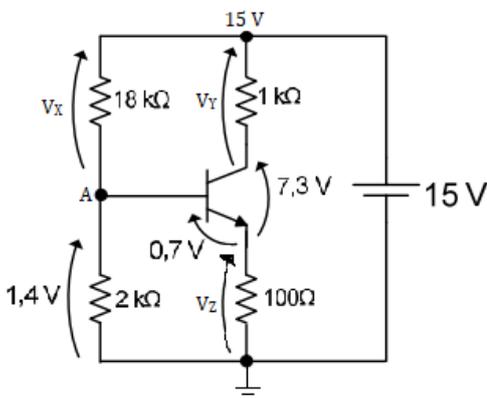


O transistor está operando na região

- a) ativa e a corrente de coletor é igual a 7 mA.
- b) de corte e a corrente de coletor é igual a zero.
- c) de saturação e a corrente de coletor é igual a 13 mA.
- d) ativa reversa e a corrente de emissor é igual a 7,2 mA.

Comentários:

Primeiramente, vamos redesenhar o **circuito** e incluir nele as **variáveis** que precisamos saber:



Verifica-se que o nó "A" possui tensão igual a 1,4 V. Assim, a tensão V_X é dada por $V_X = 15 - 1,4 = 13,6$ V.

Sabendo a tensão do nó V_A também é possível encontrar a tensão V_Z , através da seguinte **LKM**.

$$1,4 - 0,7 = V_Z \rightarrow \boxed{V_Z = 0,7 \text{ V}}$$

Sabendo V_Z , e considerando a tensão de 7,3 V entre **Coletor** e **Emissor**, descobrimos V_Y .

$$15 - V_Y - 7,3 - V_Z = 0 \rightarrow V_Y = 15 - 7,3 - 0,7 \rightarrow \boxed{V_Y = 7 \text{ V}}$$

De posse de todas as tensões do circuito, podemos agora **analisar as alternativas**.

Alternativa A: A **corrente de coletor** é dada por

$$I_C = \frac{V_Y}{1k} \rightarrow I_C = \frac{7}{1k} \rightarrow \boxed{I_C = 7 \text{ mA}}$$

Ou seja, realmente a **corrente de coletor é igual a 7 mA**. Mas será que o transistor está na **região ativa**? Bom, um TBJ NPN estará na região ativa se $V_{BE} > 0$ e $V_{BC} < 0$.



A tensão V_{BE} é igual a 0,7 V. A tensão V_{BC} é igual a

$$V_{BC} = V_B - V_C = \underbrace{1,4}_{V_B} - \underbrace{(15 - V_Y)}_{V_C} \rightarrow \boxed{V_{BC} = 1,4 - 15 + 7 = -6,6 \text{ V}}$$

Sendo assim, o gabarito é mesmo a alternativa A.

Verifiquemos também as demais alternativas:

Alternativa B: Errada, pois como vimos, a **corrente** do coletor **não** é igual a zero.

Alternativa C: Errada, pois como vimos, a **corrente** de coletor **não** é igual a 13 mA.

Alternativa D: Errada, pois o transistor está diretamente polarizado, conforme informação trazida no próprio circuito da questão.



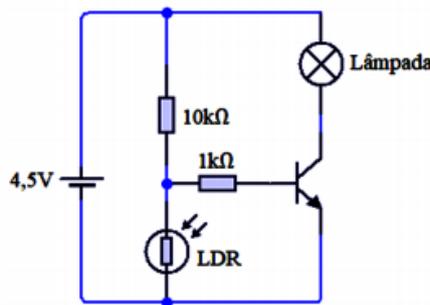
24. (UFCG / UFCG - 2019)

Para ligar uma lâmpada com um LDR (*resistor dependente da luz*), um técnico em eletroeletrônica montou o circuito apresentado na figura abaixo.

O técnico empregou um transistor bipolar com as seguintes características: $\beta = 300$ e $V_{BE} = 0,7 \text{ V}$.

Na Tabela estão apresentados os valores que relacionam a resistência do LDR e o iluminamento (E) do LDR.

Sabendo que o LDR está recebendo um iluminamento de 937,34 lux e que o transistor está operando na região ativa, o valor da corrente na lâmpada vale aproximadamente:

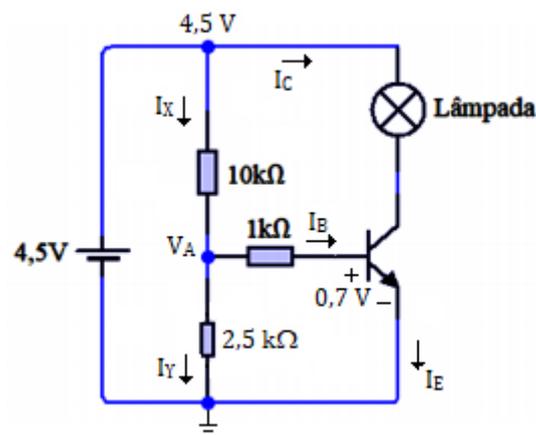


E	LDR
110,25 lux	10,43 MΩ
197,97 lux	1,22 MΩ
310,8 lux	586,3 kΩ
423,5 lux	309,6 kΩ
536,3 lux	182,7 kΩ
624,05 lux	109,8 kΩ
749,37 lux	71,55 kΩ
849,62 lux	32,56 kΩ
887,22 lux	9,72 kΩ
937,34 lux	2,5 kΩ
110,25 lux	400 Ω

- a) 10 mA
- b) 20 mA.
- c) 30 mA.
- d) 40 mA.
- e) 50 mA.

Comentários:

Se o **iluminamento** é de **937,34 lux**, então o **LDR** apresenta uma **resistência** equivalente a 2,5 kΩ. Com isto, podemos redesenhar o circuito da seguinte maneira:



Como o **TBJ** está na **região ativa**, então $V_{BE} = 0,7 \text{ V}$. Para descobrirmos a corrente I_B , e com ela calcular o valor da corrente I_C que circula pela **lâmpada**, precisamos primeiro descobrir a tensão do nó V_A . Para isto,

$$\frac{V_A}{2,5k} + \frac{V_A - 0,7}{1k} + \frac{V_A - 4,5}{10k} = 0$$

Isolando V_A :

$$V_A \left(\frac{1}{2,5k} + \frac{1}{1k} + \frac{1}{10k} \right) = \frac{0,7}{1k} + \frac{4,5}{10k}$$

Simplificando a expressão através da multiplicação em ambos os

lados por 1k:

$$V_A(0,4 + 1 + 0,1) = 0,7 + 0,45 \rightarrow 1,5 V_A = 1,15 \rightarrow V_A = \frac{115 \times 10^{-2}}{15 \times 10^{-1}} = \frac{23}{3} \times 10^{-3} \text{ V} \cong 0,767 \text{ V}$$

Sendo assim, a corrente I_B será:



$$I_B = \frac{0,767 - 0,7}{1k} = 0,067 \text{ mA} = 67 \mu\text{A}$$

Como a relação de **ganho de corrente** entre I_B e I_C é dada por $I_C = \beta \cdot I_B$, então a **corrente** que circula pela lâmpada será:

$$I_C = 300 \times 67 \times 10^{-6} \rightarrow I_C = 20,1 \text{ mA}$$

Resposta: Letra B.



25. (UFCG / UFCG - 2019)

Um técnico de laboratório precisa montar um circuito digital de 3 entradas e 1 saída que obedeça a Tabela da Verdade apresentada na tabela abaixo.

Na tabela, A, B e C representam as entradas do circuito digital e Y representa a saída do circuito digital.

É correto afirmar que a expressão lógica de Y é:

A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

- a) $Y = \bar{C} + A \cdot B$
- b) $Y = \overline{A \cdot B} + C$
- c) $Y = \bar{C} \cdot (\overline{A + B})$
- d) $Y = \overline{C + A \cdot B}$
- e) $Y = \bar{C} + \overline{A \cdot B}$

Comentários:

Montando o **Mapa de Karnaugh** da **tabela verdade** acima.

BC	00	01	11	10
A	0	0	0	0
1	1	0	0	0

Podemos então simplificar a tabela verdade da seguinte maneira:

$$Y = \bar{B} \cdot \bar{C} + \bar{A} \cdot \bar{C}$$

$$Y = \bar{C} \cdot (\bar{A} + \bar{B}) \rightarrow \bar{Y} = \overline{\bar{C} \cdot (\bar{A} + \bar{B})}$$

$$Y = \overline{\bar{C} \cdot (\bar{A} + \bar{B})}$$

Para se chegar ao resultado conforme o que é apresentado nas alternativas, foi necessário

negar duas vezes a expressão, de ambos os lados, pois, ao se fazer isto, **não se altera o resultado da expressão**, apenas a **maneira de representação**.

Gabarito: Letra D.



26. (UFCG / UFCG - 2019)

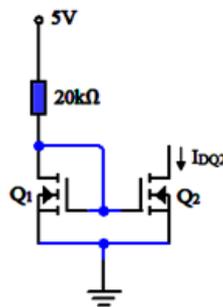
O circuito apresentado na figura abaixo é utilizado para polarização de circuitos amplificadores. O circuito é uma implementação de uma fonte de corrente utilizando o circuito espelho de corrente.

Os valores da mobilidade de elétrons no canal (μ_n), da capacitância por unidade de área (C_{ox}) entre a porta e a região de canal do transistor e da tensão de limiar (V_t) são os mesmos para os transistores Q1 e Q2.

Considere que:

W é a largura do canal; L é o comprimento do canal; as relações entre as dimensões do canal dos transistores valem $W/L = 20$ para o transistor Q1 e $W/L = 40$ para o transistor Q2.

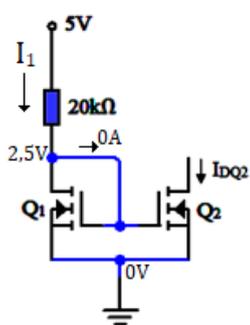
Sabendo que o valor da tensão na porta do transistor Q1 é 2,5 V, que o valor da modulação de comprimento de canal (λ) é zero e que os transistores estão operando na região de saturação, é correto afirmar que o valor da corrente no dreno (I_{DQ2}) do transistor Q2 é:



- a) 250 μ A.
- b) 125 μ A.
- c) 100 μ A.
- d) 50 μ A.
- e) 300 μ A.

Comentários:

Redesenhamos o circuito para que possamos incluir os valores que já sabemos e as variáveis de interesse.



Como a questão informou que a **tensão de porta** (ou *gate*) de Q1 é igual a **2,5 V**, inserimos no circuito o valor no circuito. Com isto, fica fácil definir o **valor da corrente** I_1 .

$$I_1 = \frac{5 - 2,5}{20k} = \frac{2,5}{20k} = \frac{25 \times 10^{-1}}{20 \times 10^3} = 1,25 \times 10^{-4} = 125 \mu\text{A}$$

Em um **MOSFET**, a **corrente de dreno** (ou *drain*) é definida pela seguinte equação:

$$I_D = \frac{1}{2} k'_n \left(\frac{W}{L} \right) (V_{GS} - V_t)^2$$

Portanto, as **correntes de dreno** de Q1 (chamada de I_1) e a **corrente de dreno** de Q2 (I_{DQ2}) podem ser assim escritas:

$$I_1 = \frac{1}{2} k'_{nQ1} \left(\frac{W}{L} \right)_{Q1} (V_{GSQ1} - V_{tQ1})^2 \quad I_{DQ2} = \frac{1}{2} k'_{nQ2} \left(\frac{W}{L} \right)_{Q2} (V_{GSQ2} - V_{tQ2})^2$$



Como já temos o valor de I_1 , e queremos descobrir o valor de I_{DQ2} , podemos criar uma **relação entre as duas correntes**:

$$\frac{I_{DQ2}}{I_1} = \frac{\frac{1}{2} k'_{nQ2} \left(\frac{W}{L}\right)_{Q2} (V_{GSQ2} - V_{tQ2})^2}{\frac{1}{2} k'_{nQ1} \left(\frac{W}{L}\right)_{Q1} (V_{GSQ1} - V_{tQ1})^2}$$

Sabendo que $k'_n = \mu_n C_{ox}$, e que a questão nos diz que $(\mu_n C_{ox})_{Q1} = (\mu_n C_{ox})_{Q2}$, bem como $V_{tQ1} = V_{tQ2}$ e que, **da montagem do circuito** podemos afirmar que $V_{GSQ1} = V_{GSQ2}$, então a equação acima se resume a:

$$\frac{I_{DQ2}}{I_1} = \frac{\left(\frac{W}{L}\right)_{Q2}}{\left(\frac{W}{L}\right)_{Q1}}$$

A questão nos fornece os valores de $\left(\frac{W}{L}\right)_{Q2}$ e $\left(\frac{W}{L}\right)_{Q1}$, portanto:

$$I_{DQ2} = I_1 \frac{\left(\frac{W}{L}\right)_{Q2}}{\left(\frac{W}{L}\right)_{Q1}} \rightarrow I_{DQ2} = 125 \times 10^{-6} \frac{40}{20} \rightarrow \boxed{I_{DQ2} = 250 \mu\text{A}}$$

Gabarito: Letra A.



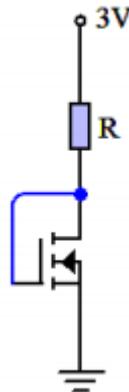
27. (UFCG / UFCG - 2019)

O MOSFET do circuito da figura abaixo possui $V_t = 0,6 \text{ V}$; $\mu_n \cdot C_{ox} = 200 \mu\text{A}/\text{V}^2$; $W/L = 5$, e $\lambda = 0$.

Considere que:

V_t é a tensão de limiar; μ_n é a mobilidade de elétrons no canal; C_{ox} é a capacitância por unidade de área entre a porta e a região de canal do MOSFET; W é a largura do canal; L é o comprimento do canal; e λ é a modulação de comprimento de canal.

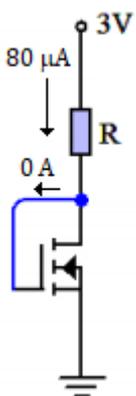
Sabendo que o MOSFET está operando na região de saturação e que a corrente no dreno vale $80 \mu\text{A}$, é correto afirmar que a tensão no dreno e a resistência R valem, respectivamente:



- a) 2 V e 50 k Ω .
- b) 1 V e 50 k Ω .
- c) 1 V e 25 k Ω .
- d) 2 V e 25 k Ω .
- e) 2,5 V e 50 k Ω .

Comentários:

Redesenhado o circuito e inserindo os valores e variáveis de interesse.



Sabendo que a **corrente no dreno** de um **MOSFET** (quando a modulação de canal λ é zero) é dada por:

$$I_D = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right) (V_{GS} - V_t)^2$$

Precisamos encontrar o **valor da tensão** V_{GS} , para que com ela saibamos o **valor da tensão** de dreno (V_D), possibilitando assim também encontrar o **valor do resistor** R . Portanto, fazendo manipulações algébricas na expressão acima para isolar V_{GS} , chega-se à seguinte expressão:

$$V_{GS} = \sqrt{\frac{2I_D}{\mu_n C_{ox}} \left(\frac{L}{W} \right)} + V_t$$

Substituindo os valores que já temos nesta expressão, vem:

$$V_{GS} = \sqrt{\frac{2 \cdot (80 \times 10^{-6})}{200 \times 10^{-6}} \left(\frac{1}{5} \right)} + 0,6 \rightarrow \boxed{V_{GS} = 1 \text{ V}}$$



Como o "gate" (ou porta) do **MOSFET** está ligado ao dreno, e o "source" (ou fonte) do **MOSFET** está ligado ao **terra**, então a tensão de dreno é também igual a 1 V.

Com isto, para descobrirmos a resistência R que conecta a fonte de 3 V ao dreno do **MOSFET** fazemos:

$$I_D = \frac{3 - V_D}{R} \rightarrow R = \frac{3 - V_D}{I_D} \rightarrow R = \frac{3 - 1}{80 \times 10^{-6}} \rightarrow \boxed{R = 25 \text{ k}\Omega}$$

Portanto, o gabarito é a letra C.

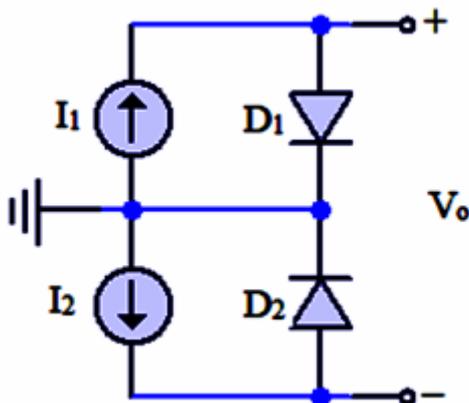


28. (UFCG / UFCG - 2019)

O circuito da figura abaixo é um circuito básico de um sensor de temperatura.

Os diodos D1 e D2 são iguais e estão na mesma temperatura T.

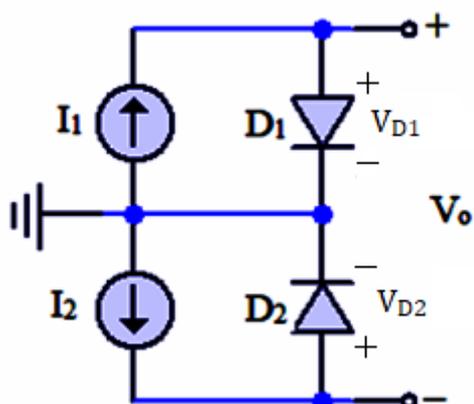
Sabendo que $I_D = I_S \cdot e^{\frac{q \cdot V_D}{\eta \cdot k \cdot T}}$, em que I_D é a corrente no diodo, V_D é a tensão no diodo, T é a temperatura e I_S , η , k e q são constantes, é correto afirmar que a expressão de V_O é:



- a) $V_O = \frac{\eta \cdot k \cdot T}{q} \ln\left(\frac{I_1}{I_2}\right)$
- b) $V_O = \frac{\eta \cdot k \cdot T}{q} \ln\left(\frac{I_2}{I_1}\right)$
- c) $V_O = \frac{\eta}{q \cdot k \cdot T} \ln\left(\frac{I_1}{I_2}\right)$
- d) $V_O = \frac{q \cdot k \cdot T}{\eta} \ln\left(\frac{I_2}{I_1}\right)$
- e) $V_O = \frac{q \cdot k \cdot \eta}{T} \ln\left(\frac{I_1}{I_2}\right)$

Comentários:

A corrente I_1 passará pelo diodo D1, **polarizando-o diretamente**. O mesmo acontecerá com a corrente I_2 em relação ao diodo D2. A polarização irá gerar a seguinte condição no circuito:



A tensão V_O é formada por $V_O = V_{D1} - V_{D2}$.

Utilizando a equação da corrente no diodo (fornecida pela questão), devemos **isolar** o valor de V_D para **cada diodo** e depois soma-los.

$$V_{D1} = \ln\left(\frac{I_1}{I_S}\right) \cdot \frac{\eta \cdot k \cdot T}{q} \quad V_{D2} = \ln\left(\frac{I_2}{I_S}\right) \cdot \frac{\eta \cdot k \cdot T}{q}$$

Somando:

$$V_O = \ln\left(\frac{I_1}{I_S}\right) \cdot \frac{\eta \cdot k \cdot T}{q} - \ln\left(\frac{I_2}{I_S}\right) \cdot \frac{\eta \cdot k \cdot T}{q} \rightarrow V_O = \frac{\eta \cdot k \cdot T}{q} \left(\ln\left(\frac{I_1}{I_S}\right) - \ln\left(\frac{I_2}{I_S}\right) \right)$$

Empregando a **propriedade de divisão no argumento dos logaritmos**:



$$V_o = \frac{\eta \cdot k \cdot T}{q} (\ln(I_1) - \ln(I_S) - \ln(I_2) + \ln(I_S)) \rightarrow V_o = \frac{\eta \cdot k \cdot T}{q} (\ln(I_1) - \ln(I_2))$$

Utilizando novamente a **propriedade**, porém agora de **maneira inversa**, chegamos ao **resultado**.

$$V_o = \frac{\eta \cdot k \cdot T}{q} \ln\left(\frac{I_1}{I_2}\right)$$

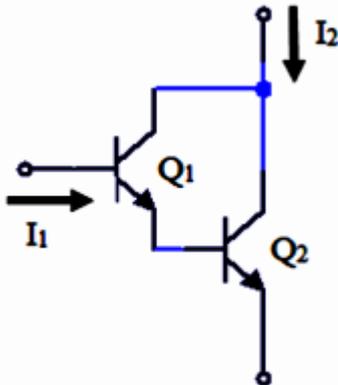
Portanto, o gabarito é a letra A.



29. (UFCG / UFCG - 2019)

O circuito apresentado na figura abaixo é conhecido como conexão Darlington.

Sabendo que β_1 é o parâmetro β para o transistor Q1 e β_2 é o parâmetro β para o transistor Q2, é correto afirmar que a expressão I_2/I_1 é:



- a) $\beta_1 + \frac{\beta_1}{\beta_2} + \beta_2$
- b) $\beta_1 + \beta_1 \cdot \beta_2 + \beta_2$
- c) $\beta_1 \cdot (\beta_2 + 1)$
- d) $\beta_1 + \beta_2$
- e) $\beta_1 + \beta_1 \cdot \beta_2 - \beta_2$

Comentários:

A **conexão Darlington**, ou par Darlington, é uma **configuração especial de TBJs** onde o **emissor** de um TBJ vai ligado na **base** do outro TBJ, com os **coletores curto-circuitados**.

Sabemos da **teoria dos TBJ** que o **ganho β** de um **transistor** é dado pela relação entre sua **corrente de coletor** (I_C) e sua **corrente de base** (I_B).

A **conexão Darlington** serve para ampliar **MUITO** o ganho dos TBJ, visto que utiliza os ganhos dos dois transistores para formar um **ganho bem maior**, através da relação entre a corrente que entra na base de Q1 (chamada de I_1 no circuito da questão) e a corrente formada pela soma das correntes dos coletores de Q1 e Q2 (chamada de I_2 no circuito da questão).

Vamos escrever isto:

$$\beta_T = \frac{I_2}{I_1} = \frac{I_{C2} + I_{C1}}{I_1}$$

Como já foi dito, a relação entre **corrente de base de um transistor** e **corrente de coletor do mesmo transistor** é dada pelo **ganho β** . Vamos então reescrever a equação acima em **função** também das correntes de coletor I_{C2} e I_{C1} em função de seus respectivos ganhos e correntes de base.

$$\beta_T = \frac{\beta_2 \cdot I_{B2} + \beta_1 \cdot I_{B1}}{I_1}$$

Como já vimos, I_{B1} é igual ao próprio I_1 do circuito, então:



$$\beta_T = \frac{\beta_2 \cdot I_{B2} + \beta_1 \cdot I_1}{I_1}$$

Precisamos definir agora I_{B2} em função de I_1 . Para isto, basta ver que a corrente de base de Q2 (I_{B2}) é igual à corrente de emissor de Q1 (I_{E1}). Vamos escrever isto na equação acima:

$$\beta_T = \frac{\beta_2 \cdot I_{E1} + \beta_1 \cdot I_1}{I_1}$$

Também da teoria dos TBJ, vimos que há uma relação entre a **corrente de base de um transistor** e a **corrente de emissor do mesmo transistor**, dada por:

$$I_E = (\beta + 1)I_B$$

Em relação ao transistor Q1, vamos inserir esta representação na equação do β_T da **conexão Darlington**:

$$\beta_T = \frac{\beta_2 \cdot (\beta_1 + 1)I_{B1} + \beta_1 \cdot I_1}{I_1}$$

E, como já vimos que I_{B1} é igual ao I_1 , temos então a equação do β_T da **conexão Darlington** somente em função de I_1 e dos ganhos β_1 e β_2 :

$$\beta_T = \frac{\beta_2 \cdot (\beta_1 + 1)I_1 + \beta_1 \cdot I_1}{I_1}$$

Simplificando em relação a I_1 , temos a equação final somente em função dos ganhos β_1 e β_2 .

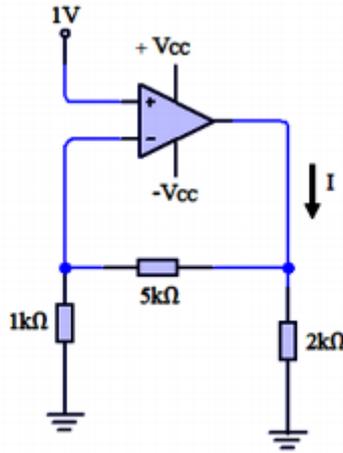
$$\beta_T = \beta_2 \cdot (\beta_1 + 1) + \beta_1$$

Das alternativas apresentadas, o gabarito é a letra B.



30. (UFCG / UFCG - 2019)

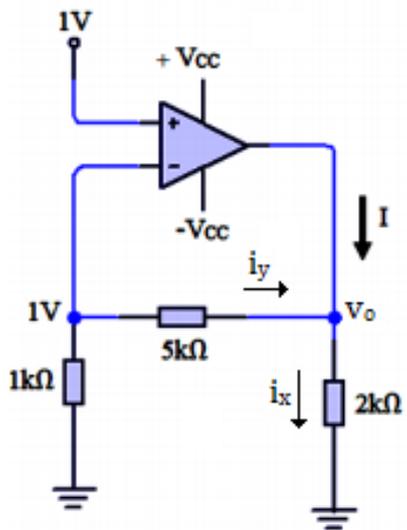
Considere o circuito da figura abaixo. O circuito possui um amplificador operacional ideal alimentado por uma fonte simétrica com tensão VCC de 12 V. Para este circuito, é correto afirmar que o valor da corrente I é:



- a) 1 mA.
- b) 2 mA.
- c) 3 mA.
- d) 4 mA.
- e) 5 mA.

Comentários:

Considerando as premissas de um **AmpOp** ideal e redesenhando o circuito e inserindo os pontos de interesse:



Analisando o **nó da entrada inversora**:

$$\frac{1 - v_o}{5k} + \frac{1}{1k} = 0$$

Isolando v_o :

$$v_o = 5k \left(\frac{1}{1k} + \frac{1}{5k} \right) \rightarrow \boxed{v_o = 6V}$$

Com o valor de v_o , descobre-se o valor de i_x :

$$i_x = \frac{v_o}{2k} \rightarrow i_x = \frac{6}{2k} = 3 \text{ mA}$$

Agora aplica-se a **LKC (Lei de Kirchhoff das Correntes)** no nó v_o para se descobrir o valor de I .

$$i_x = i_y + I \rightarrow \frac{3}{1k} = \frac{1 - 6}{5k} + I$$

Agora isolando I podemos encontrar seu valor:



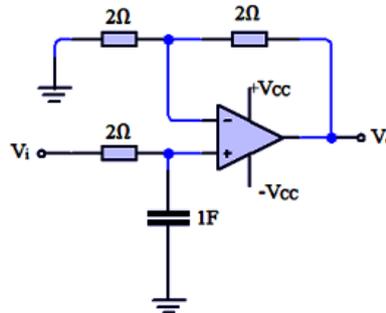
$$\frac{3}{1k} + \frac{5}{5k} = I \rightarrow \boxed{I = 4 \text{ mA}}$$

Gabarito: Letra D.



31. (UFCG / UFCG - 2019)

Os amplificadores de diferenças são frequentemente utilizados em instrumentação. No circuito da figura abaixo é apresentado um amplificador de diferenças. Nele, há um amplificador operacional ideal alimentado por uma fonte simétrica com tensão VCC de 12 V. Se uma tensão contínua de 1 V for aplicada em V_i , a tensão de saída V_o vale:

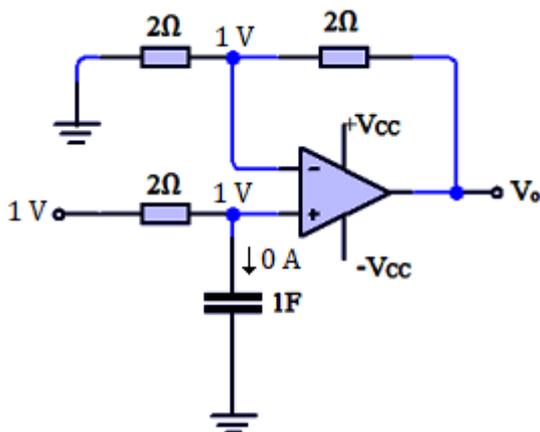


- a) -1 V.
- b) -2 V.
- c) 1 V.
- d) 2 V.
- e) 3 V.

Comentários:

Aplicando-se uma **tensão contínua de 1 V** em V_i , primeiramente circula uma corrente sobre o **capacitor** de 1F, igual a 0,5 A (pois o capacitor inicialmente é um curto-circuito e nenhuma corrente é drenada pelo AmpOp).

Passado um **longo período**, o **capacitor** já é um **circuito aberto**, e a **tensão na entrada não inversora do AmpOp** é igual a V_i , ou seja, igual a 1 V. Feita esta análise preliminar, redesenha-se o circuito com os pontos de interesse.



Equaciona-se o **nó da entrada inversora do AmpOp**, de modo a poder descobrir o valor de V_o :

$$\frac{1 - 0}{2} + \frac{1 - V_o}{2} = 0$$

Isolando V_o , temos:

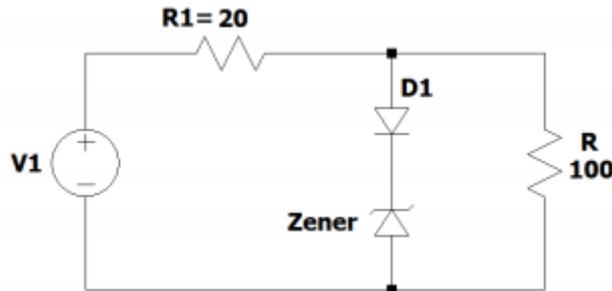
$$\boxed{V_o = 2}$$

Gabarito: Letra D.



32. (CS-UFG / UFG - 2019)

Considere o circuito de regulação de tensão cujo diodo Zener apresenta $V_{Z0} = 6,2 \text{ V}$ e $r_z = 5 \Omega$. O diodo D1 deve ser considerado como um diodo de queda de tensão constante de $0,8 \text{ V}$ (quando em condução) e a fonte de tensão V_1 é de 12 V .



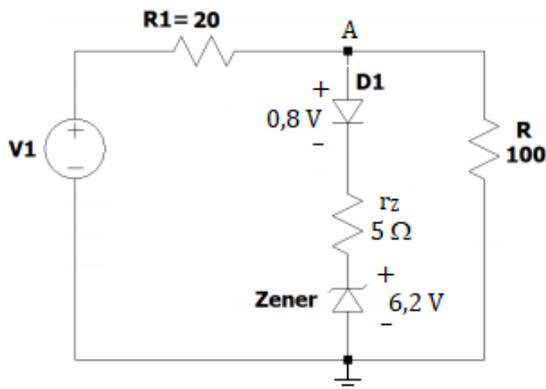
A tensão na carga R é, aproximadamente:

- a) 7,0 V.
- b) 8,0 V.
- c) 7,5 V.
- d) 8,5 V.

Comentários:

Redesenhando o circuito com os **pontos de interesse**.

Considerando D1 diretamente polarizado.
Considerando Zener reversamente



Equacionando o nó A:

$$\frac{v_A - V_1}{20} + \frac{v_A - 0,8 - 6,2}{5} + \frac{v_A}{100} = 0$$

Isolando v_A :

$$v_A \left(\frac{1}{20} + \frac{1}{5} + \frac{1}{100} \right) = \frac{V_1}{20} + \frac{7}{5}$$

$$v_A \left(\frac{5 + 20 + 1}{100} \right) = \frac{12}{20} + \frac{7}{5}$$

Prosseguindo o cálculo:

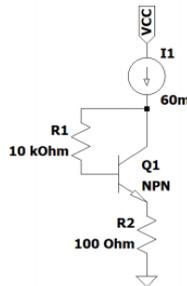
$$v_A \left(\frac{26}{100} \right) = \frac{3}{5} + \frac{7}{5} \rightarrow v_A \left(\frac{13}{50} \right) = 2 \rightarrow v_A = \frac{100}{13} \text{ V} \cong 7,69 \text{ V}$$

Dividindo-se 100 por 13, tem-se, aproximadamente 7,69 V. Das respostas da questão, verifica-se que arredondando-se para baixo, **o gabarito seria a letra C**.



33. (CS-UFG / UFG - 2019)

Considere o circuito com um transistor do tipo TBJ NPN com $\beta=100$ e $V_{BE}=0,7V$.



A tensão no terminal do emissor é:

- a) 0,76 V.
- b) 0,70 V.
- c) 6,06 V.
- d) 6,00 V.

Comentários:

Esta análise pode ser feita por **inspeção do circuito**.

Uma vez que o **resistor da base** é de **valor elevado** ($10\text{ k}\Omega$) em relação à entrada do **coletor do transistor**, pode-se afirmar, com razoável precisão, que praticamente 100% da corrente que vem da fonte de corrente entra no coletor.

Como o β do transistor é grande ($\beta = 100$), a **corrente do emissor** será **levemente maior** que a **corrente do coletor** - a relação é $I_E = (\beta + 1) \cdot I_C$.

Desta maneira, **a grosso modo**, podemos afirmar que a corrente que entra no coletor é 60 mA e a que sai é também 60 mA. Com essa premissa, a **queda de tensão no emissor** será o resultado da multiplicação entre a **corrente do emissor** (60 mA) pela **resistência acoplada ao emissor** ($100\ \Omega$), que resulta em 6,0 V.

Ok, mas e aquele 6,06 V ali da alternativa C? Não é um valor muito próximo de 6,00 V?

Uma vez que foi feito um cálculo por aproximação, como saber discernir entre as alternativas C e D?

Bom, sabe-se que a corrente que entra **realmente** no coletor **não é 60 mA, e sim um pouco menor**.

Ora, se já sabemos que ela é **um pouco menor**, o único jeito para que a tensão sobre o **resistor acoplado ao emissor** fosse igual a 6,06 V seria se a **corrente do emissor** fosse 60,6 mA, ou seja, a **corrente do coletor** teria que ser **igual** a 60 mA, o que já sabemos que **não é verdade**. Desta forma, excluimos a alternativa C.

Portanto, gabarito é a letra D.



34. (CS-UFG / UFG - 2019)

Tanto os transistores bipolares (TBJ) quanto os transistores de efeito de campo (FET) podem ser empregados em circuitos de amplificadores de pequenos sinais em configurações semelhantes, como por exemplo a configuração emissor comum nos transistores bipolares (TBJ) e fonte comum nos transistores de efeito de campo (FET). No entanto, quando comparados entre si, os TBJs apresentam

- a) maior ganho que os FETs.
- b) menor ganho que os FETs.
- c) maior resistência de entrada que os FETs.
- d) maior sensibilidade à estática que os FETs.

Comentários:

Analisemos as alternativas:

Alternativa A: **Correta**. Os TBJ apresentam ganhos entre 50 e 200 vezes. Já os ganhos dos FET ficam na casa das unidades às dezenas de vezes.

Alternativa B: **Errada**. O ganho dos FET é inferior ao dos TBJ.

Alternativa C: **Errada**. Os FET possuem resistência de entrada muito maior que os TBJ.

Alternativa D: **Errada**. Os transistores do tipo FET são muito mais sensíveis a descargas estáticas que os TBJ.

Portanto, o gabarito é a letra A.



35. (CS-UFG / UFG - 2019)

Os amplificadores operacionais (AmpOp) disponíveis no mercado são muitas vezes considerados próximos ao modelo ideal por apresentarem

- a) resistência de entrada baixa e ganho em malha fechada muito elevado.
- b) resistência de entrada elevada e ganho em malha fechada muito elevado.
- c) resistência de entrada baixa e ganho em malha aberta muito elevado.
- d) resistência de entrada elevada e ganho em malha aberta muito elevado.

Comentários:

Analisemos as alternativas:

Alternativa A: **Errada**. Está errada porque a resistência de entrada de AmpOps ideais é elevada, uma vez que se considera que nenhuma corrente é drenada pelos terminais de entrada do AmpOp (terminais inversor e não-inversor). Quanto ao ganho em malha fechada, ele é dependente dos demais componentes do circuito.

Alternativa B: **Errada**. Está errada porque o ganho em malha fechada é dependente dos demais componentes do circuito.

Alternativa C: **Errada**. Está errada porque a resistência de entrada é elevada.

Alternativa D: **Gabarito**. Ambas as afirmações estão corretas.



36. (CS-UFG / UFG - 2019)

Duas das características presentes nos amplificadores operacionais reais são a tensão de saturação e o *slew-rate* que muitas vezes são consideradas desvantagens quando comparados ao modelo ideal. No entanto, elas podem ser utilizadas para

- a) modificar uma forma de onda.
- b) amplificar o sinal de entrada.
- c) inverter a fase do sinal.
- d) aumentar a frequência.

Comentários:

O **slew-rate** é definido como a resposta do amplificador após ser excitado por uma entrada.

Já a **saturação** acontece quando o ganho imposto pelo **AmpOp** ao sinal de entrada ultrapassa sua capacidade física de entrega de um sinal de saída correspondente.

Analisemos as alternativas:

Alternativa A: **Gabarito**. O **slew-rate** pode ser usado, por exemplo, para gerar um sinal triangular ao se inserir uma entrada que varie mais rápido do que o **slew-rate** do **AmpOp**. Já a **saturação** pode ser usada para uma onda "*losangular*", por exemplo, fazendo com que o sinal de entrada seja uma onda triangular que, ao ser aplicado um ganho muito grande, chegue a um ponto que sature e permaneça constante na saída durante um certo **intervalo de tempo**. Portanto, sim. Pode-se usar estas características de **AmpOps** não-ideias para esta aplicação.

Alternativa B: **Errada**. A amplificação do sinal se dá através da faixa onde o **AmpOp** não satura.

Alternativa C: **Errada**. A inversão de fase do sinal não advém destas duas características, e sim da configuração de realimentação que se faz com o **AmpOp**.

Alternativa D: **Errada**. O aumento da frequência é feito através de chaveamentos sucessivos e não possui correlação com *slew-rate* ou saturação.



37. (CS-UFG / UFG - 2019)

Tratando-se de portas lógicas e álgebra booleana, a tabela abaixo diz respeito à operação

A	B	X
0	0	1
0	1	0
1	0	0
1	1	1

a) $X = \overline{A + B}$

b) $X = \overline{A \oplus B}$

c) $X = A + B$

d) $X = A \oplus B$

Comentários:

Verifica-se que a resposta da **tabela verdade** (variável X) apresenta valores verdadeiros (ou seja, iguais a um) somente quando as entradas (A e B) são ou ambas falsas (iguais a zero) ou ambas verdadeiras.

Tal condição é o inverso (ou a negação) da porta **OU-EXCLUSIVO** (ou **XOR**). Portanto, a alternativa correta é a letra B, por esta ser a representação de uma porta **OU-EXCLUSIVO-NEGADA** (ou **XNOR**).

Gabarito: Letra B.



38. (CS-UFG / UFG - 2019)

A representação do número decimal 513 em octal é:

- a) 201.
- b) 0101 0001 0011.
- c) 1001.
- d) 0001 0000 0001.

Comentários:

Para transformar um número de uma base X para uma base Y, basta fazer divisões sucessivas do número na base X pela base Y e ir preservando o valor do resto da divisão, no modo demonstrado abaixo.

$$\begin{array}{r} 513 \mid 8 \\ \underline{-48} \\ 33 \\ \underline{-32} \\ \boxed{1} \\ \text{Último} \\ \text{Dígito} \\ \text{na Base Octal} \end{array} \quad \begin{array}{r} 64 \mid 8 \\ \underline{-64} \\ \boxed{0} \end{array} \quad \begin{array}{r} 8 \mid 8 \\ \underline{-8} \\ \boxed{0} \end{array} \quad \begin{array}{r} 1 \mid 8 \\ \underline{-0} \\ \boxed{1} \\ \text{Primeiro} \\ \text{Dígito} \\ \text{na Base Octal} \end{array}$$

←
Sentido de Leitura do Número

Portanto, o número 513 na base 10 equivale ao número 1001 na base octal.

Gabarito: Letra C.



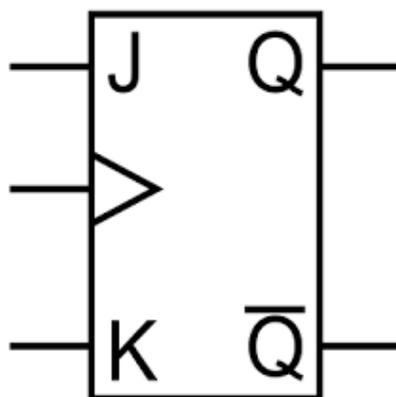
39. (CS-UFG / UFG - 2019)

No Flip-Flop tipo J-K, quando ocorre um pulso de *clock* e as entradas são $J = 1$ e $K = 0$, a saída Q

- a) é 0.
- b) é 1.
- c) mantém o valor da saída anterior.
- d) alterna o valor da saída anterior.

Comentários:

O *flip-flop* JK é um elemento de **circuitos digitais** cuja representação em circuitos é a seguinte:



Ele funciona de acordo com a seguinte **tabela verdade**:

FLIP-FLOP JK COM BORDA POSITIVA				FLIP-FLOP JK COM BORDA NEGATIVA			
J	K	CLK	Q	J	K	CLK	Q
0	0	?	$Q = Q_{\text{ANTERIOR}}$ (não muda)	0	0	?	$Q = Q_{\text{ANTERIOR}}$ (não muda)
0	1	?	$Q = 0$	0	1	?	$Q = 0$
1	0	?	$Q = 1$	1	0	?	$Q = 1$
1	1	?	$Q = \sim Q_{\text{ANTERIOR}}$ (comuta)	1	1	?	$Q = \sim Q_{\text{ANTERIOR}}$ (comuta)

A cada pulso de *clock* o *flip-flop* verifica as entradas J e K e realiza a função descrita na sua **tabela verdade**.

O "Mantém" e o "Alterna" são função da seguinte equação característica:

$$Q_{\text{seguinte}} = J \cdot \overline{Q_{\text{atual}}} + \overline{K} \cdot Q_{\text{atual}}$$

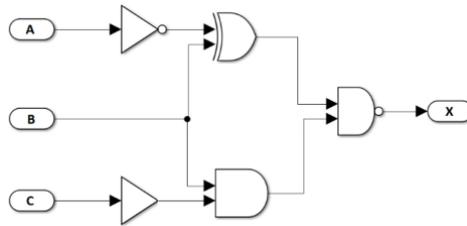
Portanto, na descrição da questão, quando $J = 1$ e $K = 0$, o flip-flop JK apresenta como resultado **Q = 1**.

Gabarito: Letra B.



40. (CS-UFG / UFG - 2019)

Considere o circuito combinacional a seguir.

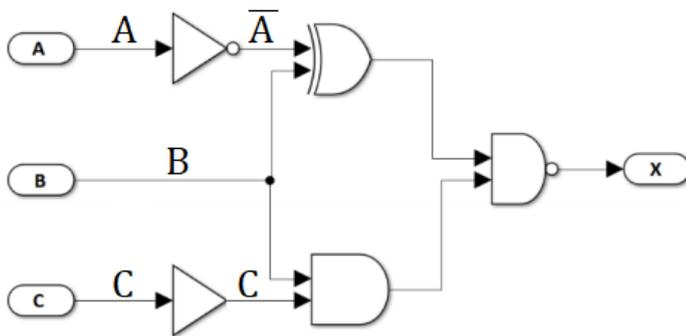


A expressão para a saída X é:

- a) $X = \overline{(\bar{A} \oplus B)} \cdot (B \cdot C)$.
- b) $X = \overline{(\bar{A} + B)} \cdot (B \cdot C)$.
- c) $X = (\bar{A} \oplus B) \cdot (B \cdot \bar{C})$.
- d) $X = \overline{(\bar{A} + B)} \cdot (B \cdot \bar{C})$.

Comentários:

Vamos redesenhar o circuito e ir montando a resposta passo a passo.

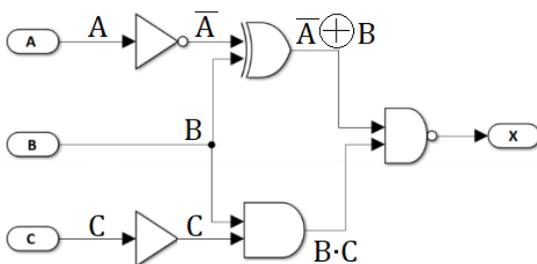


Primeiramente, o sinal A adentra o **inversor lógico (porta NOT)**, gerando como saída \bar{A} .

Em segundo lugar, o sinal B entra junto com \bar{A} na **porta XOR (ou-exclusivo)**.

E, em terceiro lugar, o sinal C entra em um bloco que é apenas um buffer, ou seja, não produz efeito nenhum, **somente cria uma interface de separação** entre o sinal C de entrada e o sinal C de saída.

Próximo passo:



Incluiu-se o sinal $\bar{A} \oplus B$ na saída da porta **XOR** e o sinal $B \cdot C$ na saída da porta **AND**.

Estes dois sinais fazem a entrada da porta **NAND** que vem em seguida.

A seguir se apresenta o **resultado final X** do circuito digital.

$$X = \overline{(\bar{A} \oplus B)} \cdot B \cdot C$$

Gabarito: Letra A.



41. (CS-UFG / UFG - 2019)

Qual das alternativas abaixo diz respeito apenas à família lógica bipolar?

- a) TTL, VHDL, RTL e DTL.
- b) TTL, HTL, I2C e RTL.
- c) TTL, VHDL, I2C e RTL.
- d) TTL, HTL, RTL e DTL.

Comentários:

Podemos classificar os transistores em **duas grandes famílias: Bipolar e MOS.**

Na **família bipolar** temos pelo menos **7 subfamílias mais conhecidas**, por assim dizer: **DTL** (*Lógica de Diodos e Transistores*), **DCTL** (*Lógica de Transistores Diretamente Acoplados*), **RTL** (*Lógica de Transistores e Resistores*), **RCTL** (*RTL com capacitores*), **HTL** (*Lógica de Alto Limiar*), **TTL** (*Lógica de Transistor-Transistor*) e **ECL** (*Lógica de Emissores Acoplados*);

Na **família MOS** temos **3 subfamílias mais conhecidas: PMOS** (MOSFET canal P), **NMOS** (MOSFET canal N) e **CMOS** (*Lógica MOS Complementar*).

Analisando as alternativas:

Alternativa A: **Errada**. Pois **VHDL não faz parte** da família bipolar. VHDL é uma linguagem de descrição de hardware, muito utilizada em FPGAs.

Alternativa B: **Errada**. Pois **I2C não faz parte** da família bipolar. O I2C é um barramento de comunicação serial de computadores.

Alternativa C: **Errada**. Errada pois **VHDL e I2C não fazem parte** da família bipolar.

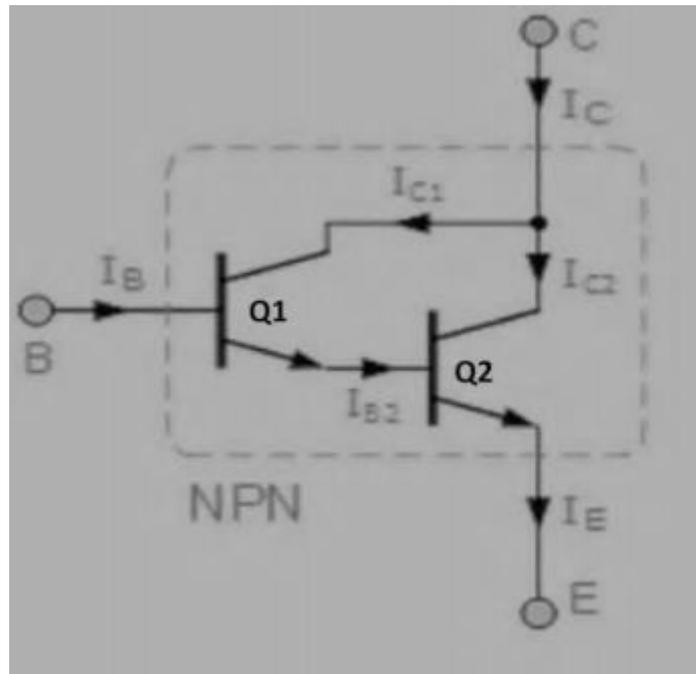
Alternativa D: **Correta**.

Portanto, o gabarito é a letra D.



42. (IDECAN / IFPB - 2019)

Considere o seguinte arranjo de transistores:



De forma analítica, o ganho total da corrente de coletor I_C em relação a corrente de base I_B é dado por

- a) $\beta_1 \times \beta_2$.
- b) $\beta_1 + \beta_2$.
- c) $\beta_1 - \beta_2$.
- d) $(\beta_1 \times \beta_2) + \beta_1 + \beta_2$.
- e) $(\beta_1 \times \beta_2) + \beta_1 - \beta_2$.

Comentários:

Questão idêntica à de número 29. A resposta é a mesma.

Gabarito: Letra D.

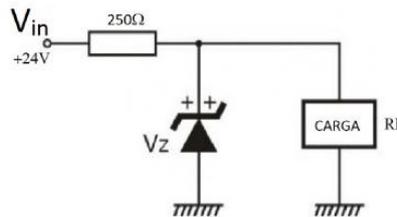


43. (IDECAN / IFPB - 2019)

Considere o Diodo Zener com as seguintes características fornecidas pelo fabricante:

- Máxima potência dissipada pelo encapsulamento $P_z(\max) = 500\text{mW}$.
- Corrente mínima de de Zener $I_z = 0,5\text{mA}$.
- Tensão de Zener $V_z = 12\text{V}$.

Supondo que o Diodo Zener esteja funcionando corretamente para a regulação de carga, calcule os valores aproximados de mínimo e máximo admissíveis para a carga resistiva R_L .



Os valores obtidos foram, respectivamente

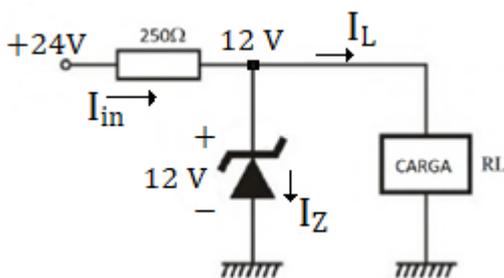
- $250\ \Omega < R_L < 24\ \text{k}\Omega$.
- $600\ \Omega < R_L < 1,9\ \text{k}\Omega$.
- $253\ \Omega < R_L < 600\ \Omega$.
- $253\ \Omega < R_L < 1,9\ \text{k}\Omega$.
- $1,9\ \text{k}\Omega < R_L < 24\ \text{k}\Omega$.

Comentários:

As **condições de contorno** impostas foram:

- Potência Máxima Dissipada pelo Diodo Zener: 500 mW;
- Corrente Mínima para o Zener: 0,5 mA;
- Tensão de Zener: 12 V;

Com isto, vamos redesenhar o circuito, inserindo as variáveis que interessam e os valores que já conhecemos:



Primeiramente definimos a corrente I_{in} , que será **constante** ao longo de toda a análise, uma vez que o **diodo Zener** deverá estar **funcionando sempre**, e funcionando sempre, a tensão de 12 V por ele imposta sempre estará presente no nó em que ele está conectado.

$$I_{in} = \frac{24 - 12}{250} = 48\ \text{mA}$$

Com esta corrente I_{in} em mãos, **arbitrando** que a **corrente mínima** do diodo Zener está passando por ele ($I_z = 0,5\ \text{mA}$), então "sobra" para a carga (pela LKC no nó do circuito) a corrente $I_L = 47,5\ \text{mA}$.

Estando passando pela carga 47,5 mA, e sabendo que ela está submetida a uma tensão de 12 V (pois está **em paralelo** com o diodo Zener), então o valor do resistor R_L será:



$$R_L = \frac{12}{47,5 \times 10^{-3}} \cong 253 \Omega$$

Arbitrando agora que a **máxima potência** está sendo dissipada pelo diodo Zener ($P_Z = 500 \text{ mW}$). Para determinar que corrente passa pelo diodo Zener neste momento fazemos:

$$I_Z = \frac{P_Z}{V_Z} = \frac{0,5}{12} \cong 41,67 \text{ mA}$$

Com esta corrente "*descendo*" para o diodo Zener, e sabendo que I_{in} é uma constante no circuito ($I_{in} = 48 \text{ mA}$), então "*sobra*" para a carga a corrente $I_L = 6,33 \text{ mA}$.

Da mesma maneira que calculamos o R_L para o caso de a corrente no diodo Zener ser a mínima, calculamos agora para o caso de a corrente no diodo Zener ser máxima:

$$R_L = \frac{12}{6,33 \times 10^{-3}} \cong 1896 \Omega$$

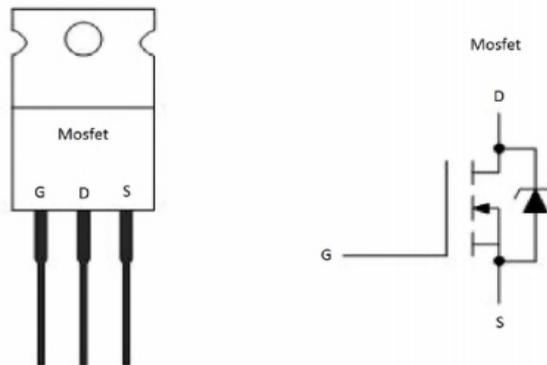
Portanto, a carga R_L **deve estar compreendida** entre aproximadamente 253Ω e 1896Ω para que o regulador de tensão funcione adequadamente.

Gabarito: Letra D

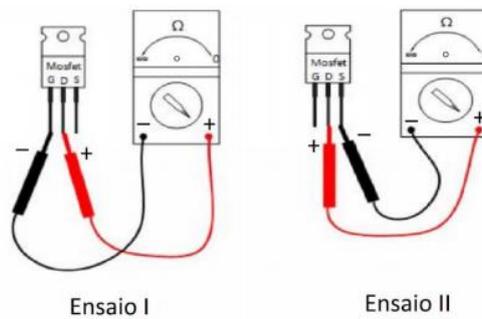


44. (IDECAN / IFPB - 2019)

Considere a seguinte chave eletrônica:



De posse de um multímetro analógico na escala de resistência x10k, suponha a realização dos seguintes ensaios:



A fim de atestar o funcionamento da chave, o resultado dos ensaios I e II devem resultar, respectivamente

- a) ∞ e ∞ .
- b) 0 e 0.
- c) ∞ e 0.
- d) 0 e ∞ .
- e) o Mosfet não pode ser avaliado neste caso devido a presença do diodo interno.

Comentários:

No **Ensaio I**, como a **resistência de entrada pela porta** do **MOSFET** (ou "gate", representado pela letra "G" na questão) **tende ao infinito** (*idealmente...*), o primeiro ensaio deve apresentar como leitura **infinito** (ou ∞).

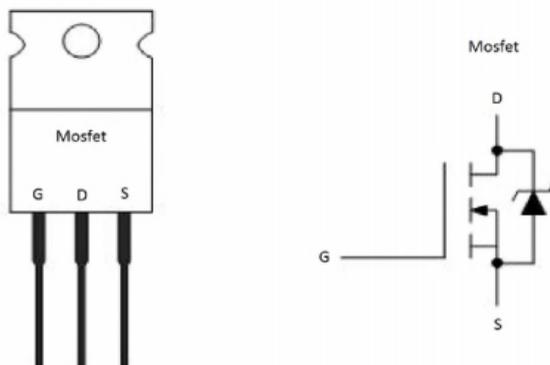
No **Ensaio II**, como o diodo Zener entre o dreno (representado pela letra "D" na questão) e a fonte (ou "source", representada pela letra "S" na questão) fica **inversamente polarizado** da maneira com que o multímetro foi acoplado ao **transistor**, o diodo Zener irá conduzir. Conduzindo o valor da leitura deverá ser **zero**.

Portanto, gabarito é a letra C.

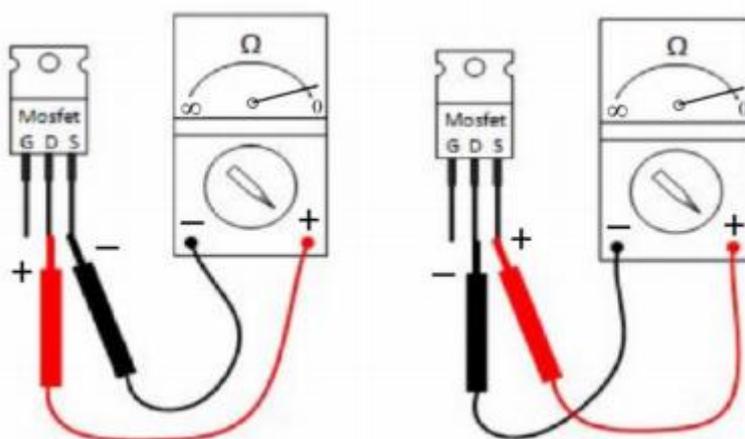


45. (IDECAN / IFPB - Técnico em Eletroeletrônica - 2019)

Considere a seguinte chave eletrônica:



Ainda a respeito da chave eletrônica da figura, após o Ensaio I da figura anterior são realizadas as seguintes aferições:



Podemos inferir agora que o transistor se encontra

- a) com defeito relacionado a um curto em seus terminais.
- b) com defeito relacionado a abertura de seus terminais.
- c) em perfeito estado, funcionando em modo disparado.
- d) em perfeito estado, funcionando em modo desligado
- e) com defeito não identificável em seu diodo interno.

Comentários:

Como o **diodo Zener conduz como Zener quando polarizado reversamente** e **conduz como diodo comum quando polarizado diretamente**, pode-se afirmar que o transistor está funcionando corretamente, uma vez que ao se verificar que a leitura foi igual a zero, significa que o diodo Zener interno está conduzindo normalmente.

Gabarito: Letra C.



46. (IDECAN / IFPB - 2019)

Para as curvas características de transistores, a respeito do Efeito Early podemos afirmar que

- a) trata-se da tensão reversa responsável pelo mecanismo de avalanche nos semicondutores.
- b) trata-se da Tensão Vce Limite na região ativa da Reta de carga de um transistor quando Ic tende a zero.
- c) trata-se do efeito cumulativo de aumento no ganho $B_t = B_1 * B_2$ associado a configuração Darlington de transistores.
- d) trata-se do efeito resultante da inclinação da curva IB de polarização de um transistor que ao extrapoladas se interceptam em um ponto em comum do eixo negativo de Vce.
- e) trata-se da carga armazenada em ambos os lados da camada de depleção em uma junção semicondutora PN.

Comentários:

Analisemos as alternativas:

Alternativa A: **Errada**. A tensão reversa responsável pelo mecanismo de avalanche nos semicondutores é chamada de **tensão de ruptura** (ou **Zener**).

Alternativa B: **Errada**. A tensão V_{CE} limite na reta de carga é o valor da tensão aplicada no próprio coletor e nada tem a ver com o **Efeito Early**.

Alternativa C: **Errada**. O efeito produzido pela configuração **Darlington** em **TBJs** nada tem a ver com o Efeito Early.

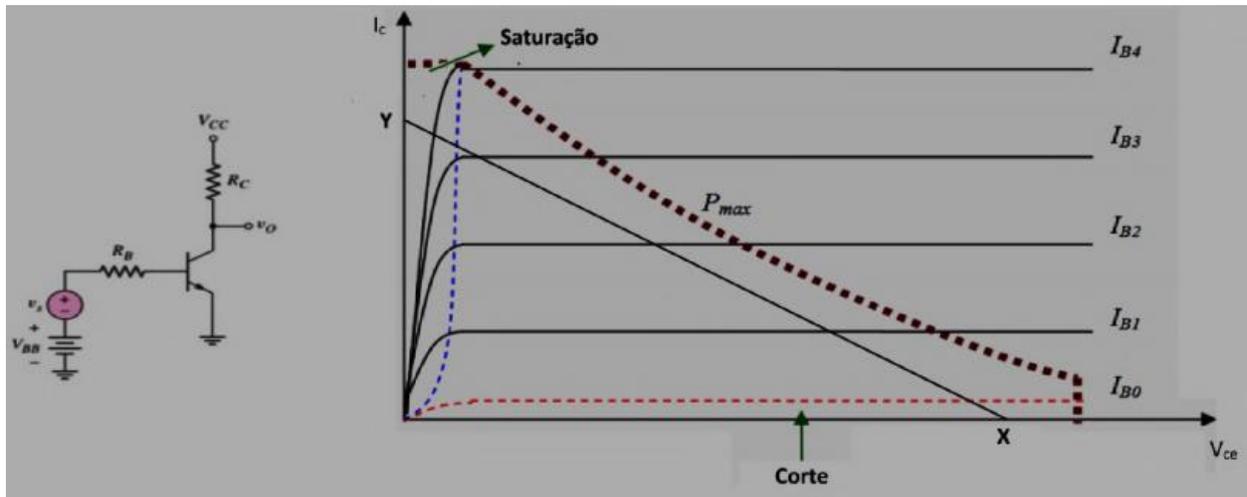
Alternativa D: **Gabarito**. O **Efeito Early** é exatamente isto.

Alternativa E: **Errada**. Pura viagem...



47. (IDECAN / IFPB - 2019)

Considere a seguinte resposta gráfica das curvas características do transistor conectado conforme o circuito:



Sabendo que a reta que se estende do ponto Y ao ponto X é a reta de carga do transistor no arranjo, os pontos Y e X são dados respectivamente por:

- a) V_{CC}/R_C e V_{CC} .
- b) V_{CC} e V_{CC}/R_C .
- c) V_{BB}/R_B e V_{BB} .
- d) V_{CC}/R_B e V_{BB} .
- e) V_{BB}/R_C e V_{CC} .

Comentários:

O ponto "X" representa o valor de V_{CC} , visto que o **máximo valor permitido** entre **coletor** e **emissor**, na configuração adotada, é o do próprio valor que alimenta o **coletor**. Com esta informação conseguimos **eliminar** as alternativas B, C e D.

O ponto Y representa o **máximo valor** de I_C , que é obtido quando o **coletor** e o **emissor** estão **em curto**, ou seja, o **máximo valor** de I_C é igual a V_{CC}/R_C .

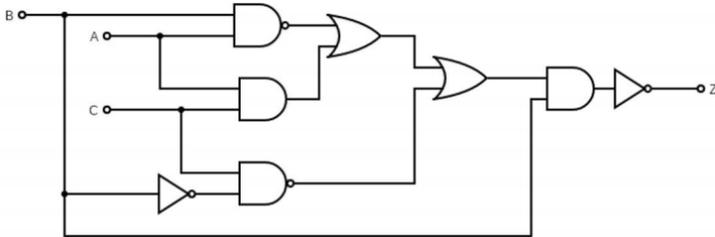
Portanto, o gabarito é a letra A.



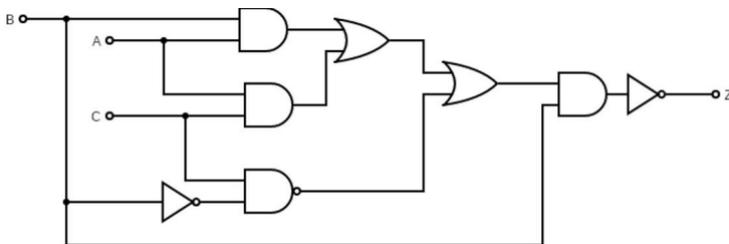
48. (FUNDEP/Prefeitura de Uberlândia - 2019)

Considerando quatro variáveis binárias A, B, C e Z, assinale a alternativa que apresenta o circuito lógico que pode ser utilizado para implementar a expressão: $Z = (\overline{AB} + CA + \overline{BC})B$.

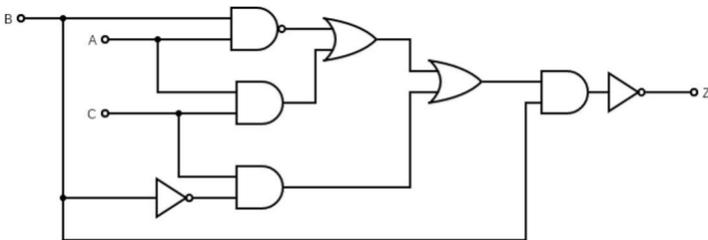
a)



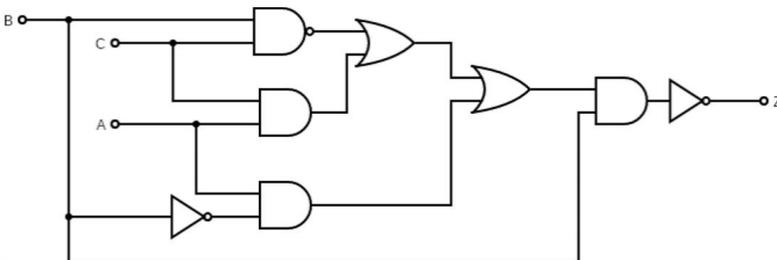
b)



c)



d)



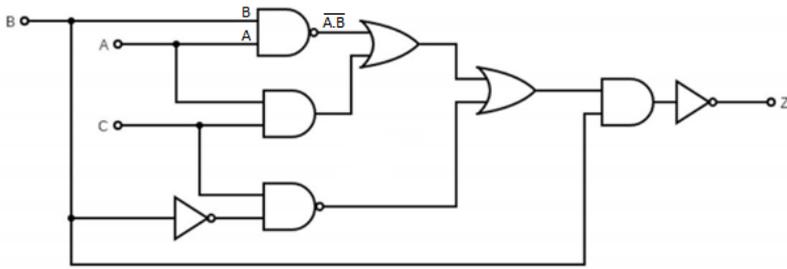
Comentários:

Para resolver esta questão é necessário **testar** os **circuitos lógicos** das alternativas no sentido de verificar se a **expressão lógica** que ela gera coincide com a fornecida pelo cabeçalho.

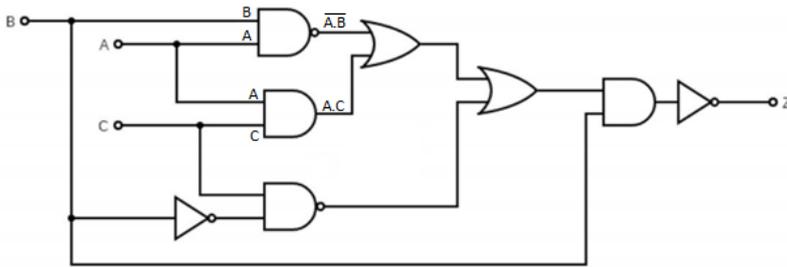
Começamos pelo **circuito lógico** da alternativa A.

Nossa análise inicia da esquerda para a direita e de cima para baixo. A primeira **porta lógica** é uma **NAND** (ou um seja, uma função "E" negada). Nela adentram os **sinais** "B" e "A". O **resultado lógico** desta combinação é $\overline{A \cdot B}$ (ou seja, a negação da associação entre os sinais A e B). Vamos escrever a expressão.

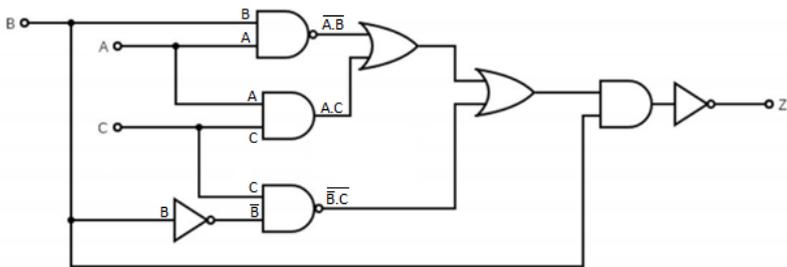




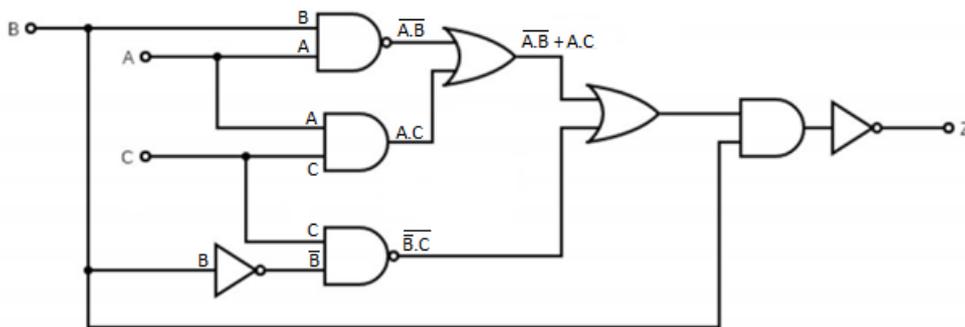
A seguir analisamos a **porta lógica** logo abaixo. Trata-se de uma porta **AND** (função "E"). Nela adentram os sinais "A" e "C". O **resultado lógico** desta combinação é $A \cdot C$. Vamos escrever esta expressão.



A seguir analisamos a **porta lógica** abaixo. Trata-se de uma porta **NAND**. Nela adentram os sinais "C" e "B" negado. O **resultado lógico** desta combinação é $\overline{B} \cdot C$. Vamos escrever esta expressão.

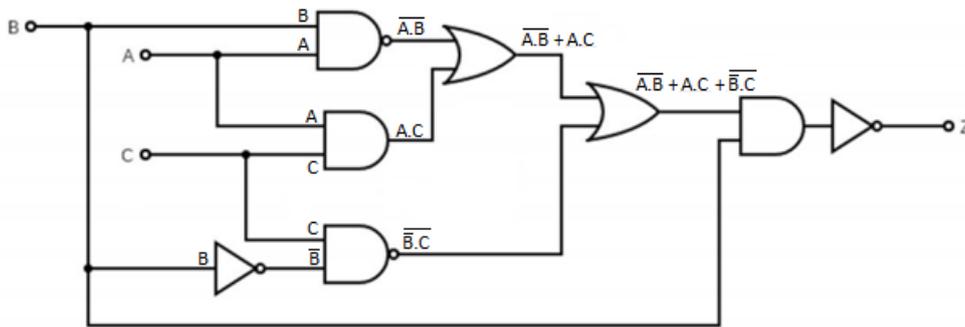


Subindo novamente e indo para a próxima **porta lógica**. Trata-se de uma porta **OR** (função "OU"). Nela adentram os sinais $\overline{A} \cdot \overline{B}$ e $A \cdot C$. O **resultado lógico** desta combinação é $\overline{A} \cdot \overline{B} + A \cdot C$. Vamos escrever esta expressão.



A seguir, a próxima **porta lógica** também é uma **OR**, com sinais de entrada dados por $\overline{A} \cdot \overline{B} + A \cdot C$ e por $\overline{B} \cdot C$. O **resultado lógico** desta expressão é $\overline{A} \cdot \overline{B} + A \cdot C + \overline{B} \cdot C$. Vamos escrever esta expressão.





Por último, o sinal $\overline{A}.B + A.C + \overline{B}.C$ é combinado com o sinal "B" em uma **porta lógica AND** associada a uma **porta lógica NOT**, o que gera uma **porta lógica NAND**, cujo resultado é a expressão Z que a questão busca. Sendo assim, tem-se que $Z = \overline{(A.B + A.C + \overline{B}.C)}.B$, que bate com a expressão do cabeçalho e é o gabarito da questão. Portanto, a **alternativa correta é a letra A**.



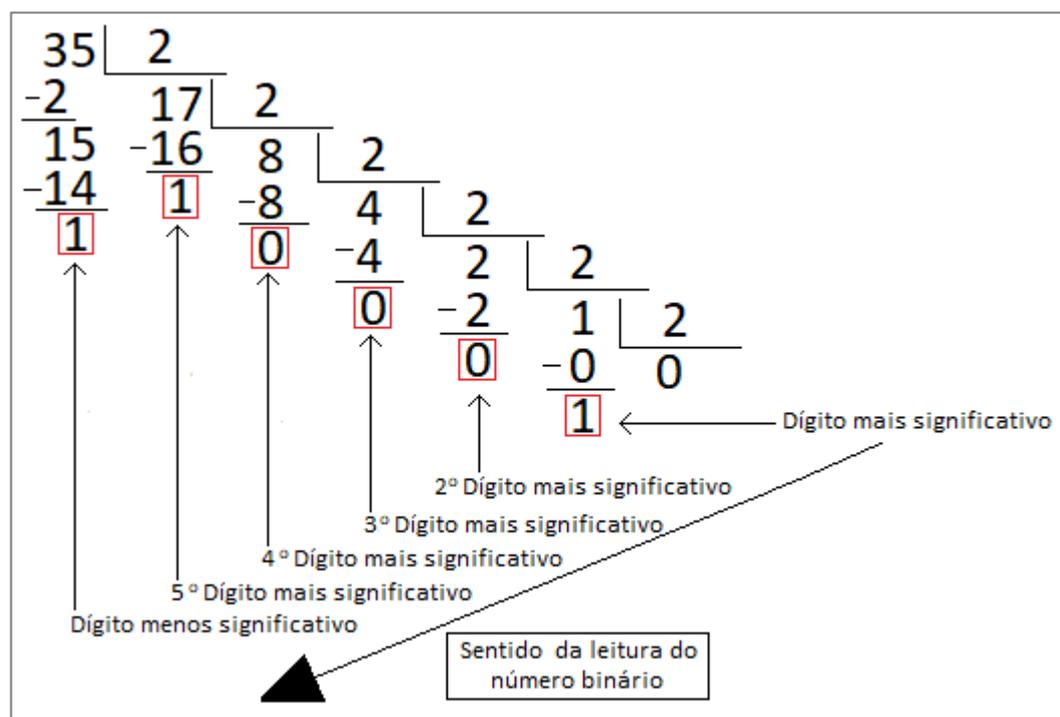
49. (FUNDEP/Prefeitura de Uberlândia - 2019)

Em relação aos sistemas digitais, a conversão decimal binário é de fundamental importância. Assinale a alternativa que apresenta o equivalente binário ao número decimal 35.

- a) 100001
- b) 100111
- c) 110001
- d) 100011

Comentários:

Para se fazer a conversão de um **número decimal** para um **número binário** é necessário fazer uma **sucessão de divisões por 2**. O resultado é então lido ao contrário, conforme segue.



Portanto, o **número 35 em decimal** é representado em binário pelo número **100011**. Assim, a **alternativa correta é a letra D**.



50. (FUNDEP/Prefeitura de Uberlândia - 2019)

O sistema de base 16, ou hexadecimal, utiliza 16 símbolos para a representação numérica. Assinale a alternativa que apresenta a representação decimal para o número hexadecimal 5D3B.

- a) 32
- b) 23866
- c) 23867
- d) 512

Comentários:

A conversão de um **número hexadecimal** para **decimal** pode ser da seguinte maneira.

$$(5D3B)_{16} = (5 \times 16^3 + D \times 16^2 + 3 \times 16^1 + B \times 16^0)_{10}$$

Ok, mas multiplicar "D" e "B"??? Como assim?? Bom, você lembra que os números hexadecimais são [0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F], certo? E que "A" em hexadecimal equivale a 10 em decimal, "B" em hexadecimal equivale a vale 11 em decimal, e assim por diante até "F", que em decimal equivale a 15.

Sendo assim, substituímos os valores das letras hexadecimais pelos seus correspondentes decimais:

$$(5D3B)_{16} = (5 \times 16^3 + 13 \times 16^2 + 3 \times 16^1 + 11 \times 16^0)_{10}$$

E agora efetuamos as multiplicações e somas, obtendo $(5D3B)_{16} = (23867)_{10}$. Ou seja, **alternativa correta é a letra C.**



51. (FGV/Prefeitura de Salvador - 2019)

Considere a tabela verdade de um dado circuito digital, a seguir.

a	b	c	Y
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

A saída Y desse circuito é:

- a) $Y = bc + a\bar{c} + \bar{a}c + \bar{a}b$
- b) $Y = b\bar{c} + a\bar{c} + \bar{a}c + \bar{a}b$
- c) $Y = b\bar{c} + a\bar{c} + \bar{a}c + ac$
- d) $Y = b\bar{c} + a\bar{c} + bc + \bar{a}b$
- e) $Y = b\bar{c} + a\bar{c} + \bar{a}\bar{c} + \bar{a}b$

Comentários:

Desenhando o **Mapa de Karnaugh** desta tabela verdade de **3 bits** e associando os termos que podem ser associados entre si. Lembrando que os **termos são agrupáveis sempre em potências de 2** (ou seja, $2^0, 2^1, 2^2, \dots$) e **sempre com vizinhos na horizontal ou vertical**.

	bc			
	00	01	11	10
0	0	1	1	1
1	1	0	0	1

E a expressão que ele representa fica sendo: $Y = \overset{\text{Vermelho}}{\bar{a}\bar{c}} + \underset{\text{Verde}}{\bar{a}b} + \overset{\text{Azul}}{b\bar{c}} + \underset{\text{Roxo}}{a\bar{c}}$. Logo, a alternativa correta é a **letra B**.



52. (IBFC/Prefeitura de Cabo de Santo Agostinho - 2019)

A capacidade de armazenar informações binárias por um período de tempo é uma função imprescindível para os sistemas digitais. Sobre o dispositivo responsável por tal armazenamento em circuitos digitais, assinale a alternativa correta.

- a) Portas lógicas
- b) Comparador
- c) Multiplexador
- d) Registrador

Comentários:

Analisemos as alternativas.

Alternativa A: **Errado**. Portas lógicas sozinhas somente implementam suas funções intrínsecas. Então está **errado**.

Alternativa B: **Errado**. O comparador simplesmente compara dois valores e emite um sinal que representa maior, igual ou menor. Portanto está **errado**.

Alternativa C: **Errado**. O multiplexador combina diversos sinais em um único canal. Serve para mandar diversos dados através de uma única saída. Então está **errado**.

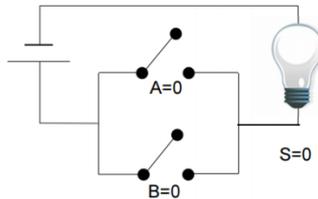
Alternativa D: **Correto**. O registrador é um circuito formado por **flip-flops**. É nestes **flip-flops** que a **informação** fica guardada. Portanto está **correto**.

Gabarito: Letra D.



53. (IBFC/Prefeitura de Cabo de Santo Agostinho - 2019)

A lâmpada ilustrada na figura abaixo deve ser acesa e, para executar essa função, utiliza-se a porta lógica OU. Para tanto, tem-se as chaves idênticas A e B que se encontram inicialmente na posição aberta (binário 0). Sabendo que a posição fechada é representada pelo binário 1, analise as afirmativas abaixo e dê valores de Verdadeiro (V) ou Falso (F).



- () Se $A = 0$ e $B = 1$ a lâmpada irá acender.
- () Se $A = 1$ e $B = 0$ a lâmpada irá apagar.
- () Se $A = 1$ e $B = 1$ a lâmpada não irá acender, pois ocorrerá um curto-circuito.

Assinale a alternativa que apresenta a sequência correta de cima para baixo.

- a) F, F, F
- b) V, F, F
- c) F, V, V
- d) V, F, V

Comentários:

Assumindo que a fonte possui capacidade para acender a lâmpada, nota-se que na condição mostrada na figura acima (ambas as chaves abertas, ou seja $A = 0$ e $B = 0$), a lâmpada obviamente **não acende**, uma vez que não forma um circuito fechado.

Se a **chave B fechar** (ou seja, mudar do estado 0 para o estado 1), com a chave A permanecendo aberta (estado 0), então a lâmpada se acenderá. Portanto, a primeira afirmativa é verdadeira.

Se a **chave A fechar** (ou seja, mudar do estado 0 para o estado 1), com a chave B permanecendo aberta, então a lâmpada também se acenderá. Portanto, a segunda afirmativa é falsa.

Se **ambas as chaves fecharem** (ou seja, mudarem do estado 0 para o estado 1), então a lâmpada também se acenderá. Portanto, a terceira afirmativa também é falsa.

Ou seja, o circuito comporta-se como uma **porta lógica OU**, com a saída da porta sendo representada pelo acendimento (estado 1) ou não acendimento da lâmpada (estado 0).

Portanto, o gabarito é a letra B.



54. (IBFC/Prefeitura de Cabo de Santo Agostinho - 2019)

As mais diversas áreas têm apresentado avanços tecnológicos significantes nas últimas décadas e muito disso se faz devido aos sistemas digitais. Sobre as vantagens dos sistemas digitais em comparação com os analógicos, assinale a alternativa incorreta.

- a) Menor necessidade de utilização de conversores de sinais A/D e D/A.
- b) Os sistemas digitais possuem maior capacidade de armazenamento de informações.
- c) Ruídos ou pequenas flutuações de tensão afetam menos os circuitos digitais.
- d) Os circuitos digitais são mais fáceis de serem projetados.

Comentários:

Analisemos as afirmativas.

A afirmativa "A" está **errada**, uma vez que os **circuitos digitais** **essencialmente** trabalham com a conversão de sinais de digital para analógico e de analógico para digital.

A afirmativa "B" está **correta**, uma vez que é possível armazenar muito mais dados em uma mídia digital (*por exemplo, um cartão de memória*) do que em uma mídia analógica (*por exemplo, uma folha de papel*).

A afirmativa "C" está **correta**, pois os **circuitos digitais** assumem **estágios** pré-definidos assim que os níveis de tensão ultrapassam determinados **patamares**, ou seja, são menos propensos a erros devido a ruídos e pequenas flutuações que os circuitos analógicos.

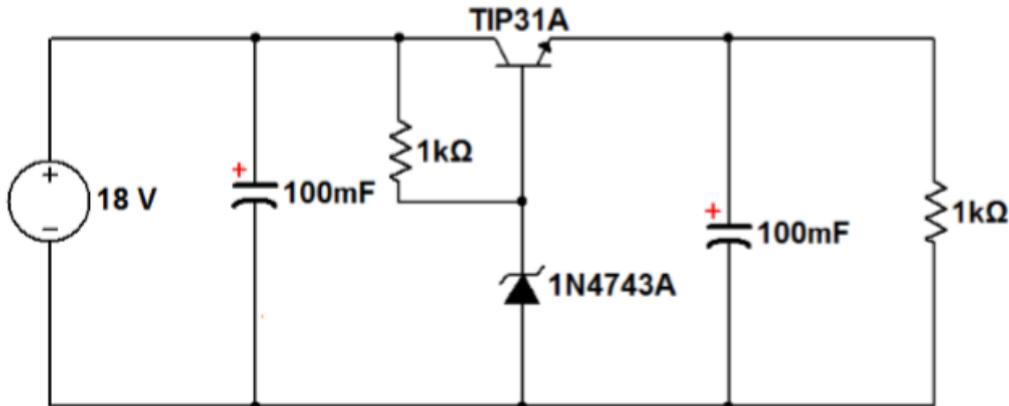
A afirmativa "D" **também está correta**, uma vez que a elaboração de **circuitos digitais** pode ser feita através do uso de **técnicas computacionais**, ou até mesmo manuais (como **Mapas de Karnaugh**). Também diversos blocos já se encontram prontos para o uso, necessitando apenas o encadeamento de diversos blocos para se obter o resultado desejado. Também é possível se efetuar a programação de um chip via linguagem de programação, como Assembly ou C, por exemplo.

Portanto, o gabarito é a letra A.



55. (FUNDATEC/Prefeitura de Santa Rosa - 2019)

Para o circuito do regulador linear em malha aberta abaixo, determine a corrente no resistor de $1\text{ k}\Omega$ ligado ao emissor do transistor, sabendo que o diodo zener apresenta $V_Z = 13\text{V}$ e que o transistor TIP31A possui $V_{BE} = 0,5\text{V}$ e $h_{FE} = 50$.



- a) 12,0 mA
- b) 12,5 mA
- c) 13,0 mA
- d) 13,5 mA
- e) 14,0 mA

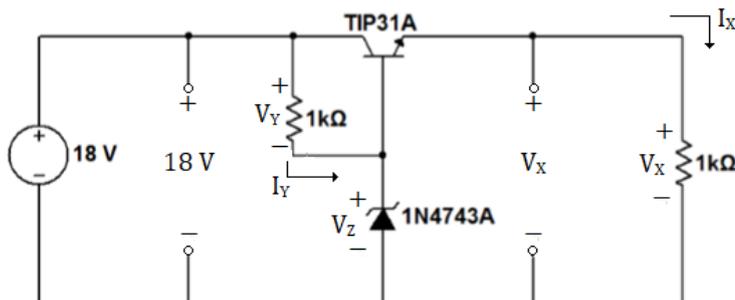
Comentários:

A priori a questão pode **assustar um pouco**, mas vamos analisar com calma...

O circuito é excitado por uma **fonte de tensão constante**. O que se sabe a respeito de circuitos excitados por fontes de valores constantes que possuem **capacitores**? Ora, os capacitores, quando submetidos a excitações de valores constantes tendem a se comportarem como um **circuito aberto**, passado um determinado tempo, certo?

Bom, o circuito não nos diz que passou um tempo longo o bastante para que os capacitores já tenham se carregado completamente, de modo que já estejam em **regime permanente**. Entretanto, o circuito se trata de um **regulador de tensão** que, normalmente, possui utilidade somente quando em regime permanente, ou seja, ele irá "segurar" **determinado valor de tensão sobre a carga do circuito**, não importando que haja pequenas variações sobre a excitação, por exemplo.

Certo... Feitas estas considerações iniciais, vamos prosseguir com a análise. Redesenhamos então o circuito, assumindo que esteja já em regime permanente (**ou seja, com os capacitores 100% carregados**).



Nota-se que a **tensão** sobre o primeiro capacitor (da esquerda para a direita), se carregou com 100% do valor da fonte de tensão (18 V).

Também se nota que uma corrente irá circular pelo primeiro resistor de $1\text{ k}\Omega$, criando uma queda de tensão que chamamos de V_Y .



Esta corrente irá se dividir, com uma parte **polarizando reversamente** o **diodo Zener** e outra parte entrando pela base do **transistor**.

O problema nos informou que a tensão Zener (V_Z) vale 13 V.

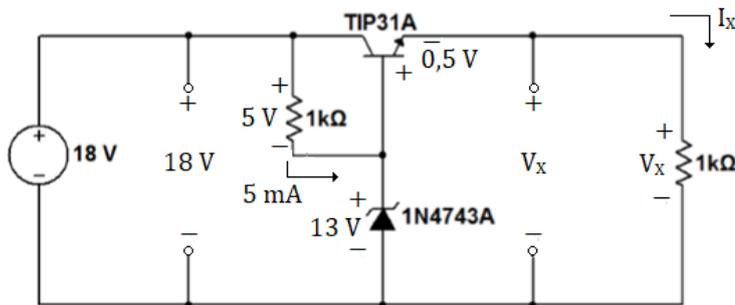
Logo, aplicando-se a **LKM (Lei de Kirchhoff das Malhas)** na malha formada pela fonte de 18 V, pelo resistor de 1 k Ω e pelo diodo zener, resta claro que a tensão sobre o resistor de 1 k Ω só pode ser de 5 V. Ou seja,

$$18 = V_Y + V_Z \rightarrow \boxed{V_Y = 18 - 13 = 5 \text{ V}}$$

Com a tensão de 5 V sobre o resistor de 1 k Ω , chegamos ao valor da corrente I_Y igual a 5 mA. Ou seja,

$$I_Y = \frac{V_Y}{1k} \rightarrow \boxed{I_Y = \frac{5}{1k} = 5 \text{ mA}}$$

Ok, mas e agora? Bom, o problema também nos informa que a **tensão entre base e emissor** (V_{BE}) do transistor é igual a 0,5 V. Também utilizando o conceito da **LKM**, podemos descobrir o valor de V_X . Mas antes, vamos colocar no circuito os valores que já conhecemos.



Aplicando novamente a **LKM** na malha entre o transistor, o **diodo Zener** e o outro resistor de 1 k Ω :

$$13 - 0,5 = V_X \rightarrow \boxed{V_X = 12,5 \text{ V}}$$

Com o valor de V_X , encontramos a resposta da questão, ou seja, I_X .

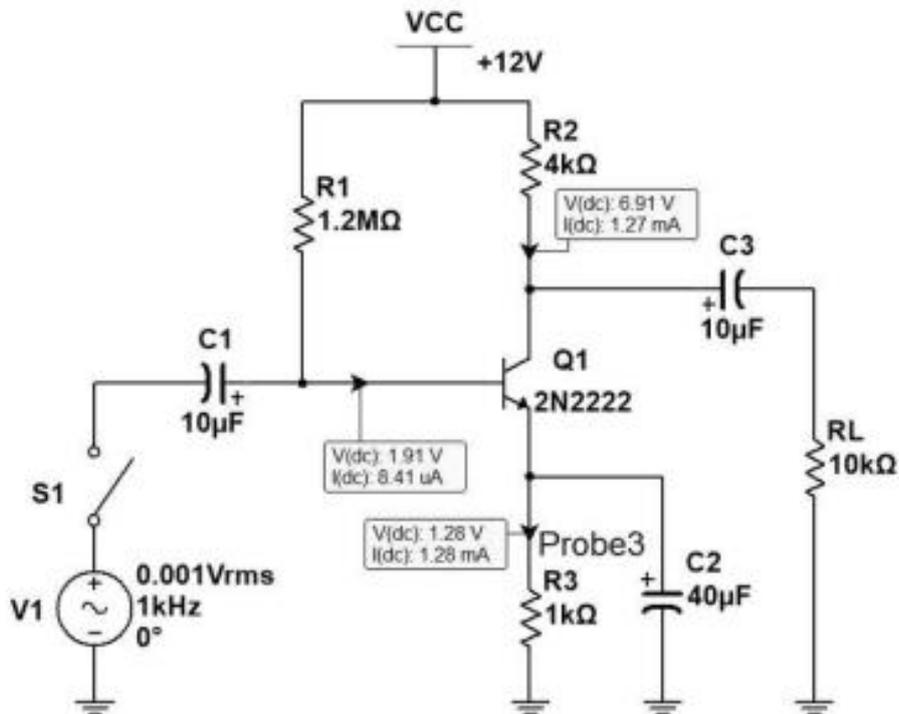
$$I_X = \frac{V_X}{1k} \rightarrow \boxed{I_X = \frac{12,5}{1k} = 12,5 \text{ mA}}$$

Portanto, a questão tem como gabarito a alternativa B.



56. (FUNDEP/SAAE de Itabira-MG - 019)

Analise a seguir um circuito amplificador de tensão utilizando um TBJ.



Com relação a esse circuito, é correto afirmar:

- a) A polarização por divisor de tensão caracteriza a operação do BJT na região de corte, isto é, $V_{CE} = 0$.
- b) A realimentação de coletor / base desse BJT determina uma melhoria na estabilidade do circuito quanto as variações de β .
- c) Com V_{CE} igual a, aproximadamente, 6,0 V, o transistor BJT opera na região linear.
- d) Utilizando-se da configuração coletor comum, esse amplificador apresenta uma baixa impedância de entrada.

Comentários:

Analisemos as alternativas.

A alternativa "A" está **errada**, pois pelas medidas apresentadas no circuito, o valor de V_{CE} **não é igual a 0**.

A alternativa "B" está **errada** pois não há o que se falar em relação a melhoria de estabilidade de ganho nesta condição, uma vez que **não há** realimentação alguma.

A alternativa "C" está **correta**. O TBJ está na **região linear** pois $V_{BE} > 0$ e $V_{BC} < 0$, e também porque a tensão V_{CE} é aproximadamente igual a 6 V.

A alternativa "D" está **errada** pois a configuração do amplificador apresentado é **emissor comum**.



57. (FUNDEP/SAAE de Itabira-MG - 2019)

Analise o mapa de Karnaugh a seguir.

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	1	0	0	1
$\bar{A}B$	0	1	1	0
AB	0	1	1	0
$A\bar{B}$	0	0	0	0

A equação simplificada a partir desse mapa é:

a) $S = \bar{A} \cdot \bar{C} + \bar{A} \cdot \bar{D} \cdot C.$

b) $S = A \cdot \bar{B} \cdot \bar{C} + \bar{B} \cdot D.$

c) $S = A \cdot B \cdot D + B \cdot \bar{C} \cdot \bar{D}.$

d) $S = \bar{A} \cdot \bar{B} \cdot \bar{D} + B \cdot D.$

Comentários:

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	1	0	0	1
$\bar{A}B$	0	1	1	0
AB	0	1	1	0
$A\bar{B}$	0	0	0	0

Agrupando os termos no **Mapa de Karnaugh**, temos:

Esta expressão pode ser resumida então em:

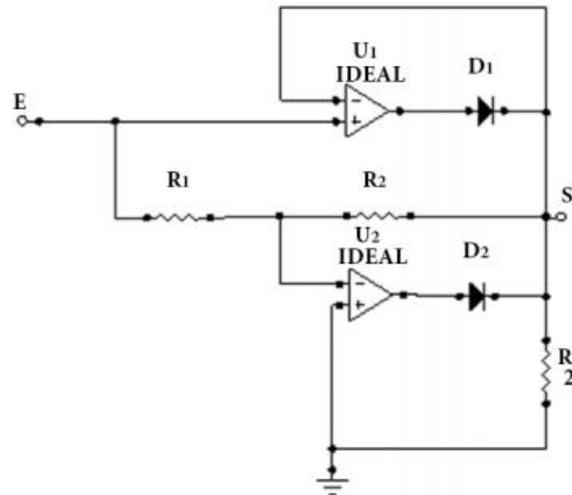
$$S = B \cdot D + \bar{A} \cdot \bar{B} \cdot \bar{D}$$

Portanto, **o gabarito é a letra D.**



58. (UFMG/UFMG - 2019)

No circuito do retificador ideal U1 e U2 são amplificadores operacionais ideais, D1 e D2 diodos de silício e $R1 = R2$. Considere que seja aplicado um sinal senoidal de entrada V_E com 0,5V de tensão de pico.



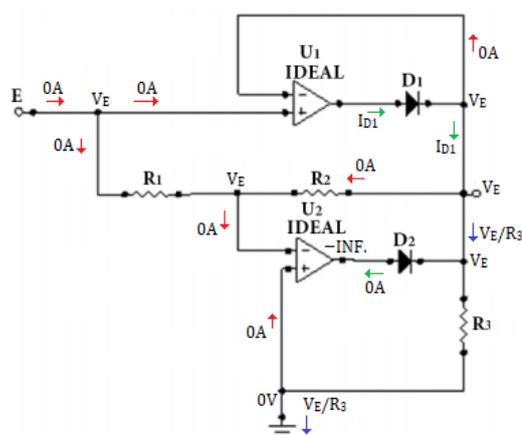
No semiciclo positivo, as condições de D1 e D2 serão:

- a) D1 e D2 em corte.
- b) D1 em corte e D2 em condução.
- c) D1 em condução e D2 em corte.
- d) D1 e D2 em condução.

Comentários:

Nesta questão não há cálculo a se fazer. Mas exige uma série de conhecimentos de **AmpOps** e **diodos**.

Vamos redesenhar o circuito e, sabendo que os **AmpOps** são ideais (ou seja, suas entradas não drenam corrente), e que a questão nos disse que quer a **análise em relação ao semiciclo positivo da fonte V_E** . Redesenhemos então o circuito, escrevendo o **sentido das correntes** envolvidas no caso do semiciclo positivo.



Primeiramente definimos as tensões de nó do circuito, com base nas **características ideais** de U1 e U2.

Verifica-se logo que U2 possui uma **realimentação positiva**, o que levará U2 a **saturar** (num valor $+\infty$ ou $-\infty$), caso uma das entradas seja diferente de zero... **Como fazemos para descobrir se é $+\infty$ ou $-\infty$?**

Bom, vejamos... A **entrada não inversora (+)** está ligada ao **terra**, logo, se saturar será em $-\infty$, concorda? Afinal zero menos alguma coisa, vezes um número muito grande **resulta em alguma coisa muito grande e com sinal negativo**, não?

A condição amplamente empregada em nossos estudos, de que o valor de uma entrada do **AmpOp** se reflete na outra, vale **apenas** para o caso de **realimentação negativa**. Como em U2 temos também **realimentação positiva**, o valor da entrada inversora **não será mais igual a zero**. Deixemos esta informação por aqui e analisemos U1 agora...



O **AmpOp** U1 possui **apenas realimentação negativa**, então o valor inserido em sua **entrada não inversora** (-), igual a V_E , se repetirá na **entrada inversora**. Como a entrada inversora está ligada na **saída** do circuito, então teremos o mesmo valor V_E tanto nas **entradas** de U1 **quanto na saída** do circuito.

Voltemos a U2 agora... Pelo fato de sabermos que o 0 V da entrada (+) de U2 não se repetirá na entrada (-), então podemos dizer que **o único valor** que a entrada (-) poderá assumir é V_E , concorda?

Vejam... Uma vez que temos V_E de um lado e V_E de outro, e **nenhuma** corrente poderá ser drenada para o **AmpOp**. Com isto, sabendo que a entrada (-) possui um valor positivo, **concluimos que a saída de U2 irá saturar em um valor $-\infty$** .

Ok, e agora? Bom, agora sim podemos analisar as correntes dos **diódos**! O diodo D2 não conduzirá, uma vez que frente aos potenciais aos quais ele está submetido, ele estará **inversamente polarizado**.

Podemos afirmar que ao menos uma corrente irá fluir neste circuito... Como a saída do circuito é igual a V_E , e há um resistor R_3 entre a saída e o terra, uma corrente dada por V_E/R_3 fluirá neste trecho.

Mas de onde vem esta corrente? **Como eu fecho a LKC para este nó?**

Bom... Uma vez que **nenhuma corrente** circula pelo ramo de R_2 , a corrente para fechar a **LKC** só pode vir de U1!

Se vem uma corrente de U1, ela só pode ser também igual a V_E/R_3 !

E mais, se vem corrente de U1 só pode ser de sua saída, e se vem corrente da saída, **D1 está conduzindo!**

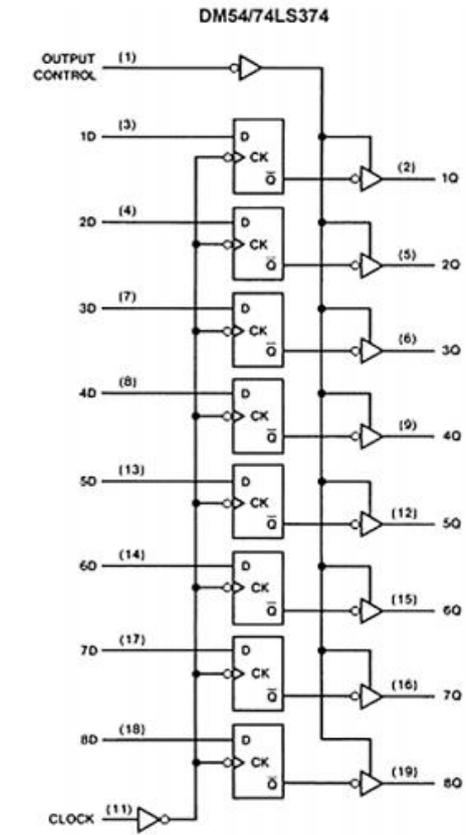
Então, após esta análise extensa, podemos concluir que **D1 está conduzindo** e **D2 está em corte**.

O gabarito é a letra C.



59. (UFMG/UFMG - 2019)

Analise a figura que mostra o diagrama interno do circuito integrado 74LS374:



A alternativa que indica a função lógica CORRETA do circuito é:

- a) Registrador de deslocamento com entrada paralela e saída paralela.
- b) Registrador de entrada paralela e saída paralela com coletor aberto.
- c) Registrador de entrada paralela e saída paralela com três estados.
- d) Contador de 8 bits síncrono com saída em coletor aberto.

Comentários:

Não se trata de um contador, uma vez que os flip-flops são independentes entre si. **Portanto, descarta-se a alternativa D.**

Não se trata de um registrador de deslocamento, uma vez que os **flip-flops** não estão ligados em série, e sim em paralelo. **Portanto, descarta-se a alternativa A.**

Trata-se de um registrador de entrada paralela e saída paralela, porém a saída não é com coletor aberto, uma vez que há um sinal de controle para a saída. **Portanto, descarta-se a alternativa B.**

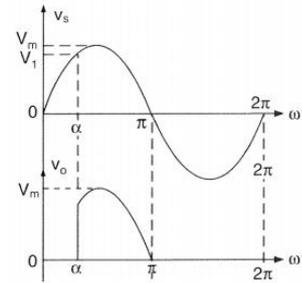
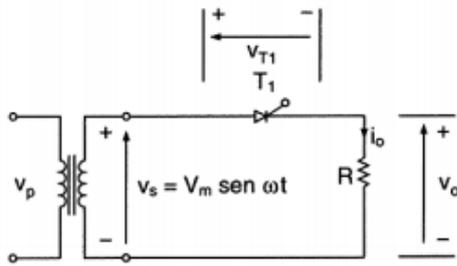
Devido ao fato de o *buffer de saída* do circuito integrado possuir uma segunda entrada, pode-se dizer que o circuito integrado possui saída paralela com 3 estados: **1, 0 ou Z (alta impedância)**. Uma saída Z pode ser considerada como desconectada do circuito. Isto é útil quando se precisa que um bit específico seja lido por uma varredura feita por outro dispositivo, por exemplo. A saída em Z é diferente da saída 0, uma vez que 0 não significa ausência de tensão, e sim apenas uma convenção para um nível lógico baixo.

Portanto, o gabarito é a letra C.



60. 2019 / IBADE / DEPASA - AC

Considere o conversor tiristorizado monofásico com carga resistiva apresentado e as formas de onda de entrada e saída apresentadas a seguir para responder à questão.



O valor eficaz da tensão V_o em função do ângulo de disparo α e da tensão de pico na entrada do conversor (V_m) é dado por:

- A) $V_{rms} = \frac{V_m}{\sqrt{2}} (1 + \cos \alpha)$.
- B) $V_{rms} = \frac{V_m}{2} \left(\frac{1}{\pi} \left(\pi - \alpha + \frac{\sin 2\alpha}{2} \right) \right)^{1/2}$.
- C) $V_{rms} = \frac{V_m}{\sqrt{2}} \left(\frac{1}{\pi} \left(\pi - \alpha + \frac{\sin 2\alpha}{2} \right) \right)^{1/2}$.
- D) $V_{rms} = \frac{V_m}{2} \left(\pi - \alpha + \frac{\sin 2\alpha}{2} \right)^{1/2}$.
- E) $V_{rms} = \frac{V_m}{\sqrt{2}} \left(\pi - \alpha + \frac{\sin 2\alpha}{2} \right)^{1/2}$.

Comentários

Gabarito: Alternativa B.

Precisamos lançar mão aqui da expressão para obtenção do **valor eficaz**.

$$V_{ef} = \sqrt{\frac{1}{T} \int_0^T v^2(t) dt} \rightarrow V_{ef} = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} [V_m \sin(\omega t)]^2 d\omega t}$$

Podemos **retirar da integral** a constante V_m e já incluir o período do sinal V_o ($T = 2\pi$ rad), ficando com:

$$V_{ef} = V_m \sqrt{\frac{1}{2\pi} \int_0^{2\pi} \sin^2(\omega t) d\omega t}$$

Analisando o sinal, vemos que o sinal V_o , embora possua período igual a 2π rad, **ele só existe entre α e π** , sendo assim, podemos reescrever a integral como

$$V_{ef} = V_m \sqrt{\frac{1}{2\pi} \int_{\alpha}^{\pi} \sin^2(\omega t) d\omega t}$$

Lançando mão agora da identidade trigonométrica

$$\sin^2(x) = \frac{1 - \cos(2x)}{2}$$

Podemos então dizer que

$$V_{ef} = V_m \sqrt{\frac{1}{2\pi} \int_{\alpha}^{\pi} \sin^2(\omega t) d\omega t} \rightarrow V_{ef} = V_m \sqrt{\frac{1}{2\pi} \int_{\alpha}^{\pi} \frac{1 - \cos(2\omega t)}{2} d\omega t}$$



Para **resolver** esta integral, precisamos "**corrigir**" o integrando, multiplicando a variável de integração por 2 e dividindo a integral por 2. As modificações feitas no integrando estão **destacadas** a seguir.

$$V_{\text{ef}} = V_m \sqrt{\frac{1}{2\pi} \left(\frac{1}{2}\right) \int_{\alpha}^{\pi} \frac{1 - \cos(2\omega t)}{2} (2) d\omega t}$$

Agora podemos resolver a integral.

$$V_{\text{ef}} = V_m \sqrt{\frac{1}{2\pi} \left(\frac{1}{2}\right) \int_{\alpha}^{\pi} \frac{1 - \cos(2\omega t)}{2} (2) d\omega t} \rightarrow V_{\text{ef}} = V_m \sqrt{\frac{1}{4\pi} [\omega t - \text{sen}(2\omega t)]_{\alpha}^{\pi}}$$

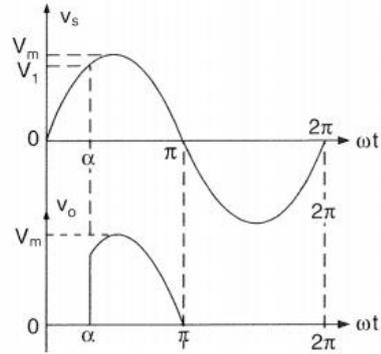
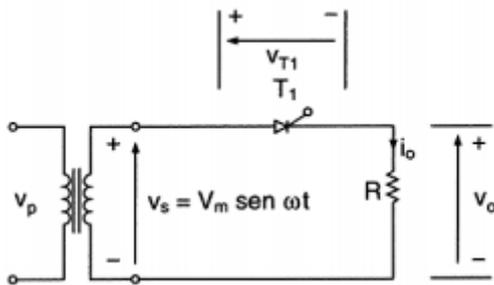
$$V_{\text{ef}} = V_m \sqrt{\frac{1}{4\pi} (\pi - \text{sen}(2\pi) - \alpha + \sin 2\alpha)} \rightarrow \boxed{V_{\text{ef}} = \frac{V_m}{2} \sqrt{\frac{1}{\pi} (\pi - \alpha + \sin 2\alpha)}}$$

Ou seja, a alternativa correta é a letra B.



61. 2019 / IBADE / DEPASA - AC

Considere o conversor tiristorizado monofásico com carga resistiva apresentado e as formas de onda de entrada e saída apresentadas a seguir para responder à questão.



Considerando o ângulo de disparo $\alpha = 0^\circ$, o valor médio da tensão na carga resistiva será igual a:

- A) $V_m/2$.
- B) $V_m/23$.
- C) $V_m/\sqrt{2}$.
- D) V_m/π .
- E) $V_m/\sqrt{\pi}$.

Comentários

Gabarito: Alternativa D.

Vamos lançar mão aqui da [expressão do valor médio](#).

$$V_{\text{med}} = \frac{1}{T} \int_0^T v(t) dt \rightarrow V_{\text{med}} = \frac{1}{T} \int_0^T V_m \sin(\omega t) d\omega t$$

Retirando a constante da integral e substituindo o período ($T = 2\pi$ rad):

$$V_{\text{med}} = \frac{V_m}{2\pi} \int_0^{2\pi} \sin(\omega t) d\omega t$$

Como o sinal **só irá existir** de $\alpha = 0$ rad até π , então podemos dizer que

$$V_{\text{med}} = \frac{V_m}{2\pi} \int_0^{\pi} \sin(\omega t) d\omega t$$

Agora podemos **resolver a integral**:

$$V_{\text{med}} = \frac{V_m}{2\pi} \int_0^{\pi} \sin(\omega t) d\omega t \rightarrow V_{\text{med}} = \frac{V_m}{2\pi} [-\cos(\omega t)]_0^{\pi} \rightarrow V_{\text{med}} = \frac{V_m}{2\pi} [-\cos(\pi) + \cos(0)]$$

$$V_{\text{med}} = \frac{V_m}{2\pi} [-(-1) + 1] \rightarrow \boxed{V_{\text{med}} = \frac{V_m}{\pi}}$$

A alternativa correta, portanto, **é a letra D**.



62. 2018 / FCM / IFN-MG

Considerando-se os vários tipos de TIRISTORES existentes, associe corretamente os tipos listados abaixo a suas respectivas características.

Tiristor

- (1) DIAC
- (2) GTO
- (3) IGCT
- (4) SCR
- (5) TRIAC

Características

() Condução em um único sentido; elevada capacidade de bloqueio de tensões diretas e reversas; controle de disparo pelo Gate;

() Condução de corrente nos dois sentidos; elevada capacidade de bloqueio de tensões diretas e reversas; controle de disparo pelo Gate;

() Condução em um único sentido; elevada capacidade de bloqueio de tensões diretas e reversas; controle de disparo e bloqueio pelo Gate;

() Condução de corrente nos dois sentidos; baixa capacidade de bloqueio de tensões diretas e reversas; controle de disparo por tensão direta e reversa.

A sequência correta dessa associação é

- A) (4); (5); (3); (2).
- B) (2); (1); (3); (5).
- C) (3); (1); (2); (5).
- D) (5); (3); (4); (2).
- E) (4); (5); (2); (1).

Comentários

Gabarito: Alternativa E.

Vejamos a **primeira característica**:

"Condução em um único sentido; elevada capacidade de bloqueio de tensões diretas e reversas; controle de disparo pelo Gate"

Dentre os tiristores apresentados, o **SCR** é quem possui estas características.

Vejamos a **segunda característica**:

"Condução de corrente nos dois sentidos; elevada capacidade de bloqueio de tensões diretas e reversas; controle de disparo pelo Gate"

Dentre os tiristores apresentados, o **TRIAC** é quem possui estas características.

Vejamos a **terceira característica**:

"Condução em um único sentido; elevada capacidade de bloqueio de tensões diretas e reversas; controle de disparo e bloqueio pelo Gate"

Dentre os tiristores apresentados, o **GTO** é quem possui estas características.

Vejamos a **quarta característica**:

"Condução de corrente nos dois sentidos; baixa capacidade de bloqueio de tensões diretas e reversas; controle de disparo por tensão direta e reversa"

Dentre os tiristores apresentados, o **DIAC** é quem possui estas características.

Portanto, a **alternativa correta é a letra E**.



63. 2014 / FCC / SABESP

Analise as proposições seguintes sobre tiristores:

- I. O DIAC pode conduzir corrente nos dois sentidos, desde que a tensão aplicada ao terminal de gatilho (gate) seja bipolar.
- II. O TRIAC pode conduzir corrente nos dois sentidos, mas o disparo só ocorre por tensão entre os terminais anodo e catodo.
- III. Após o disparo do SCR, a corrente no terminal de gatilho (gate) é desnecessária para que ele permaneça em condução, desde que a corrente entre anodo e catodo seja igual ou maior que a corrente de manutenção (holding current).

Está correto o que consta APENAS em

- A) I.
- B) II.
- C) III.
- D) I e II.
- E) II e III.

Comentários

Gabarito: Alternativa C.

Vamos analisar as afirmativas.

Afirmativa I: **ERRADA**. O DIAC pode conduzir corrente em ambos os sentidos, entretanto, tal condução se dá em função da polarização, e não em função de uma tensão aplicada ao gate.

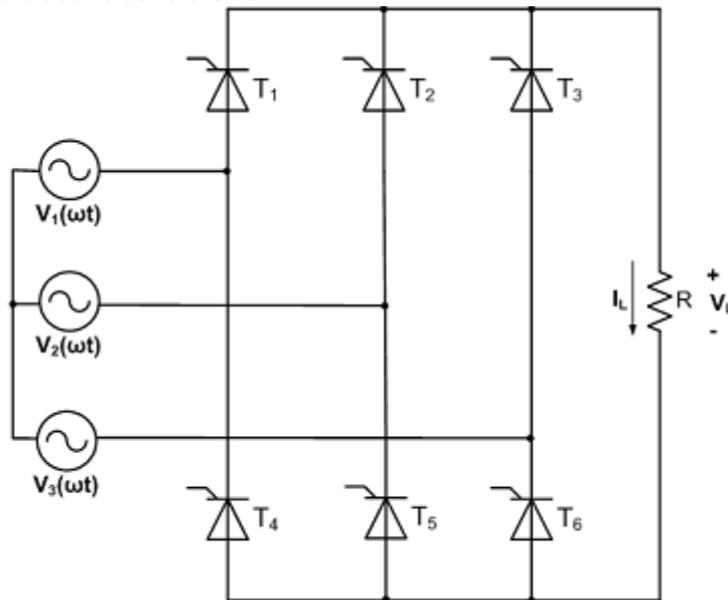
Afirmativa II: **ERRADA**. O TRIAC pode conduzir corrente em ambos os sentidos, entretanto, tal condução se dá em função de uma corrente que circule pelo seu terminal de gate.

Afirmativa III: **CORRETA**.



64. 2018 / SUGEP-UFRPE / UFRPE

O circuito apresentado na figura abaixo se refere ao:



- A) retificador trifásico de onda completa, a tiristor.
- B) retificador monofásico, de onda completa, a tiristor.
- C) retificador trifásico de onda completa, a diodo.
- D) retificador monofásico, de onda completa, a diodo.
- E) retificador trifásico de meia onda, a diodo.

Comentários

Gabarito: Alternativa A.

Podemos ver que há **três fontes** (V_1 , V_2 e V_3) alimentando circuito, logo ele é trifásico. Os elementos semicondutores são tiristores (SCRs), e não diodos.

O retificador é de onda completa pois são 6 SCR's, todos ligados de forma que haja condução sobre a carga sempre no mesmo sentido (*apontado pela seta da corrente I_L*) tanto no semiciclo positivo quanto no semiciclo negativo.



65. 2018 / INSTITUTO AOCP / ITEP-RN

Considerando o circuito de eletrônica de potência da Figura 17, é correto afirmar que esse circuito representa

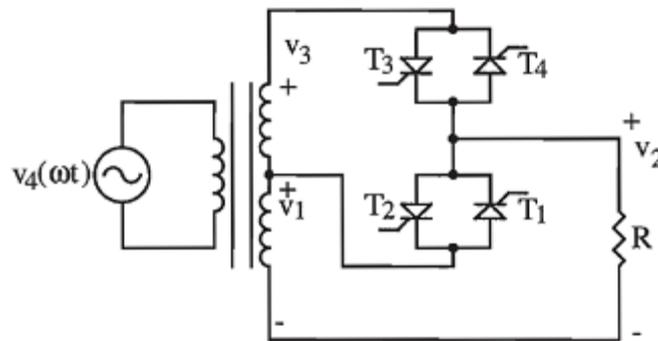


Figura 17: Circuito de eletrônica de potência.

A) um estabilizador de tensão alternada, em que as tensões:

$$V_1(\omega t) = 3\sqrt{2}V_o \cos(\omega t) \text{ e } V_3(\omega t) = \sqrt{2}V_o \cos(\omega t).$$

B) um estabilizador de tensão alternada de Faraday e Maxwell, em que as tensões:

$$V_1(\omega t) = e^{-2t} \sqrt{2}V_o \sin(\omega t) \text{ e } V_3(\omega t) = \sqrt{2}V_o \sin(\omega t).$$

C) um estágio de acionamento de in-rush em retificador chaveado.

D) um estabilizador de tensão alternada de McVey e Weber, em que, as tensões:

$$V_1(\omega t) = K\sqrt{2}V_o \sin(\omega t) \text{ e } V_3(\omega t) = \sqrt{2}V_o \sin(\omega t)$$

E) uma ponte de Graetz, em que as tensões:

$$V_1(\omega t) = 1,22\sqrt{3}V_o \sin(\omega t) \text{ e } V_3(\omega t) = \sqrt{3}V_o \sin(\omega t).$$

Comentários

Gabarito: Alternativa D.

Pelo fato de haver **tiristores em antiparalelo no secundário de um transformador** se pode dizer que se trata de um **estabilizador de tensão**. Sendo assim, podemos descartar as alternativas C e E.

Em tempo, uma ponte de Graetz é aquele visto na questão anterior a esta. É também conhecido como retificador trifásico controlado de onda completa.

A alternativa B pode ser descartada **pelo absurdo**. Não há sentido em se chamar um estabilizador de tensão alternada de Faraday e Maxwell, pois embora suas descobertas tenham fundamentado boa parte dos conhecimentos atuais de engenharia elétrica, eles não teriam como ter contribuído diretamente de um estabilizador de tensão. Na época em que estes cientistas viveram eram os primórdios das descobertas em eletricidade. Nem se pensava em estabilizador de tensão... Ficamos então com as alternativas A e D.

Pelo fato de conter tiristores em antiparalelo, se pode dizer que se trata de um **estabilizador de McVey Weber**.



66. 2017 / FCC / DPE-RS

A capacidade de chaveamento de corrente e a velocidade de comutação dos dispositivos semicondutores de potência varia conforme a sua construção e aplicação. Com relação a frequência de comutação típica de alguns tipos de tiristores, a ordem crescente da frequência é

- A) IGBT, GTO, SCR e MOSFET.
- B) SCR, GTO, IGBT e MOSFET.
- C) MOSFET, IGBT, SCR e GTO.
- D) GTO, IGBT, MOSFET e SCR.
- E) MOSFET, GTO, SCR e IGBT.

Comentários

Gabarito: Alternativa B.

Devemos ter em mente que os tiristores são ótimos para desempenho em potência, entretanto, para chaveamentos rápidos **nem tanto**. Para chaveamentos rápidos os melhores são os IGBT (*Insulated Gate Bipolar Transistor*) e os MOSFET (*Metal-Oxide Semiconductor Field Effect Transistor*).

Sendo assim, como a questão pede "em ordem crescente" de frequência de comutação, a única alternativa que apresenta IGBT e MOSFET (nesta ordem) como **os mais rápidos** é a letra B.



67. 2017 / IF-TO / IF-TO

Em relação aos tiristores, é correto afirmar que:

- A) O tiristor é um dispositivo semicondutor que opera em regime chaveado.
- B) O tiristor é formado por três camadas semicondutoras, alternadamente p-n-p.
- C) O tiristor possui quatro terminais: anodo, catodo, portador e gatilho.
- D) Os tiristores SCR e GTO possuem capacidade de corrente bidirecional.
- E) A corrente de travamento é a corrente mínima para efetuar o bloqueio do tiristor.

Comentários

Gabarito: Alternativa A.

Vamos analisar as alternativas.

Alternativa A: Correta.

Alternativa B: **Errada**. O tiristor é formado por, pelo menos, 4 camadas alternadas, p-n-p-n. Existem diversas configurações internas de tiristores. Não se pode dizer que seja sempre nesta ordem, **muito menos que sejam 3 camadas**.

Alternativa C: **Errada**. O tiristor, genericamente, possui 3 terminais: anodo, catodo e **gatilho**.

Alternativa D: **Errada**. Tanto o SCR quanto o GTO possuem capacidade **unidirecional**, ou seja, conduzem corrente **somente em um único sentido**, sendo o SCR parcialmente controlável (*ou seja, somente se controla o momento de condução do componente*), e o GTO totalmente controlável (*ou seja, se controla tanto o momento de condução quanto o momento de interrupção de condução*).

Alternativa E: **Errada**. A corrente de travamento é a corrente mínima para **manter o tiristor em condução**.



68. 2017 / IF-TO / IF-TO

Um tiristor entra em condução aumentando-se a corrente de anodo. Neste sentido, o disparo do tiristor pode ser conseguido das seguintes formas:

- I. Aumento da tensão direta anodo-catodo até um nível maior que a tensão de ruptura.
- II. Taxa de crescimento de tensão (degrau de tensão) direta anodo-catodo (dv/dt).
- III. Aumento da temperatura.
- IV. Injeção de corrente no terminal de gatilho.

Estão corretas:

- A) Apenas as afirmativas I, II e III.
- B) Apenas as afirmativas II e IV.
- C) Apenas as afirmativas III e IV.
- D) Apenas as afirmativas I e IV.
- E) Todas as afirmativas.

Comentários

Gabarito: Afirmativa E.

Todas as alternativas apresentadas apresentam formas de fazer com que o tiristor entre em condução. Entretanto, **a mais comumente utilizada é a apontada na afirmativa IV.**



69. 2017 / CESPE / TRE-BA

O tiristor do tipo SCR, ou seja, retificador controlado de silício,

A) normalmente possui quatro terminais.

B) em condição normal de operação, pode ser atravessado por correntes de mesma magnitude nos dois sentidos.

C) é utilizado com mais frequência em circuitos de baixas correntes.

D) não pode ter sua corrente bloqueada por ação própria após ser polarizado diretamente e disparado.

E) apresenta-se mais rápido que chaves eletrônicas dos tipos transistor bipolar, transistor MOSFET e transistor IGBT.

Comentários

Gabarito: Afirmativa D.

Vamos analisar as alternativas.

Alternativa A: **Errada**. O SCR possui 3 terminais: anodo, catodo e gatilho.

Alternativa B: **Errada**. O SCR conduz, *em condições normais de operação*, somente em um único sentido: do anodo para o catodo.

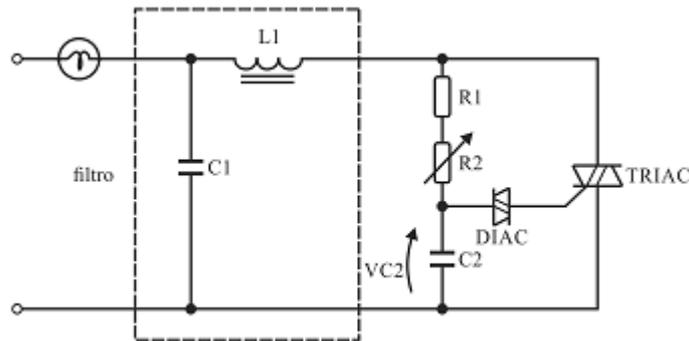
Alternativa C: **Errada**. O uso do SCR envolve, frequentemente, **correntes razoavelmente elevadas**.

Alternativa D: Correta.

Alternativa E: **Errada**. O SCR é um elemento mais lento que as chaves eletrônicas IGBT e MOSFET.



70. 2017 / CESPE / TRE-BA



José L. A. de Almeida. Eletrônica industrial, 3.ª ed. Editora Érica (com adaptações).

A figura precedente mostra um circuito para ajuste de luminosidade de uma lâmpada incandescente em que são usados tiristores. O filtro formado por L1 e C1 serve para diminuir a contaminação da rede por ruídos oriundos do chaveamento do TRIAC. Nesse circuito,

- A) a lâmpada fica excitada ao longo de um ciclo completo da tensão da rede.
- B) se o DIAC apresentar uma falha, permanecendo sempre na condição de aberto, a lâmpada ficará sempre energizada.
- C) o TRIAC só conduzirá corrente em um único sentido.
- D) a tensão VC2 é responsável por causar os disparos do TRIAC.
- E) o DIAC só permite que a corrente o atravesse em um único sentido.

Comentários

Gabarito: Alternativa D.

Vamos analisar as alternativas.

Alternativa A: **Errada**. Não se pode dizer isto, pela presença do TRIAC, que irá regular o funcionamento da lâmpada.

Alternativa B: **Errada**. Se o DIAC apresentar uma falha, ficando sempre aberto, nunca o TRIAC será acionado, ficando a lâmpada sempre apagada.

Alternativa C: **Errada**. O TRIAC é um elemento que **pode conduzir em ambos os sentidos**, a depender do sentido da corrente em seu terminal de gatilho.

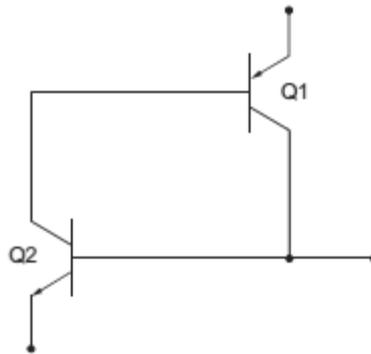
Alternativa D: **Correta**. Analisando o circuito, podemos ver que a polaridade de VC2 irá influenciar na polaridade do DIAC, sendo este o elemento que fornecer o gatilho ao TRIAC. Então, conseqüentemente, é VC2 que, na prática, aciona o TRIAC.

Alternativa E: **Errada**. O DIAC permite circulação de corrente em ambos os sentidos. Depende somente da polaridade da tensão aplicada em seus terminais.



71. 2013 / FCC / DPE-RS

Considere a figura abaixo que se refere ao esquema elétrico equivalente de um dispositivo eletrônico usado em sistemas de potência.



Trata-se de um

- A) UJT.
- B) OPTO-TRIAC.
- C) TRIAC.
- D) DIAC.
- E) SCR.

Comentários

Gabarito: Alternativa E.

O elemento descrito é um SCR, pelo fator de ser a **associação em série** de um transistor PNP (Q1) e um transistor NPN (Q2).



72. 2017 / NC-UFPR / COPEL

Numere a coluna da direita, relacionando os dispositivos semicondutores de potência com as respectivas características indicadas na coluna da esquerda.

- | | |
|--|---------------------------------|
| 1. Dispositivo de três terminais que apresenta entrada em condução controlada por gatilho e bloqueio não controlado. | <input type="checkbox"/> TRIAC. |
| 2. Tiristor bidirecional. | <input type="checkbox"/> SCR. |
| 3. Transistor de potência que conjuga vantagens dos transistores de junção e de efeito de campo. | <input type="checkbox"/> GTO. |
| 4. Tiristor com bloqueio controlado por gatilho. | <input type="checkbox"/> IGBT. |

Assinale a alternativa que apresenta a numeração correta na coluna da direita, de cima para baixo.

- A) 2 – 1 – 4 – 3.
- B) 1 – 4 – 2 – 3.
- C) 1 – 2 – 3 – 4.
- D) 2 – 1 – 3 – 4.
- E) 3 – 2 – 4 – 1.

Comentários

Gabarito: Alternativa A.

O dispositivo descrito em 1 só pode ser um SCR, pois é o único tiristor ali descrito que não possui capacidade de controle da interrupção da corrente (*bloqueio não controlado*).

O dispositivo descrito em 2 só pode ser um TRIAC, pois é o único tiristor ali descrito que possui condução bidirecional, ou seja, conduz corrente em ambos os sentidos.

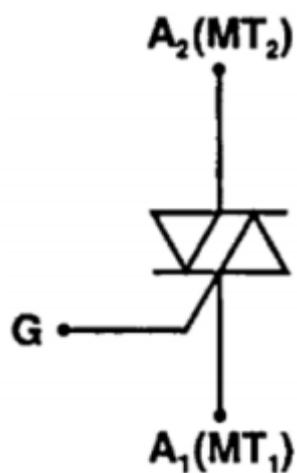
O dispositivo descrito em 3 só pode ser um IGBT, pois é o único transistor ali descrito.

O dispositivo descrito em 4 só pode ser um GTO, pois é o único tiristor ali descrito que possui capacidade de controle de bloqueio da corrente de condução através do gatilho.



73. 2017 / UFPA / UFPA

O dispositivo representado abaixo é chamado de



- A) triac.
- B) transistor.
- C) amplificador operacional.
- D) tiristor.
- E) diodo.

Comentários

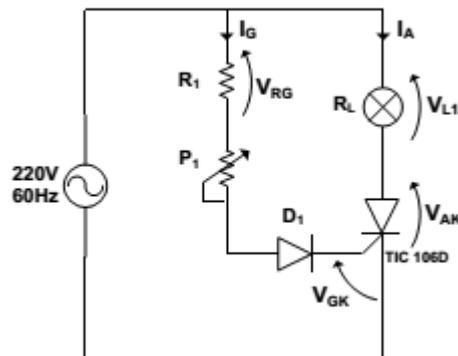
Gabarito: Afirmativa A.

Pelo símbolo, se pode afirmar que o tiristor é um TRIAC.



74. 2017 / FUNECE / UECE

Atente ao seguinte circuito:



Considerando o circuito acima, é correto afirmar que

- A) o tiristor utilizado no controle da lâmpada é unidirecional em relação à passagem da corrente elétrica.
- B) é possível variar o ângulo de disparo do tiristor até 180° .
- C) quanto maior o ângulo de disparo, maior a tensão média sobre a carga.
- D) o controle do ângulo de disparo é proporcionado pelo diodo e o potenciômetro.

Comentários

Gabarito: Afirmativa A.

Vamos analisar as alternativas.

Alternativa A: Correta.

Alternativa B: **Errada**. O ângulo de disparo deste circuito é de no máximo 90° , ou seja, somente na **parte ascendente da tensão senoidal da fonte**, pois a tensão de gatilho está em fase com a tensão entre anodo e catodo. Se aumentar o valor da resistência no potenciômetro P1, o ângulo de disparo aumenta, visto que será necessária uma tensão maior para gerar a mesma corrente de gatilho que disparo o SCR.

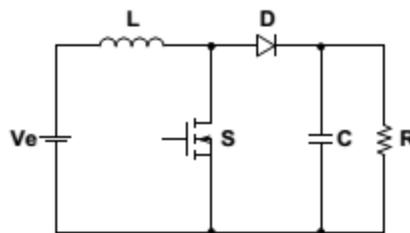
Alternativa C: **Errada**. Quanto maior o ângulo de disparo, **menor será a tensão média sobre a carga**, pois o SCR ficará **menos tempo em condução**.

Alternativa D: **Errada**. O controle é feito somente pelo potenciômetro. Não há como se dizer que há um controle através do diodo, pois ele é um elemento autônomo, *ou seja*, funciona sem qualquer tipo de influência direta de uma ação externa sobre ele.



75. 2017 / FUNECE / UECE

Observe o conversor CC-CC a seguir:



O conversor CC-CC mostrado na figura acima é alimentado com tensão de entrada igual a 12 V e está operando normalmente com razão cíclica de 0,4. Nesse caso, a tensão de saída, em V, é igual a

- A) 4,8.
- B) 12,4.
- C) 20.
- D) 24.

Comentários

Gabarito: Alternativa C.

O conversor CC-CC apresentado é do tipo **Boost**. A chave é dada pelo transistor S.

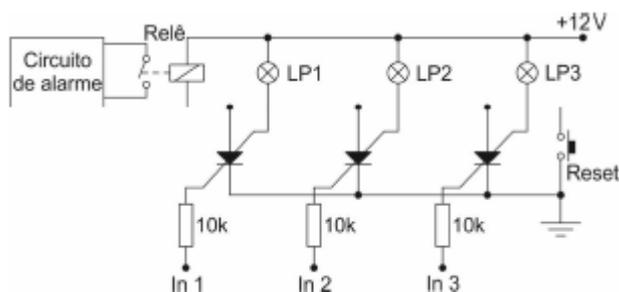
A razão cíclica D , ou *duty cycle*, é igual a 0,4, sendo obtida a tensão de saída V_o pela expressão

$$V_e = (1 - D)V_o \rightarrow 12 = (1 - 0,4)V_o \rightarrow V_o = \frac{12}{0,6} \rightarrow \boxed{V_o = 20 \text{ V}}$$



76. 2017 / FCC / TRT-11

Considere o circuito abaixo.



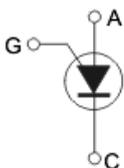
A denominação dada aos tiristores presentes no sistema de alarme é

- A) TRIAC.
- B) SCS.
- C) Diodo Schottky.
- D) DIAC.
- E) PUT.

Comentários

Gabarito: Alternativa B.

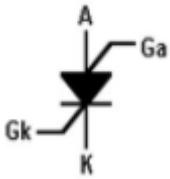
Pela simbologia, podemos ver que não se trata nem de um DIAC, tampouco de um TRIAC. O PUT é um tiristor com gate ligado junto ao anodo, conforme figura a seguir.



Sobram o SCS e o diodo Schottky. O diodo Schottky possui como símbolo o apresentado a seguir.



Portanto, sobraria apenas o SCS, que é justamente o gabarito. A sigla SCS quer dizer *Silicon Controlled Switch*, ou chave controlada de silício, e possui como símbolo justamente o apresentado no circuito.



A SCS é um tiristor semelhante ao SCR, porém possui dois terminais de disparo: um no anodo (Ga) e outro no catodo (Gk). É pouco utilizado, e geralmente envolve baixas potências.

77. 2017 / FCC / TRT-11

Considere as afirmativas abaixo sobre o tiristor SCR.

- I. Possui quatro camadas semicondutoras PNPN, sendo o G (gate) instalado em uma das camadas N.
- II. Conduz de anodo para catodo e vice-versa.
- III. Pode ser levado à condução por meio de um impulso de tensão positiva no terminal gate.
- IV. Uma forma, bastante comum para retorná-lo à condição de bloqueio é estabelecer um curto-circuito momentâneo entre o anodo e o catodo.

Está correto o que se afirma APENAS em

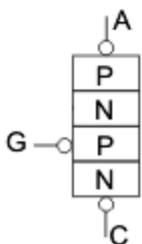
- A) II.
- B) II e IV.
- C) I e III.
- D) III e IV.
- E) I.

Comentários

Gabarito: Alternativa D.

Vamos analisar as afirmativas.

Afirmativa I: **Errada**. O *gate* (ou gatilho) do SCR vai ligado na segunda camada P da sequência PNPN, conforme apresentado a seguir.



Afirmativa II: **Errada**. O SCR conduz apenas no sentido anodo → catodo.

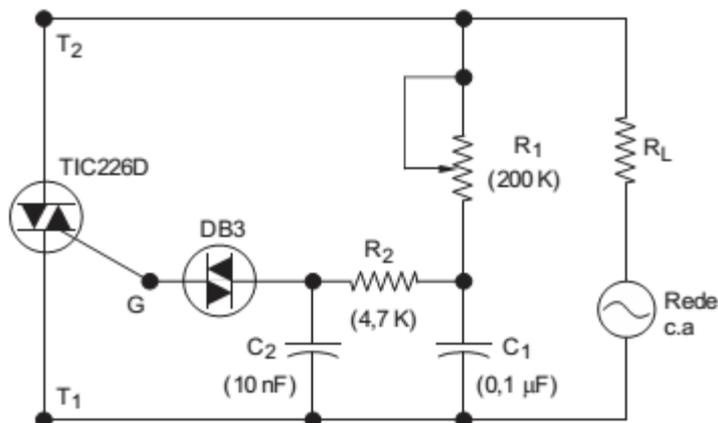
Afirmativa III: Correta.

Afirmativa IV: Correta.



78. 2013 / FCC / TRT-5

Observe a composição do circuito abaixo.



O tiristor DB3 entra em condução quando em seus terminais a tensão atinge, aproximadamente,

- A) 2 V.
- B) 28 V.
- C) 18 V.
- D) 40 V.
- E) 12 V.

Comentários

Gabarito: Alternativa B.

Ok, nessa a banca apelou... Você teria que saber o valor nominal da tensão na qual o DIAC comercial DB3 entra em condução...

Para este componente o valor é de 28 V.



79. 2013 / FCC / TRT-5

No circuito abaixo, considere as duas situações de teste e seus respectivos resultados.

- **Teste 1:** circuito com os terminais A e B conectados aos pontos 1 e 2 do componente (x), respectivamente.
- **Teste 2:** circuito com os terminais A e B conectados aos pontos 2 e 1 do componente (x), respectivamente.

TESTE 1		Resultado		
	E(V)	V _{RS} (V)	V _{AB} (V)	
	10	9,3	0,7	
	12	11,3	0,7	
	14	13,3	0,7	

TESTE 2		Resultado		
	E(V)	V _{RS} (V)	V _{AB} (V)	
	10	4,9	5,1	
	12	6,8	5,2	
	14	8,8	5,2	

Analisando os resultados obtidos, o componente (x) é

- A) SCR.
- B) TRIAC.
- C) Diodo retificador.
- D) Diodo Zener.
- E) DIAC.

Comentários

Gabarito: Alternativa D.



O componente (x) quando **polarizado diretamente** (ou seja, $v_1 > v_2$) se comporta como um diodo, por conta da queda de tensão v_{AB} igual a 0,7 V em qualquer situação de excitação da fonte E.

Quando **polarizado reversamente**, (ou seja, $v_2 > v_1$) se comporta como um diodo zener, por conta da queda de tensão praticamente estável entre 5,1 V e 5,2 V.

Assim a alternativa correta a se marcar é a letra D.

80. 2014 / FCC / TRT-5

Sobre os SCRs, quando em condução, é correto afirmar:

- A) Ao reduzir a corrente de operação a zero, o dispositivo volta à situação de bloqueio.
- B) Conservando-se a corrente de gate num valor maior que o parâmetro I_H (*Holding current*), mantém-se a condução do SCR independentemente da corrente de operação e das tensões sobre anodo e catodo.
- C) A corrente de operação do SCR pode ser controlada, a qualquer instante, pelo sinal de gate.
- D) O sentido da corrente convencional é do catodo para o anodo.
- E) Ao cessar a tensão no gate, o dispositivo imediatamente entra em bloqueio.

Comentários

Gabarito: Alternativa A.

Vamos analisar as alternativas.

Alternativa A: Correta.

Alternativa B: **Errada**. Para que o SCR conduza é necessário haver **polarização direta**, além, é claro de haver no mínimo um pulso de corrente no *gate*, com amplitude e duração mínimas para que o SCR inicie a condução e a mantenha.

Alternativa C: **Errada**. A corrente de operação do SCR pode ser controlada somente enquanto o SCR está diretamente polarizado. Quando está reversamente polarizado **ele não irá conduzir**, independente de haver ou não sinal de gate.

Alternativa D: **Errada**. O sentido convencional da corrente é do anodo para o catodo.

Alternativa E: **Errada**. Ao cessar a tensão no *gate*, o dispositivo permanece em condução até que sua polarização deixe de ser direta.



81. 2013 / CESPE / TRT-17

Em relação às eletrônicas analógica, digital e de potência, julgue o item seguinte.

O SCR (*silicon controlled rectifier*) é composto pela junção de duas camadas P e duas N, alternadas entre si, com três terminais: anodo, catodo e porta. O circuito equivalente ao SCR pode ser representado pela associação de um transistor PNP com um NPN.

CERTO / ERRADO

Comentários

Gabarito: Afirmativa Correta.

Boa descrição da característica das junções internas de um SCR.



BIBLIOGRAFIA

ALMEIDA, J. L. A. **Eletrônica de Potência**. 2ª Ed. São Paulo: Érica, 1986.

_____. **Eletrônica Industrial**. 1ª Ed. São Paulo: Érica, 1985.

ARNOLD, R. BRANDT, H. **Eletrônica Industrial – Parte 1/4**: Retificadores Semicondutores Não Comandados. 1ª Ed. São Paulo: EPU, 1974.

_____. **Eletrônica Industrial – Parte 2/4**: Transistores. 1ª Ed. São Paulo: EPU, 1975.

_____. **Eletrônica Industrial – Parte 3/4**: O sinal e o seu uso na Técnica de Comando e Componentes Eletrônicos Especiais. 1ª Ed. São Paulo: EPU, 1975.

_____. **Eletrônica Industrial – Parte 4/4**: Tiristores e Componentes Fotoeletrônicos. 1ª Ed. São Paulo: EPU, 1975.

BOYLESTAD, R. L.; NASHESLKY, L. **Dispositivos Eletrônicos e Teoria de Circuitos**: 11ª Edição. São Paulo: Editora Pearson, 2013.

HART, D. W. **Eletrônica de Potência**: Análise e Projetos de Circuitos. 1ª Ed. Porto Alegre: AMGH, 2012. ISBN 978-85-8055-045-0.

MALVINO, A.; BATES, D. **Eletrônica**: Volume I: 8ª Edição. Porto Alegre: Editora McGraw Hill, 2016.

MENDONÇA, A. ZELENOSKY, R. **Eletrônica Digital**: Curso Prático e Exercícios: 2ª Edição. Rio de Janeiro: Editora MZ, 2008.

NILSSON, J. W.; RIEDEL, S. A. **Circuitos Elétricos**: 6ª Edição. Rio de Janeiro: Editora LTC, 2003.



PERTENCE JR., A. **Amplificadores Operacionais e Filtros Ativos**: 7ª Edição. Porto Alegre: Editora Tekné/Artmed, 2012.

SEDRA, A. S.; SMITH, K. C. **Microeletrônica**: 5ª Edição. São Paulo: Editora Pearson Prentice Hall, 2007.

RASHID, M. H. **Eletrônica de Potência**: Dispositivos, Circuitos e Aplicações. 4ª Ed. São Paulo: Pearson Education do Brasil, 2014. ISBN 978-85-430-0594-2.

TOCCI, R. J.; WIDMER, N. S. **Sistemas Digitais**: Princípios e Aplicações: 8ª Edição. São Paulo: Editora Pearson Prentice Hall, 2003.



ESSA LEI TODO MUNDO CONHECE: PIRATARIA É CRIME.

Mas é sempre bom revisar o porquê e como você pode ser prejudicado com essa prática.



1 Professor investe seu tempo para elaborar os cursos e o site os coloca à venda.



2 Pirata divulga ilicitamente (grupos de rateio), utilizando-se do anonimato, nomes falsos ou laranjas (geralmente o pirata se anuncia como formador de "grupos solidários" de rateio que não visam lucro).



3 Pirata cria alunos fake praticando falsidade ideológica, comprando cursos do site em nome de pessoas aleatórias (usando nome, CPF, endereço e telefone de terceiros sem autorização).



4 Pirata compra, muitas vezes, clonando cartões de crédito (por vezes o sistema anti-fraude não consegue identificar o golpe a tempo).



5 Pirata fere os Termos de Uso, adultera as aulas e retira a identificação dos arquivos PDF (justamente porque a atividade é ilegal e ele não quer que seus fakes sejam identificados).



6 Pirata revende as aulas protegidas por direitos autorais, praticando concorrência desleal e em flagrante desrespeito à Lei de Direitos Autorais (Lei 9.610/98).



7 Concurseiro(a) desinformado participa de rateio, achando que nada disso está acontecendo e esperando se tornar servidor público para exigir o cumprimento das leis.



8 O professor que elaborou o curso não ganha nada, o site não recebe nada, e a pessoa que praticou todos os ilícitos anteriores (pirata) fica com o lucro.



Deixando de lado esse mar de sujeira, aproveitamos para agradecer a todos que adquirem os cursos honestamente e permitem que o site continue existindo.